

Universidade de Brasília – UnB
Faculdade UnB Gama – FGA
Engenharia Eletrônica

**Projeto de um Misturador de Frequências
Downconverter Utilizando CNTFETs para um
Transceptor ZigBee**

Autor: Helton Alves de Azevedo
Orientador: Prof. Dr. Wellington Avelino do Amaral

Brasília, DF
2018



Helton Alves de Azevedo

Projeto de um Misturador de Frequências Downconverter Utilizando CNTFETs para um Transceptor ZigBee

Monografia submetida ao curso de graduação em Engenharia Eletrônica da Universidade de Brasília, como requisito parcial para obtenção do Título de Bacharel em Engenharia Eletrônica.

Universidade de Brasília – UnB

Faculdade UnB Gama – FGA

Orientador: Prof. Dr. Wellington Avelino do Amaral

Brasília, DF

2018

Helton Alves de Azevedo

Projeto de um Misturador de Frequências Downconverter Utilizando CNT-FETs para um Transceptor ZigBee/ Helton Alves de Azevedo. – Brasília, DF, 2018-

149 p. : il. (algumas color.) ; 30 cm.

Orientador: Prof. Dr. Wellington Avelino do Amaral

Trabalho de Conclusão de Curso – Universidade de Brasília – UnB
Faculdade UnB Gama – FGA , 2018.

1. CNTFET. 2. ZigBee. I. Prof. Dr. Wellington Avelino do Amaral. II. Universidade de Brasília. III. Faculdade UnB Gama. IV. Projeto de um Misturador de Frequências Downconverter Utilizando CNTFETs para um Transceptor ZigBee

CDU 02:141:005.6

Helton Alves de Azevedo

Projeto de um Misturador de Frequências Downconverter Utilizando CNTFETs para um Transceptor ZigBee

Monografia submetida ao curso de graduação em Engenharia Eletrônica da Universidade de Brasília, como requisito parcial para obtenção do Título de Bacharel em Engenharia Eletrônica.

Trabalho aprovado. Brasília, DF, 30 de novembro de 2018:

**Prof. Dr. Wellington Avelino do
Amaral**
Orientador

**Prof. Dr. Sandro Augusto Pavlik
Haddad**
Convidado 1

**Prof. Dr. Sébastien Roland Marie
Joseph Rondineau**
Convidado 2

Brasília, DF
2018

Agradecimentos

Agradeço primeiramente aos meus pais pela força e apoio durante toda a minha vida. Agradeço também ao Prof. Dr. Wellington Avelino do Amaral pela oportunidade de trabalhar com um tema tão interessante, além da orientação para a confecção desse trabalho e ao Reinaldo Gutierrez Pimenta por fornecer o seu algoritmo, pois sem ele os resultados aqui obtidos não seriam possíveis. E por fim, e não menos importante, agradeço também aos meus amigos André Felipe Pereira de Araújo e Rafael Gomes da Silva pela amizade e por me ajudarem a contornar as adversidades na vida pessoal e acadêmica.

*“Não se pode aprender uma ciência sem saber do que se trata
(Admirável Mundo Novo, Aldous Huxley)*

Resumo

A Internet das Coisas, ou IoT, está cada vez mais presente na sociedade, possuindo uma grande quantidade de aplicações nas mais diversas áreas. Em algumas aplicações, como em lavouras e indústrias, o baixo consumo dos dispositivos utilizados é muito importante, pois permite um maior tempo de operação e menos necessidade de manutenções. Neste contexto a utilização do ZigBee IEEE 802.15.4, é bastante proveitosa, pois além do baixo consumo, é uma tecnologia de comunicação sem fio, com baixas taxas de transferência de dados, possuindo arquiteturas de redes e um protocolo de comunicação consolidados, facilitando a implementação do projeto. Neste trabalho será tratado a construção de um misturador de frequências ativo *downconverter*, para um transceptor ZigBee, utilizando para isso a tecnologia CNTFET. Em um primeiro momento serão tratados conceitos importantes sobre os nanotubos de carbono e sua tecnologia derivada, os CNTEFTs. Posteriormente discussões sobre *mixers* e suas topologias serão feitas, figuras de mérito, resultados obtidos e as considerações finais. Para este trabalho foi escolhida a metodologia de projeto *top-down*.

Palavras-chaves: CNTFET. *Downconverter*. IoT. *Mixer*. ZigBee.

Abstract

The Internet of Things, or IoT, is increasingly present in society, possessing a great amount of applications in the most diverse areas. In some applications, such as in crops and industries, the low consumption of the devices used is very important, because it allows a longer operation time and less maintenance. In this context, the use of the IEEE 802.15.4 ZigBee is very useful, since in addition to the low consumption, it is a wireless communication technology, such as low data transfer rates, having network architectures and a consolidated communication protocol, improving the implementation of the project. In this work the construction of an active frequency mixer, downconverter, for a ZigBee transceiver, using the CNTFET technology, will be considered. Important concepts about carbon nanotubes and their derivative technology, the CNTEFTs, will be discussed first. Subsequent discussions on mixers and their topologies will be made, figures of merit, results obtained and the final considerations. For this work was chosen the top-down methodology.

Key-words: CNTFET. *Downconverter*. IoT. *Mixer*. ZigBee.

Lista de ilustrações

Figura 1 – Arquitetura de um transceptor ZigBee usado por (WANG et al., 2007)	32
Figura 2 – Ângulo e vetor quirais em grafeno, adaptado de (DRESSELHAUS; AVOURIS, 2001)	39
Figura 3 – Tipos de nanotubos, adaptado de (DRESSELHAUS; AVOURIS, 2001)	39
Figura 4 – Dispositivo de descarga, adaptado de (JOURNET; BERNIER, 1998)	40
Figura 5 – Dispositivo para ablação a <i>laser</i> , adaptado de (ANDO et al., 2004)	41
Figura 6 – Dispositivo para CVD, adaptado de (ANDO et al., 2004)	42
Figura 7 – Dispositivo de teste de nanotubos, adaptado de (YAO; DEKKER; AVOURIS, 2001)	45
Figura 8 – Exemplo de um CNTFET	48
Figura 9 – Arquitetura multidedo e multitubo, adaptado de (CLAUS; SCHRÖTER, 2009)	49
Figura 10 – Esquema de um RF CNTFET, adaptado de (SCHRÖTER et al., 2015)	49
Figura 11 – Tipos de CNTFET, adaptado de (DANG; ANGHEL; LEVEUGLE, 2006)	50
Figura 12 – Fluxo de fabricação do CNTFET adaptado de (SCHROTER et al., 2013)	51
Figura 13 – Circuito equivalente do modelo elétrico do CCAM, adaptado de (SCHRÖTER et al., 2015)	53
Figura 14 – Funcionamento do algoritmo do algoritmo CNTFET-WorkFlow	55
Figura 15 – Representação de um misturador de frequências single ended	59
Figura 16 – Implementação simples de um misturador de frequências chaveado	59
Figura 17 – Implementação de um misturador de frequências chaveado utilizando um MOSFET NMOS	61
Figura 18 – Topologia passiva <i>single balanced</i> utilizando MOSFETs NMOS	62
Figura 19 – Topologia passiva <i>double balanced</i> utilizando MOSFETs NMOS	63
Figura 20 – Topologia ativa <i>single balanced</i> utilizando MOSFETs NMOS	64
Figura 21 – Topologia ativa <i>double balanced</i> utilizando MOSFETs NMOS	65
Figura 22 – Obtenção da topologia ativa <i>double balanced</i>	65
Figura 23 – Exemplo de curva P_{1dB} , adaptado de (RAZAVI, 2010)	71
Figura 24 – Efeito do fenômeno de intermodulação, adaptado de (RAZAVI, 2010)	72
Figura 25 – Exemplo de curva para observação do IP_3 , adaptado de (RAZAVI, 2010)	72
Figura 26 – Exemplo de uso da metologia <i>top-down</i> adaptado de (JOHANN, 1997)	76
Figura 27 – Circuito proposto, misturador com célula de Gilbert tradicional	83
Figura 28 – Célula de Gilbert e seus estágios constituintes	84
Figura 29 – Fluxograma de projeto do misturador de frequências em CNTFET.	87
Figura 30 – Resultado de simulação transiente do modelo do misturador	89

Figura 31 – Esquemático de bancada de testes para simulações de curva característica, condutância, transcondutância e frequência de transito	90
Figura 32 – Curva característica do transistor CNTFET modelado pelo CCAM, I_{ds} por V_{ds} . Resultado obtido usando análise paramétrica, variando V_{gs} de 200 mV até 1 V.	91
Figura 33 – Curva característica do transistor CNTFET modelado pelo CCAM, I_{ds} por V_{ds} . Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos de 2% e 5%, variando V_{gs} de 200 mV até 1 V.	91
Figura 34 – Curvas de transcondutância do transistor CNTFET modelado pelo CCAM, g_m por V_{gs} . Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos de 0% a 5%, variando V_{gs} de 250 mV até 1 V.	93
Figura 35 – Resultado de simulação paramétrica de transcondutância, g_m por V_{gs} , com 10% de nanotubos metálicos, variando V_{gs} de 250 mV a 1 V.	94
Figura 36 – Curvas de condutância do transistor CNTFET modelado pelo CCAM, g_{ds} por V_{gs} . Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos, 0% e 2%, variando V_{gs} de 250 mV até 1.25 V.	94
Figura 37 – Curvas de condutância do transistor CNTFET modelado pelo CCAM, g_{ds} por V_{gs} . Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos, 5% e 10%, variando V_{gs} de 250 mV até 1.25 V.	95
Figura 38 – Curvas de frequência de trânsito do transistor CNTFET modelado pelo CCAM,. Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos, simulações realizadas para 0% e 2% respectivamente.	96
Figura 39 – Curvas de frequência de trânsito do transistor CNTFET modelado pelo CCAM. Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos, simulações realizadas para 5% e 10% respectivamente.	97
Figura 40 – Circuito fonte comum utilizando CNTFET, descrito pelo modelo CCAM. Bancada de testes utilizada para análises DC e AC.	98
Figura 41 – Curvas de transferência do transistor CNTFET modelado pelo CCAM, V_{ds} por V_{gs} . Resultado obtido usando análise DC com aumento de porcentagem de nanotubos metálicos, 0% 2%, variando V_{gs} de 0 V até 1 V.	99

Figura 42 – Curvas de transferência do transistor CNTFET modelado pelo CCAM, V_{ds} por V_{gs} . Resultado obtido usando análise DC com aumento de porcentagem de nanotubos metálicos, 5% 10%, variando V_{gs} de 0 V até 1 V.	100
Figura 43 – Curvas de Ganho por resistência de carga do amplificador fonte comum usando CNTFET, Ganho(V/V) por R_L (k Ω). Resultado obtido usando análise AC com aumento de porcentagem de nanotubos metálicos, 0% e 10%, variando R_L de 0 Ω até 2 k Ω	101
Figura 44 – Resultado de simulação transiente do amplificador fonte comum	102
Figura 45 – Resultado de simulação da frequência de trânsito do amplificador fonte comum	103
Figura 46 – Curvas de Ganho, em decibéis, por frequência do amplificador fonte comum usando CNTFET. Ganho(dB) por frequência(Hz). Resultado obtido usando análise AC com aumento de porcentagem de nanotubos metálicos, 0% e 2%.	103
Figura 47 – Curvas de Ganho, em decibéis, por frequência do amplificador fonte comum usando CNTFET. Ganho(dB) por frequência(Hz). Resultado obtido usando análise AC com aumento de porcentagem de nanotubos metálicos, 5% e 10%.	104
Figura 48 – Curvas de caracterização do transistor B no ponto de polarização escolhido, frequência de trânsito e transcondutância, largura de porta de 10 μm	107
Figura 49 – Curva de corrente de dreno, para o ponto de operação escolhido para o transistor B, largura de porta de 10 μm	107
Figura 50 – Esquemático inicial do misturador de frequências.	108
Figura 51 – Bancada de testes para simulações e retirada de figuras de mérito do misturador de frequências.	108
Figura 52 – Curva de ganho de conversão inicial, saída do misturador por potência de oscilador local.	109
Figura 53 – Esquemático final do circuito do misturador para uma porcentagem nula de nanotubos metálicos.	110
Figura 54 – Curva de ganho de conversão por potência de oscilador local.	111
Figura 55 – Resultado de simulação de figuras de mérito para linearidade, P_{1dB} e IP_3 respectivamente.	111
Figura 56 – Resultado de simulação transiente do misturador, frequência de RF de 2.5 GHz e de oscilador local de 2.4 GHz.	112
Figura 57 – Arquitetura genérica descrita por (SILVA, 2017)	125
Figura 58 – Arquitetura M2M descrita por (SILVA, 2017)	125
Figura 59 – Componentes de uma rede IoT (SILVA, 2017)	127

Figura 60 – Tipos de redes ZigBee.(FERNANDES, 2012)	133
Figura 61 – Exemplo de descrição de resistor em Verilog-A, adaptado de (KUN- DERT; ZINKE, 2006).	135
Figura 62 – Exemplo de descrição de um circuito simples em Verilog-A, adaptado de (KUNDERT; ZINKE, 2006).	135
Figura 63 – Cronograma do Trabalho de Conclusão de Curso 2	139
Figura 64 – Curva de frequência de trânsito para o transistor A, largura de porta de $5 \mu m$	141
Figura 65 – Curva de transcondutância para o transistor A, largura de porta de 5 μm	141
Figura 66 – Curva de corrente de dreno I_d para o transistor A, largura de porta de $5 \mu m$	142
Figura 67 – Curva de frequência de para o transistor B, largura de porta de $10 \mu m$. 142	
Figura 68 – Curva de transcondutância para o transistor B, largura de porta de 10 μm	142
Figura 69 – Curva de corrente de dreno I_d por tensão V_{gs} . Corrente (mA) x V_{gs} (V) para o transistor B, largura de porta de $10 \mu m$	143
Figura 70 – Curva de frequência de trânsito para o transistor C, largura de porta de $40 \mu m$	143
Figura 71 – Curva de de transcondutância para o transistor C, largura de porta de $40 \mu m$	143
Figura 72 – Curva de corrente de dreno I_d para o transistor C, largura de porta de $40 \mu m$	144
Figura 73 – Resultado de simulação de harmônicos para determinação do consumo de potência, para o misturador com porcentagem nula de nanotubos metálicos.	145
Figura 74 – Curva de conversão de ganho para o misturador intermediário.	145
Figura 75 – Curva de P_{1dB} para misturador intermediário.	145
Figura 76 – Curva de IP_3 para o misturador intermediário.	146
Figura 77 – Curva de conversão de ganho para o misturador de 0.4%.	147
Figura 78 – Curva de P_{1dB} para o misturador 0.4% de nanotubos metálicos.	147
Figura 79 – Curva de IP_3 para o misturador com 0.4% de nanotubos metálicos. . . 147	
Figura 80 – Curva de conversão de ganho para o misturador de 1%.	148
Figura 81 – Curva de P_{1dB} para o misturador 1% de nanotubos metálicos.	148
Figura 82 – Curva de IP_3 para o misturador com 1% de nanotubos metálicos. . . . 148	
Figura 83 – Modelo do misturador em Verilog-A.	149
Figura 84 – Modelo do misturador em Verilog-A.	149

Lista de tabelas

Tabela 1 – Indústrias de produção de nanotubos de carbono de alta pureza, adaptado de (VASHIST et al., 2011)	52
Tabela 2 – Especificações do misturador de frequências <i>downconverter</i>	85
Tabela 3 – Parâmetros físicos alterados, baseado nos valores usados por (MOROGUMA, 2014)	92
Tabela 4 – Parâmetros físicos dos transistores escolhidos para caracterização . . .	105
Tabela 5 – Resultados finais para o misturador para uma porcentagem nula de nanotubos metálicos	112
Tabela 6 – Resultados obtidos por (JÚNIOR, 2016) para o seu misturador	113
Tabela 7 – Parâmetros físicos do transistor B, com contaminação metálica	113
Tabela 8 – Figuras de mérito obtidas para o misturador de frequências com contaminação metálica	114
Tabela 9 – Resumo dos parâmetros técnicos do ZigBee	132

Lista de abreviaturas e siglas

AE	<i>Aplication Entity</i>
AC	Corrente Alternada
AFM	<i>Atomic Force Microcospe</i>
API	<i>Aplication Progaming Interface</i>
ASK	<i>Amplitude Shift Keying</i>
BPSK	<i>Binary Phase Shift Keying</i>
CA	Corrente Alternada
CSE	<i>Common Service Entity</i>
CSMA/CA	<i>Carrier Sense Multiple Acess with Colision Avoidance</i>
CSE-ID	<i>Common Service Entity Identification</i>
CCAM	<i>Compact Carbon Nano Tube Field Effect Transistor Model</i>
CNT	<i>Carbon Nano Tube</i>
CNTFET	<i>Carbon Nano Tube Field Effect Transistor</i>
DC	Corrente Contínua
DEP	<i>dielectrophoresis</i>
DSSS	<i>Direct Sequence Spread Spectrum</i>
FI	Frequência Intermediária
FFD	<i>Full Function Device</i>
HDL	<i>Hardware Description Language</i>
HTTP	<i>Hipertext Transfer Protocol</i>
IoT-A	<i>Internet of things Arquiteture</i>
IoT	<i>Internet of Things</i>
IP	<i>Internet Protocol</i>

IPv4	<i>Internet Protocol version 4</i>
IPv6	<i>Internet Protocol version 6</i>
IEEE	<i>Institue of Electrical and Eletronic Engineers</i>
IEEE 802.11b	Padrão de Comunicação do Wi-Fi
IEEE 802.15.4	Padrão de Comunicação do ZigBee
ISM	<i>Industrial Scientific and Medical</i>
LNA	<i>Low Noise Amplifier</i>
LR-WPAN	<i>Low data Rate-Wireless Protocol</i>
MCA	<i>M2M Comunication</i>
MAC	<i>Media Acess Control</i>
M2M	<i>Machine to Machine</i>
MOS	<i>Metal Oxide Semiconductor</i>
MIT	<i>Massachusetts Intitute of Tecnologic</i>
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
MWCNT	<i>Multiple Walled Carbon Nano Tube</i>
MQTT	<i>Messe Queuing Telemetry Transport</i>
NRZ	<i>Non Return to Zero</i>
OSI	<i>Open System Interconection</i>
OL	<i>Oscilador Local</i>
O-QPSK	<i>Offset-Quadratue Phase Shift Keying</i>
oneM2M	Padrão M2M para Internet das Coisas
PAC	<i>Periodic AC</i>
PSS	<i>Periodic Steady-State</i>
PSSS	<i>Paralel Sequence Spread Spectrum</i>
PG-CNTFET	<i>Partially Gated CNTFET</i>
QPAC	<i>Quasi-Periodic AC</i>

QPSS	<i>Quasi-Periodic Steady-State</i>
PHY	<i>Physical Layer</i>
RFD	<i>Reduced Function Device</i>
RFID	<i>Radio Frequency Identification</i>
RF	Rádio Frequência
RZ	<i>Return to Zero</i>
SB-CNTFET	Schottky <i>Barrier</i> CNTFET
S/D CNTFET	<i>Source Drain</i> CNTEFET
SWCNT	<i>Single Walled Carbon Nano Tube</i>
TSMC	<i>Taiwan Semiconductor Manufacturing Company</i>

Lista de símbolos

\hat{C}_h	Vetor quiral
\hat{a}_1	Vetor de base
\hat{a}_2	Vetor de base
a_{c-c}	Tamanho de ligação entre átomos de carbono em folha de grafeno
d_t	Diâmetro de um nanotubo de carbono
π	Constante Pi
n	Número inteiro
m	Número inteiro
θ	Ângulo quiral
E	Módulo de Young
F	Força
A	Área
σ	Tração mecânica
ϵ	Deformação
A_s	Área de superfície
Δ	Variação
L_0	Comprimento Inicial
L	Comprimento
k	Constante Elástica
D	Condutância em nanotubos de carbono
h	Constante de Planck
T_i	Transmissão em nanotubos de carbono
T	Temperatura

P_{1dB}	Ponto de compressão de 1 dB
IP_3	Terceiro ponto de interceptação
IP_2	Segundo ponto de interceptação
V_{BB}	Sinal em Banda Base
V_{RF}	Sinal de Rádio Frequência
λ_{eff}	Caminho livre médio efetivo
λ_{el}	Caminho livre médio associado ao espalhamento elástico
λ_{ac}	Caminho livre médio associado aos <i>phonos</i> acústicos
λ_{op}	Caminho livre médio associado aos <i>phonos</i> óticos
ω_n	Frequência angular enésima
j	Unidade imaginária
t	Tempo
e	Base natural
\mathcal{F}	Transformada de Fourier
G_0	Unidade Quântica de Condutância
C_{gs}	Capacitância de porta e fonte
C_{gd}	Capacitância de porta e dreno
C_{ds}	Capacitância de dreno e fonte
R_L	Resistência da carga
R_D	Resistência de dreno

Sumário

I	CONSIDERAÇÕES INICIAIS	29
1	INTRODUÇÃO	31
1.1	Objetivos Gerais	31
1.2	Objetivos Específicos	32
1.3	Justificativa	32
1.4	Organização do Trabalho	33
II	REFERENCIAL TEÓRICO	35
2	TRANSISTORES DE NANOTUBO DE CARBONO	37
2.1	Nanotubos de Carbono	37
2.1.1	Introdução aos Nanotubos de Carbono	37
2.1.1.1	Desenvolvimento dos Nanotubos de Carbono	37
2.1.1.2	Tipos de Nanotubos de Carbono	38
2.1.2	Métodos de Produção de Nanotubos de Carbono	39
2.1.2.1	Descarga de Arco	39
2.1.2.2	Ablação a Laser	41
2.1.2.3	Decomposição Catalítica de Hidrocarbonetos	42
2.1.3	Propriedades Físicas dos Nanotubos de Carbono	43
2.1.3.1	Propriedades Mecânicas	43
2.1.3.2	Propriedades Térmicas	44
2.1.3.3	Propriedades Elétricas	45
2.2	Transistores de Nanotubo de Carbono	47
2.2.1	Introdução ao CNTFET	47
2.2.2	Tipos de CNTFETs	49
2.2.3	Estado da Arte da Tecnologia CNTFET	51
2.3	Modelo CCAM	53
2.4	Algoritmo CNTFET-WorkFlow	54
3	MISTURADORES DE FREQUÊNCIA	57
3.1	Aspectos Gerais	57
3.2	Parâmetros de Desempenho	60
3.2.1	Ruído e Linearidade	60
3.2.2	Ganho	60
3.2.3	Passagem Direta de Porta-a-Porta	61

3.3	Topologias de Misturadores de Frequência	62
3.3.1	Misturadores de Frequência Passivos	62
3.3.2	Misturadores de Frequências Ativos	64
4	FIGURAS DE MÉRITO	69
4.1	Ganho de Conversão	69
4.2	Figura de Ruído	70
4.3	Compressão de Ganho	70
4.4	Intermodulação	71
5	METODOLOGIA DE PROJETO	75
5.1	Metodologia Top-Down	75
5.2	Linguagem de Descrição de Hardware	77
5.2.1	Verilog	77
5.2.1.1	Características Estruturais do Verilog-A	78
III	PROJETO, RESULTADOS E DISCUSSÕES	81
6	CONSIDERAÇÕES INICIAIS SOBRE O PROJETO DO MISTURADOR DE FREQUÊNCIAS	83
6.1	Topologia de Circuito para o Misturador de Frequências	83
6.2	Especificações de Projeto o Misturador de Frequências	85
6.3	Etapas de Projeto	85
6.3.1	Construção do Modelo do Misturador de Frequências em Verilog-A	85
6.3.2	Análises DC do CNTFET	86
6.3.3	Análise AC do CNTFET	86
6.3.4	Amplificador Fonte Comum	86
6.3.5	Construção do Misturador de Frequências Utilizando a Tecnologia CNTFET	86
7	DESENVOLVIMENTO E RESULTADOS DE PROJETO	89
7.1	Modelo do Misturador de Frequências em Verilog-A	89
7.2	Características do Transistor CNTFET e Análise do CCAM	89
7.2.1	Curva Característica do Transistor CNTFET	90
7.2.2	Transcondutância e Condutância do CNTFET	92
7.2.3	Frequência de Trânsito do CNTFET	95
7.3	Amplificador Fonte Comum com CNTFET	97
7.3.1	Análise DC do Amplificador Fonte Comum com CNTFET	98
7.3.2	Análise AC do Amplificador Fonte Comum	101
7.4	Projeto do Misturador de Frequências com CNTFET	104
7.4.1	Caracterização do Transistor CNTFET	105

7.4.2	Montagem e Resultados	107
7.4.3	Influência dos Nanotubos Metálicos no Misturador Usando CNTFETs	112
8	CONCLUSÃO	115
8.1	Trabalhos Futuros	116
	REFERÊNCIAS	117
	 APÊNDICES	 121
	APÊNDICE A – INTERNET DAS COISAS	123
A.1	Introdução à Internet das Coisas	123
A.2	Arquitetura da Internet das Coisas	124
A.3	Desafios da Internet das Coisas	126
A.4	Componentes de uma Rede Baseada na Internet das Coisas	127
A.5	Aplicações da Internet das Coisas	127
	APÊNDICE B – PADRÃO ZIGBEE	129
B.1	Introdução sobre o Zigbee	129
B.2	Tipos de Componentes ZigBee	129
B.3	Protocolo de Comunicação ZigBee	130
B.4	Parâmetros Técnicos do ZigBee	131
B.5	Topologias e Modos de Operação das Redes ZigBee	132
B.6	Comparativo entre ZigBee, Bluetooth e IEEE 802.11b	133
	APÊNDICE C – EXEMPLOS DE DESCRIÇÕES EM VERILOG-A	135
C.1	Descrição de um Resistor	135
C.2	Descrição de um Circuito Simples	135
	 ANEXOS	 137
	ANEXO A – PRIMEIRO ANEXO	139
	ANEXO B – SEGUNDO ANEXO	141
	ANEXO C – TERCEIRO ANEXO	145
	ANEXO D – QUARTO ANEXO	147
	ANEXO E – QUINTO ANEXO	149

Parte I

Considerações Iniciais

1 Introdução

A Internet das coisas, ou IoT (*Internet of Things*) está cada vez mais presente na sociedade contemporânea. Esse fato advém dos avanços da microeletrônica e dos protocolos de comunicação. Por esse motivo ela é cada vez mais usada em aplicações industriais, agrícolas, médicas, residenciais, urbanas entre outras. Algumas dessas aplicações, como a industrial por exemplo, a implementação da IoT deve priorizar sistemas de comunicação com baixo consumo, pois tal característica permite um maior tempo de operação sem a necessidade de manutenções do sistema.

Tendo em vista essa necessidade um padrão de comunicação que supre essa necessidade é o ZigBee. O ZigBee é um padrão de comunicação *wireless* que segue a norma IEEE 802.15.4, e possui como características o baixo consumo, taxa envio de dados baixa, em torno de 250 Kbits/s, e a capacidade de trabalhar em redes, essa característica é ressaltada pelo o nome, pois remete ao modo de comunicação das abelhas entre si para obtenção de recursos para a colmeia.

Esse trabalho possui como objetivo a construção de um misturador de frequências para um transceptor ZigBee. Um transceptor é um elemento utilizado em equipamentos de RF que possui tanto o caminho de recepção e de transmissão. Como o foco desse trabalho é um misturador *double balanced downconverter*, ele estará no caminho de recepção.

Para a construção desse misturador, foi escolhida a tecnologia de transistores de efeito de campo de nanotubos de carbono, ou CNTFETs. Esse transistores possui o seu canal constituídos por nanotubos de carbono, que por suas características elétricas, principalmente as de condução, e a possibilidade de trabalhar em altas frequências é ideal para a frequência de aplicação do ZigBee de 2.4 GHz. Essa tecnologia é bastante promissora, podendo até substituir a atual MOSFET.

1.1 Objetivos Gerais

Esse trabalho possui como objetivo a construção de um misturador de frequências de transceptor para o padrão ZigBee, um exemplo é mostrado na figura 1. Um transceptor é um elemento utilizado em sistemas de RF que contém os caminhos de recepção e de transmissão, tal elemento é crucial nos sistemas de comunicações atuais pois economizam espaço, devido ao fato de ambos os caminhos estarem no mesmo dispositivo ou *chip*. O misturador a ser construído é do tipo ativo *downconverter*, isto é, ele estará inserido no caminho de recepção, responsável por transladar o espectro para frequências mais baixas, levando-o para uma frequência intermediária caso for usada um receptor heteródino, ou

fazendo uma demodulação direta trazendo já para a banda base.

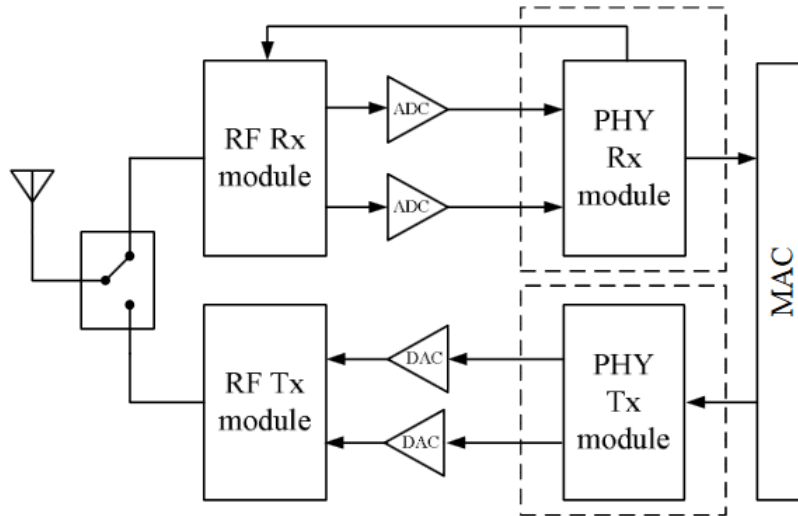


Figura 1 – Arquitetura de um transceptor ZigBee usado por (WANG et al., 2007)

Esse transceptor poderá ser utilizado posteriormente em sistemas de Internet das Coisas, que é uma tecnologia crescente e cada vez mais presente na sociedade, sendo utilizada em áreas como a industrial, agrícola e médica.

1.2 Objetivos Específicos

Como objetivo específico, a construção do misturador de frequências utilizará não a tecnologia mais usada atualmente, a MOSFET, e sim a CNTFET. Buscar por alternativas a tecnologia MOSFET, já que ela está em caminho da saturação devido as dificuldades de fabricação, é de extrema importância para a continuação evolução da microeletrônica e do avanço tecnológico.

1.3 Justificativa

Com o surgimento de novas tecnologias o estudo das mesmas deve ser incentivado e realizado, os transistores de nanotubo de carbono não fogem dessa premissa. Estudar a viabilidade dessas tecnologias emergentes ajuda a ciência e a engenharia analisar a viabilidade, comportamentos inesperados e possíveis problemas.

Assim esse trabalho possui o intuito de estudar a viabilidade do uso da tecnologia dos transistores de nanotubo de carbono em sistemas de RF, não somente o uso, e sim se essa tecnologia é capaz de atender a especificações de protocolos de comunicação vigentes. Esse estudo será feito a partir da construção do misturador *downconverter* ativo e da

análise das figuras de mérito e de outros requisitos necessários para o seu uso no protocolo de comunicação ZigBee.

1.4 Organização do Trabalho

Para uma melhor organização desse trabalho o mesmo foi dividido em três partes: Considerações Iniciais, Fundamentação Teórica e Considerações Finais. A Parte I, trata da introdução, objetivos gerais e específicos e metodologia. Já a Parte II trata do referencial teórico para esse trabalho e a Parte III trata sobre o projeto e da conclusão. A seguir serão mostrados a listagem de capítulos e um pequeno resumo do que tratam.

Capítulo 1 - Esse capítulo trata da introdução, objetivos gerais e específicos e justificativa, itens fundamentais do texto.

Capítulo 2 - Apresenta considerações sobre nanotubos de carbono, transistores com esses elementos, modelo CCAM e o algoritmo CNTFET WorkFlow.

Capítulo 3 - Trata de conceitos sobre misturadores de frequência.

Capítulo 4 - Trata sobre algumas figuras de mérito de circuitos de RF.

Capítulo 5 - Apresenta conceitos sobre metodologia de projeto, linguagem de descrição de *hardware* e Verilog-A.

Capítulo 6 - Apresentação da topologia proposta para a construção do misturador de frequências *downconverter*, especificações a serem atingidas, etapas de projeto e o fluxograma.

Capítulo 7 - Desenvolvimento do trabalho, resultados, conclusão e trabalhos futuros.

Apêndice A - Considerações Internet das Coisas.

Apêndice B - Considerações sobre o padrão ZigBee.

Apêndice C - Exemplos de descrição em Verilog-A.

Anexo A - Cronograma de atividades do Trabalho de Conclusão de Curso 2.

Anexo B - Resultados de simulações de frequência de trânsito, transcondutância e corrente de dreno na etapa de caracterização.

Anexo C - Resultados de simulações de ganho de conversão, P_{1dB} , IP_3 para o misturador intermediário.

Anexo D - Resultados de simulações de ganho de conversão, P_{1dB} , IP_3 para o misturador com contaminação de 0.4% e 1% de nanotubos metálicos.

Anexo E - Modelo do misturador em Verilog-A.

Parte II

Referencial Teórico

2 Transistores de Nanotubo de Carbono

Neste capítulo serão abordados conceitos sobre os nanotubos de carbono e transistores de efeito de campo baseado nessas estruturas.

2.1 Nanotubos de Carbono

Nesta seção discutidos os nanotubos de carbono a partir de uma introdução, métodos de produção e propriedades físicas.

2.1.1 Introdução aos Nanotubos de Carbono

O átomo de carbono é um dos elementos mais versáteis presentes na natureza. Isso deve-se a suas características de como os elétrons se arranjam ao redor no núcleo, em que o átomo de carbono possui quatro *elétrons* em sua última camada.

Essa característica tetravalente do elemento, proporciona uma grande quantidade de possibilidades estruturais devido as suas ligações e geometria, a forma que as ligações estão arranjadas, logo sabendo a quantidade e natureza das ligações pode-se determinar a geometria e as características de cada alótropo. O carbono em fase sólida apresenta-se em três materiais alótropos: grafite, diamante e o *buckminsterfullerene*.

O grafite possui uma estrutura cristalina formada por dois planos paralelos, formando uma rede hexagonal. Esse arranjo de ligações faz com que o grafite seja macio, opaco e um bom condutor elétrico. Já o diamante possui uma estrutura cristalina diferente, uma cúbica de face centrada, fazendo que com o material seja duro, o mais duro encontrado na natureza, ótimo condutor térmico e isolante elétrico.

Os *buckminsterfullerene*, ou fulerenos, são uma família de estruturas esferoidais ou cilíndricas, utilizados na confecção de nanotubos de carbonos, CNT, e similares. A partir dos nanotubos de carbono, outras estruturas podem ser obtidas, como os transistores de efeito de campo de nanotubo de carbono, CNTFET.

2.1.1.1 Desenvolvimento dos Nanotubos de Carbono

O começo do desenvolvimento dos nanotubos de carbono foi com descobrimento da molécula C_{60} ou *bucky ball* em 1985. A molécula possui 60 átomos, arranjados em anéis pentagonais e hexagonais formando um esfera, diferente do grafite com estrutura planar, dando propriedades semicondutoras ao material.

Em 1990 foi proposta a estrutura alongada de fulereno C_{60} , mas só em 1991 foi possível observar experimentalmente tal conceito, o nanotubo de carbono, que foi observado em microscópio eletrônico por Ijima, descobrindo nanotubos com múltiplas camadas, os MWCNTs. Dois anos mais tarde, o nanotubo de paredes simples (SWCNTs) foram descobertos, que segundo (MOROGUMA, 2014) foi responsável pela o impulsionamento das pesquisas em nanotecnologia utilizando nanotubos de carbono.

2.1.1.2 Tipos de Nanotubos de Carbono

O nanotubo de carbono é um estrutura cilíndrica formada por folhas de grafeno enroladas em um eixo de simetria (MOROGUMA, 2014). As propriedades intrínsecas ao material, elétricas e físicas, estão relacionados com os anéis hexagonais e seus arranjos em relação ao eixo de simetria do nanotubo. Segundo (MOROGUMA, 2014), os nanotubos SWNTs são considerados unidimensionais devido ao pequeno tamanho, entre 0.7 nm a 10 nm de diâmetro.

Já os nanotubos MWCNT, são formados por várias folhas de grafeno enrolados de forma concêntrica, que segundo (MOROGUMA, 2014) podem variar de 2 a 50 folhas, distanciadas de 0.34 nm, com diâmetro final variando de 4 a 30 nm.

Dois conceitos importantes para as propriedades de um nanotubo de carbono é o vetor de quiralidade \vec{C}_h , e o ângulo de quiralidade. O vetor de quiralidade descreve a circunferência de qualquer nanotubo de carbono, através da relação mostrada por (DRESSELHAUS; AVOURIS, 2001):

$$\vec{C}_h = n\vec{a}_1 + m\vec{a}_2 \quad (2.1)$$

Em que \vec{C}_h conecta dois sítios cristalográficos idênticos em uma folha de grafeno, os números n e m são inteiros e \hat{a}_1 e \hat{a}_2 são os vetores de base, o ângulo de quiralidade informa ângulo formado entre o vetor \vec{C}_h com algum ponto de interesse na folha de grafeno, por exemplo, a figura 2, mostra ângulo formado pelo vetor e uma estrutura chamada de *ZigZag*. De acordo com (DRESSELHAUS; AVOURIS, 2001) existem três tipos de nanotubos de carbono. O *Armchair*, em que o ângulo de quiralidade é de $\theta = 0^\circ$ é mostrado na figura 3b, o *ZigZag*, figura 3a, em que o ângulo θ igual a 30° , e os nanotubos quirais que é qualquer nanotubo que tiver um ângulo de quiralidade entre 0° e 30° mostrados na figura 3c. Em termos dos valores de n e m nota-se que o *Armchair* e o *ZigZag* são casos limites em $n=m$, nestes dois casos o nanotubo é considerado aquiral.

O diâmetro de um nanotubo de carbono d_t está relacionado com o vetor \vec{C}_h , em que:

$$d_t = \frac{C_h}{\pi} = \frac{\sqrt{3}a_{c-c}\sqrt{n^2 + nm + m^2}}{\pi} \quad (2.2)$$

Em C_h é o tamanho, ou módulo, do vetor \vec{C}_h , a_{c-c} é tamanho da ligação (da ordem de 1.41\AA), e n e m são números inteiros. O ângulo de quiralidade está também relacionado

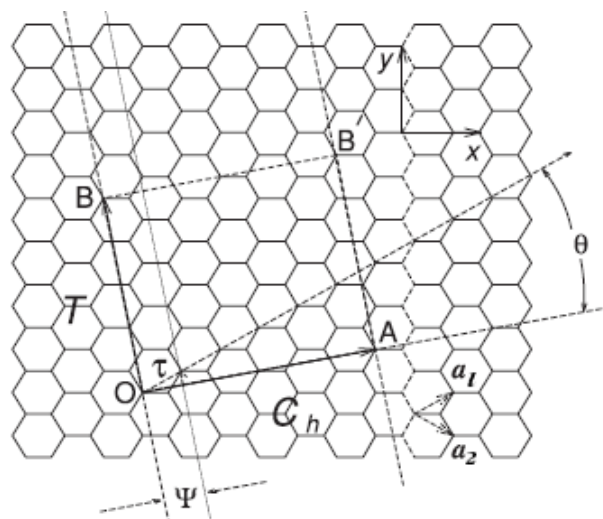


Figura 2 – Ângulo e vetor quirais em grafeno, adaptado de (DRESSELHAUS; AVOURIS, 2001)

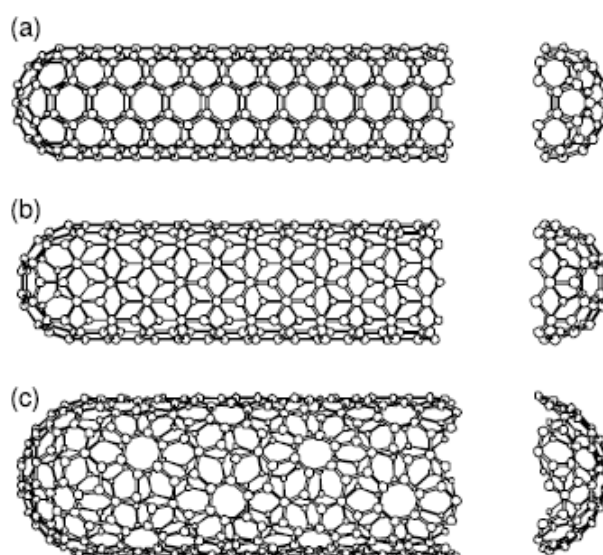


Figura 3 – Tipos de nanotubos, adaptado de (DRESSELHAUS; AVOURIS, 2001)

com o vetor, em que:

$$\theta = \tan^{-1}\left(\frac{\sqrt{3}n}{2m+n}\right) \quad (2.3)$$

2.1.2 Métodos de Produção de Nanotubos de Carbono

2.1.2.1 Descarga de Arco

O método de descarga de arco é o mais utilizado para a produção de nanotubos de carbono e para outras moléculas de fulereno. De acordo com (JOURNET; BERNIER, 1998) os primeiros nanotubos de carbonos foram observados no estudo de obtenção de fulerenos a partir de descargas de arco. O princípio de funcionamento desse método con-

siste na aplicação de uma diferença de potencial entre dois eletrodos de carbono em uma atmosfera inerte de hélio ou argônio. Devido a alta temperatura, o carbono presente nos eletrodos é sublimado. Na câmara em que ocorre o processo, o ar presente é retirado, utilizando uma bomba de vácuo, e o gás inerte é inserido. Posteriormente uma alta tensão é aplicada para obter um arco elétrico entre os eletrodos produzindo plasma. Com isso altas temperaturas são obtidas, e os fulerenos produzidos na sublimação do carbono se depositam na câmara.

A figura 4, mostra o método de produção utilizado por (JOURNET; BERNIER, 1998). Nela a câmara é resfriada por água, e o ânodo move-se para manter uma distância constante entre ânodo e cátodo, já que este é consumido durante o processo. Existem duas

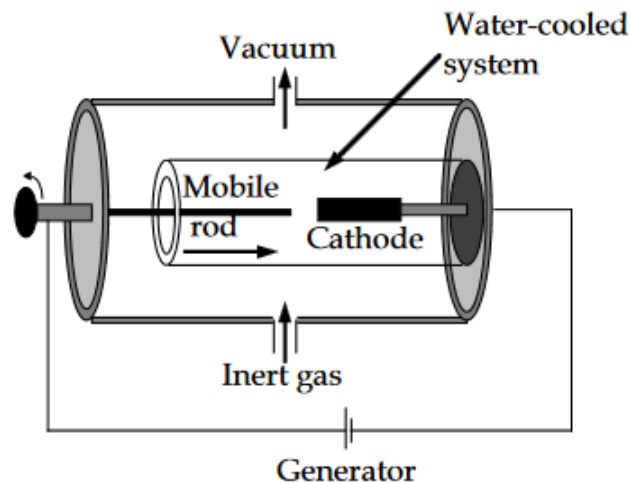


Figura 4 – Dispositivo de descarga, adaptado de (JOURNET; BERNIER, 1998)

variantes do processo, a primeira delas é quando se usam hastes de carbono puro, nesta variante segundo (JOURNET; BERNIER, 1998), existem dois subprodutos, uma fuligem que se deposita nas paredes no reator e um depósito no final do cátodo. De acordo com (JOURNET; BERNIER, 1998), observou-se que neste depósito existem um envólucro acinzentado duro e um núcleo fibroso negro, ambos com a presença de nanotubos de carbono, em que no envólucro existem MWCNTs fundidos com algumas nanopartículas, e núcleo é formado por dois terços de nanotubos de carbono também MCWNTs.

A segunda variante consiste na evaporação da vareta de carbono juntamente com algum metal. De acordo com (JOURNET; BERNIER, 1998) um furo é feito no cátodo e preenchido com uma mistura de grafite e algum material metálico, sendo sublimado juntamente com o carbono. No processo da sublimação do cátodo, existem algumas mudanças nos subprodutos. No depósito que surge há presença de MWCNTs, nanopartículas preenchidas ou não com metais e partículas esféricas de metal. No processo utilizado por (JOURNET; BERNIER, 1998) isso foi observado utilizando metais como cobalto e cobre. Em algumas condições uma espécie de anel é formado ao redor envólucro depositado con-

tendo carbono amorfo, nanopartículas de metal e uma alta densidade de SWCNTs, nas paredes do reator também observa-se alguma presença de SWCNTs, em que (JOURNET; BERNIER, 1998) utilizou cobalto, ferro e algumas ligas metálicas como cobalto-ferro no processo de sublimação.

2.1.2.2 Ablação a Laser

A segunda técnica mais utilizada, e de acordo com (JOURNET; BERNIER, 1998), muito eficiente de obter nanotubos de carbono é a ablação a *laser*. Esse método também é utilizado para obtenção de fulerenos, sendo o primeiro a ser utilizado para tal. Nesse método o carbono em estado sólido é vaporizado por um *laser*, em uma câmara com atmosfera inerte, como mostrado na figura 5.

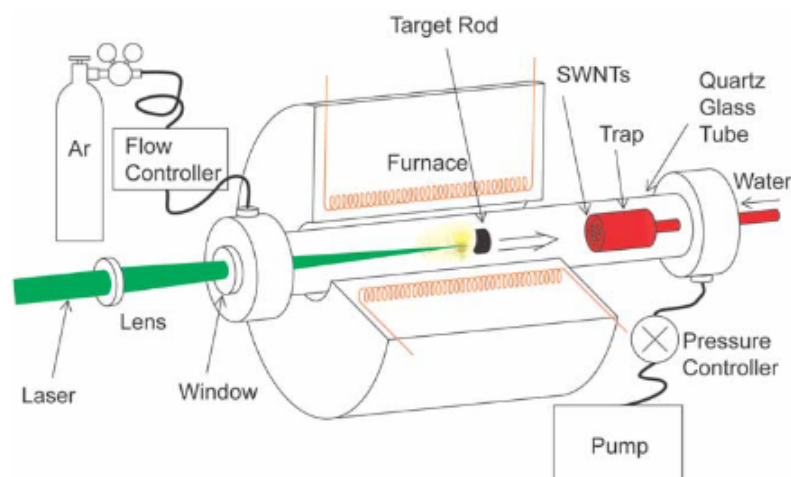


Figura 5 – Dispositivo para ablação a *laser*, adaptado de (ANDO et al., 2004)

Primeiramente um disco de grafite é colocado dentro de um tubo de quartzo, em seguida o tubo é selado e o ar dentro retirado a partir de uma bomba de vácuo. Posteriormente o tubo é aquecido, até uma temperatura de 1200°C e neste momento gás inerte é inserido. O *laser* é aplicado ao alvo com feixes pulsados, focados com auxílio de lentes, e de acordo com (JOURNET; BERNIER, 1998) isso mantém o processo constante e uniforme. As espécies que surgem da vaporização são carregadas pelo fluxo de gás inerte até um coletor de cobre, e assim os subprodutos são coletados.

De maneira similar ao método que utiliza descarga de arco, dois tipos de nanotubos podem ser obtidos. De acordo com (JOURNET; BERNIER, 1998), quando utiliza-se um alvo de grafite puro obtêm-se MWCNTs. Utilizando um alvo que além de grafite possui algum metal de transição, foram obtidos SWCNTs, entretanto, a medida que a superfície do alvo começa a ser tornar mais metálica a quantidade de SWCNTs diminui. Contudo de acordo (JOURNET; BERNIER, 1998), caso forem usados dois alvos, um de grafite em pó e outro com uma liga de metais de transição, quando expostos ao laser

simultaneamente, tal problema é remediado, pois a quantidade de SWCNTs produzidos é diretamente proporcional ao aumento da temperatura, além de serem mais uniformes.

2.1.2.3 Decomposição Catalítica de Hidrocarbonetos

A formação de filamentos de carbono por deposição de gás que contém o elemento em superfície metálica já é bastante conhecida, mas de acordo (JOURNET; BERNIER, 1998) não era útil para a obtenção de nanotubos de carbono, até que Yacamàn conseguiu a partir da deposição de acetileno em ferro em uma temperatura de 700°C. De acordo com (ANDO et al., 2004) essa técnica também é conhecida como CVD catalítico ou térmico.

Comparado com o método de descarga de arco e com ablação a *laser*, produzir nanotubos de carbonos por CVD é mais barato e simples tendo bons resultados obtendo grandes quantidades de nanotubos SWCNTs e MWCNTs em baixas temperaturas e pressões. Além de ser barato e mais simples o método pode usar uma série de hidrocarbonetos em estado líquido, sólido e gasoso que de acordo com (ANDO et al., 2004), também permite o uso vários tipos de catalisadores possibilitando uma variedade de formas com filmes finos ou grossos, alinhados ou desalinhados, alongado ou enrolado e até mesmo em pó, ou seja, controlando esses fatores pode-se obter uma arquitetura planejada. Por essa razão esse método é muito utilizado na construção de nanotubos para aplicação em eletrônica, pois o controle ocorre em escala nanométrica.

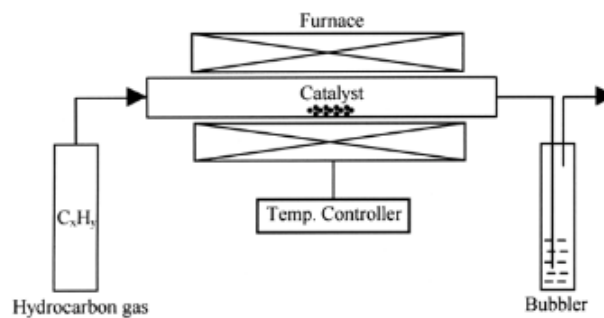


Figura 6 – Dispositivo para CVD, adaptado de (ANDO et al., 2004)

O método, mostrado 6, consiste em uma câmara aquecida a pressão atmosférica, em que o catalizador fica em um recipiente de cerâmica dentro de um tubo de quartzo. Uma mistura da substância precursora, que segundo (JOURNET; BERNIER, 1998), composta por um hidrocarboneto geralmente em estado gasoso e um gás inerte passam pelo catalizador, ele é aquecido a temperaturas que variam de 500°C e 1200°C, decompondo o hidrocarboneto. Os nanotubos se depositam ao redor do catalisador sendo coletados após o resfriamento do mesmo a temperatura da sala de operação. Os principais hidrocarbonetos utilizados, segundo (YAN et al., 2015), são o etileno, benzeno, acetileno e xileno e o

processo permite ainda a utilização de outras substâncias como alcoóis e dióxido carbono. A escolha do catalizador é muito importante para a produção dos nanotubos de carbono, pois o tamanho da partícula influencia diretamente no diâmetro do nanotubo produzido. Outros parâmetros que influenciam na produção são a temperatura e o precursor escolhido, pois determinam o tipo, SWCNT ou MWCNT e a quantidade, por exemplo caso for utilizado acetileno no processo, ele ocorre a temperaturas de entorno 550°C gerando grandes quantidades de SWCNTs.

2.1.3 Propriedades Físicas dos Nanotubos de Carbono

2.1.3.1 Propriedades Mecânicas

A utilidade dos nanotubos de carbono surge da característica desse material ser o mais duro e forte em aplicações tecnológicas em dispositivos nanométricos ou em compósitos (YAKOBSON; AVOURIS, 2001). De fato, o nanotubo de carbono é uma estrutura realmente forte, pois segundo medidas feitas por pesquisadores e descritas por (YAKOBSON; AVOURIS, 2001) mostram que o módulo de Young de um nanotubo de carbono é em média 1.2 TPa. Esses valores foram obtidos utilizando uma técnica em que correlacionou a amplitude da vibração térmica da extremidade livre de um nanotubo de carbono "ancorado".

Outra maneira de fazer a medida do módulo de Young de um nanotubo é utilizando uma ponta de AFM, *Atomic Force Microscope*, que segundo (YAKOBSON; AVOURIS, 2001) consiste em dobrar o nanotubo "ancorado" e registrar simultaneamente a força exercida pelo nanotubo, como função do deslocamento em relação da posição original. Segundo (YAKOBSON; AVOURIS, 2001) os resultados utilizando essa técnica é da ordem de 1.28 TPa. Outro método de medição do módulo de Young em função ao diâmetro do nanotubo é descrito por (YAKOBSON; AVOURIS, 2001), consistindo na medida da deflexão de ressonância do nanotubo quando sob influência de um campo elétrico variante no tempo, aplicando tensões AC com controle da frequência até conseguir uma ressonância entre a fonte AC e a flexão do nanotubo desejada. Esse método mostrou que para nanotubos de pequenos diâmetros o valor do módulo de Young é de aproximadamente de 1 TPa, estando bem de acordo com as medições feitas com os métodos descritos anteriormente.

De maneira mais formal, o módulo de Young relaciona a rigidez do material quando este está submetido a forças de tração ou compressão, ou seja:

$$E = \frac{\sigma}{\epsilon} = \frac{F/A}{\Delta L/L_0} = \frac{FL_0}{A\Delta L} \quad (2.4)$$

Em que E é o módulo de Young, σ é a tração, razão de força (F) por área (A), e ϵ é deformação, definida pela razão do comprimento (ΔL) pelo comprimento original (L_0).

A equação 2.4 mostra que a quiralidade do nanotubo não interfere em seu módulo de elasticidade estando de acordo com e (LU, 2008). De acordo com (HERNANDEZ; GOZE; RUBIO, 1998) o módulo de Young varia com o diâmetro do nanotubo, para nanotubos grandes o módulo de elasticidade aproxima-se ao do grafite. Com essa premissa, pode-se definir a constante elástica de um nanotubo de carbono:

$$k = \frac{EA_s}{L_0} = \frac{E\sqrt{3}a_{c-c}\sqrt{n^2 + mn + m^2}}{L_0} \quad (2.5)$$

E que A_s é a área de superfície do nanotubo, devido que testes descritos anteriormente, aplicam forças axiais. De acordo com estudos feitos por (LU, 2008), a constante elástica dos MWCNTs é a soma das constantes elásticas dos nanotubos constituintes do conjunto. Estudos descritos por (YAKOBSON; AVOURIS, 2001) mostram um comportamento não linear, não usual para outras estruturas baseadas em fibras de carbono, mostrando a capacidade de acomodar grande deformações sem ter que reestruturar o seu arranjo atômico.

2.1.3.2 Propriedades Térmicas

As propriedades térmicas dos nanotubos de carbono possuem um ampla quantidade de parâmetros devido a sua natureza, tamanho e estrutura sendo de grande interesse tecnológico a compreensão o seu comportamento térmico. Como o nanotubo de carbono é derivado de folhas de grafeno, é de se esperar um comportamento semelhante entre os dois materiais, assim de acordo com (HONE, 2001) para determinar alguns parâmetros dos nanotubos de carbono foram feitos estudos em folhas de grafeno.

Uma maneira de caracterizar os parâmetros térmicos de um material ou substância é através do calor específico. De maneira geral o calor específico advêm da contribuições dos *phonos* e *elétrons*, mas em materiais derivados de carbonos a maior contribuição é dos *phonos*. Estudos feitos por (HONE, 2001) mostram que o calor específico das folhas de grafeno é proporcional a T^2 em análises feitas no plano, e a T fora deste plano, já para temperaturas maiores que 50K, o calor específico do grafeno é bem próximo ao do grafite.

Para os nanotubos de carbono a interação dos *phonos* é diferente quando comparada com a que acontece nas folhas de grafeno, exceto para temperaturas medianas em que o nanotubo possui um calor específico semelhante ao da folha de grafeno, entretanto para baixas temperaturas (HONE, 2001) diz que o comportamento será linear com a variação da temperatura.

Esses resultados demonstram que como os outros alótropos de carbono, nanotubos de carbono possuem alta condutividade térmica, alguns estudos como os feitos por (KIM et al., 2001) usando MWCNTs, demonstram que os mesmos possuem calor específico maior que o do grafite. Devido a contribuições dos elétrons e dos *phonos* para o calor específico, alguns estudos como o feito por (SEVINÇLI; CUNIBERTI, 2010) mostram o interesse em utilizar o nanotubo de carbono como material para aplicações termoelétricas.

2.1.3.3 Propriedades Elétricas

Os nanotubos de carbono possuem propriedades elétricas, assim como as térmicas e mecânicas descritas anteriormente, não muitos usuais quando comparados com outros materiais. Segundo (LOUIE, 2001) predições teóricas feitas para essas estruturas mostram que seu comportamento elétrico é fortemente influenciado pela geometria da sua estrutura, os nanotubos de carbono podem se comportar como semicondutores ou metais dependendo do seu diâmetro e helicidade, já que esses parâmetros variam com m e n .

Segundo (ODOM et al., 1998) para os nanotubos *ZigZag*, existem dois tipos de comportamentos, caso $m = 0$ e n não nulo e se a razão $n/3$ for um número inteiro o nanotubo terá comportamento metálico, caso contrário ele terá um comportamento de semicondutor. Para os nanotubos quirais, é possível obter um comportamento semelhante ao *ZigZag*, em que caso $2n + 3m/3$ for um número inteiro, o nanotubo irá se comportar como um metal, e caso contrário semimetal, já para os nanotubos *armchair* terá um comportamento metálico. Caracterizações feitas (YAO; DEKKER; AVOURIS, 2001),

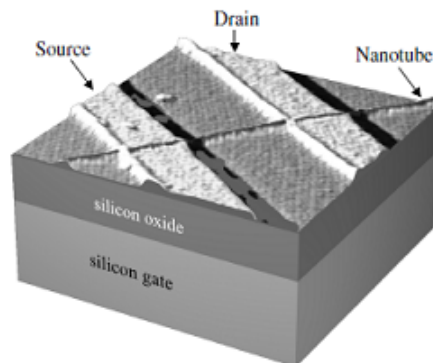


Figura 7 – Dispositivo de teste de nanotubos, adaptado de (YAO; DEKKER; AVOURIS, 2001)

utilizaram dispositivos de dois ou três terminais em que o nanotubo é colocado em um substrato e dois eletrodos metálicos são depositados em suas extremidades, chamados de fonte e dreno, que geralmente são distanciados de 100 nm a 1 μm , já o terceiro terminal, é aplicado após o substrato sendo denominado de porta. Muitos metais foram utilizados como eletrodos, como ouro e a platina. Como resultado, os nanotubos metálicos não apresentaram pouca ou nenhuma dependência da tensão de porta, já em contrapartida, os nanotubos semicondutores apresentaram uma alta dependência.

Os nanotubos de carbono possuem uma dinâmica de transporte de cargas regida pela mecânica quântica, devido ao seu diminuto tamanho, apresentando transporte de *elétrons* por até 1 μm segundo (SAITO, 2010). Isso é devido ao baixo retroespalhamento da condução da partícula que é anulado devida aos defeitos, ou íons impuros, da rede do

tubo. A condutância em um nanotubo de carbono é expressa pela equação:

$$D = \frac{2e^2}{h} \sum_i^N T_i \quad (2.6)$$

A equação 2.6 é chamada de fórmula de Landauer para condutores unidimensionais, em que $2e^2/h$ é a unidade quântica de condutância, G_0 que é aproximadamente 0.0772 mS e T_i é a transmissão no canal condutor.

O caminho livre médio é definido como a distância média entre duas colisões sucessivas entre partículas, e de acordo com (SAITO, 2010) é uma boa maneira de descrever a probabilidade de espelhamento da condução do *elétron*. No estudo dessa probabilidade, percebeu-se que o espalhamento devido aos potências irregulares, impurezas e espalhamento inelástico devido aos *phonos* contribuem para o caminho médio livre em um nanotubo de carbono, expresso por:

$$\frac{1}{\lambda_{eff}} = \frac{1}{\lambda_{el}} + \frac{1}{\lambda_{ac}} + \frac{1}{\lambda_{op}} \quad (2.7)$$

Em que λ_{eff} é o caminho médio efetivo, λ_{el} o caminho médio devido ao espalhamento elástico, λ_{ac} para o espalhamento causados pelos *phonos* acústicos e λ_{op} para os óticos. Devido ao retroespalhamento nanotubo, o espalhamento elástico é extremamente reduzido para λ_{el} igual ou maior 1 μm , já os *phonos* acústicos influenciam pouco para λ_{ac} de aproximadamente 1 μm , demonstrando que os nanotubos metálicos transportam *elétrons* sem espalhamento para distâncias maiores ou iguais a 1 μm .

Os *phonos* óticos por outro lado, se espalham de forma eficiente caso a energia de condução seja maior que a energia dos *phonos*, que de acordo (SAITO, 2010) é da ordem 180 meV, para λ_{op} entre 200 nm e 300 nm. Para os nanotubos semicondutores λ_{eff} é de algumas centenas de nanômetros para baixas energias. Com a baixo espalhamento aliado com a condutividade térmica e suas ligações químicas, os nanotubos de carbono possuem altas densidades de corrente.

Os nanotubos semicondutores segundo (SAITO, 2010) podem ser utilizados como transistores de efeito de campo, FET. De fato, (YAO; DEKKER; AVOURIS, 2001), mostra em seu estudo que mudando a polaridade da porta do aparato de teste, o nanotubo saiu de um comportamento isolante para o comportamento metálico, mostrando que o nanotubo é dopado por lacunas, se comportando como um transistor de efeito de campo tipo-p, essa característica abriu portas para o desenvolvimento de dispositivos de três terminais, os CNTFETs, *Carbon Nano Tube Field Effect Transistors*, Transistores de Efeito de Campo de Nanotubo de Carbono.

2.2 Transistores de Nanotubo de Carbono

Nesta seção serão discutidos os transistores de nanotubo de carbono, CNTFETs, a partir de uma introdução, tipos de transistores e o modelo CCAM que será usado nesse trabalho.

2.2.1 Introdução ao CNTFET

Os transistores estão cada vez menores, chegando a escala dos nanômetros na área de microeletrônica. A lei de Moore diz que em alguns anos o tamanho dos transistores chegará aos 10 nm. Contudo, de acordo com (DANG; ANGHEL; LEVEUGLE, 2006) a tecnologia de fabricação dos transistores MOS, baseada em silício, neste período chegará ao seu limite, isso faz que as indústrias do setor procurem por novas maneiras para contornar tal situação, como novas técnicas de fabricação e materiais que possam ou trabalhar em conjunto com a tecnologia atual, ou até mesmo substituí-la.

Estruturas construídas com escala abaixo de 100 nm começam a ter um comportamento que difere das previsões feitas pela teoria semiclássica, se aproximando mais da mecânica quântica. Como exemplo dessas mudanças é o tratamento dos níveis de energia que são quantizados e o efeitos de tunelamento, tal comportamento é demonstrado por (PRAKASH; SUNDARAM; BENNET, 2018) pelas equações 2.8 e 2.9 de corrente de dreno para os modelos balísticos e de carga. (DANG; ANGHEL; LEVEUGLE, 2006) diz em seu trabalho que várias soluções foram investigadas, mas o nanotubo de carbono foi a mais promissora.

Como descrito no capítulo anterior, o nanotubo de carbono possui diâmetros na escala nanométrica e comprimento de alguns micrômetros, sendo possível de serem usados tanto para interconexões (YAO; DEKKER; AVOURIS, 2001), e para transistores de efeito de campo pois podem assumir tanto comportamentos metálicos e semicondutores.

$$I_d = \frac{2qK_B T}{h} \int_0^\infty \left[\frac{1}{1 + e^{\frac{y + \Delta_{f1}}{K_B T}}} + \frac{1}{1 + e^{\frac{y + \Delta_{f2}}{K_B T}}} \right] dy \quad (2.8)$$

$$I_d = \frac{N_c}{2} q \int \sqrt{\frac{kT}{\pi m}} f_{1/2}(\eta F_{1(2)}) \quad (2.9)$$

Os transistores de nanotubo de carbono, CNTFET, são baseados em nanotubos de carbono. A ideia geral de substituir os transistores MOSFETs, pois além tecnologia apresentar o transporte balístico de *elétron*, os CNTFETs são também altamente escalonáveis, possuem baixo consumo, podem trabalhar em altas frequências entre outras características, mas de acordo com (MOROGUMA, 2014) um dos limitantes dessa tecnologia é a presença de nanotubos metálicos, ou seja, quanto mais nanotubos metálicos presentes em um CNTFET, pior é o rendimento desse transistor.

A figura 7 apresentada no capítulo anterior mostra o aparato de teste usado por (YAO; DEKKER; AVOURIS, 2001) para investigação das características elétricas dos nanotubos e pode ser considerada como o protótipo de um CNTFET. De maneira geral esses transistores possuem uma comportamento parecido com os MOSFETs, mas o canal é feito de um ou vários nanotubos de carbono semicondutores. A figura 8 mostra a estrutura de um CNTFET. Os nanotubos de carbono são alocados em um substrato, como óxido de silício, posteriormente os contatos metálicos de dreno e fonte são colocados acima dos nanotubos, seguidos de um material isolante colocado entre a porta e dreno dos nanotubos, de maneira similar os transistores de silício.

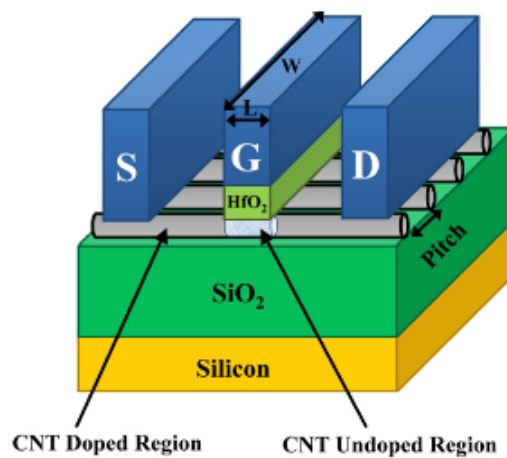


Figura 8 – Exemplo de um CNTFET

A figura 9 mostra uma arquitetura da célula unitária da estrutura multitubo e multidedo usada por (CLAUS; SCHRÖTER, 2009) de um CNTFET. A configuração multidedo é obtido unido células unitárias em paralelo, essa arquitetura difere das arquiteturas usuais de transistores por ser assimétrica, isso é proposital pois como as dimensões interferem diretamente no comportamento do transistor, elas são ajustadas para obter as especificações desejadas. O transistor possui seu canal discretizado, devido ser constituídos de nanotubos de carbono e possuem as dimensões de dreno, fonte e porta bem definidos. A distância entre tubos vizinhos é de $2d_t$, prevenindo que haja acoplamento eletrostático entre eles. Esse transistor aumenta sua potência de saída a medida que mais células unitárias são associadas, isso acontece devido ao fato que com mais tubos em paralelo a corrente associada também aumenta, isso mostra a capacidade do uso dessa arquitetura para projetos analógicos, como o apresentado por (CLAUS; SCHRÖTER, 2009) em seu trabalho.

A arquitetura multidedo é influenciada pela resistência de porta, afetando seu comportamento em frequência. Essa resistência pode ser minimizada usando mais dedos na conexão de porta, contudo a quantidade de dedos na conexão de porta pode aumentar a resistência total da arquitetura. Já a resistência entre dreno e fonte, R_{ds} , possui

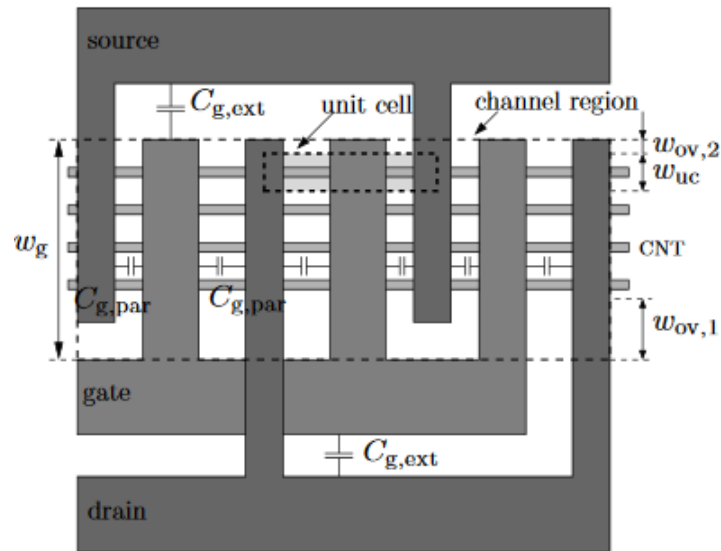


Figura 9 – Arquitetura multitedo e multitubo, adaptado de (CLAUS; SCHRÖTER, 2009)

baixa influência para valores abaixo de 10 K Ω . Segundo (CLAUS; SCHRÖTER, 2009) quanto menor as capacitâncias internas da arquitetura, maior influência de parasitários no comportamento do transistor.

O RF CNTFET descrito por (SCHRÖTER et al., 2015) é um tipo de transistor que utiliza a arquitetura multitedo e multitubo. Nesse dispositivo os nanotubos de carbono estão mergulhados dentro dos terminais metálicos de fonte e dreno, tal configuração visa minimizar a resistência entre os terminais e os nanotubos. O terminal de porta possui distâncias bem definidas dos terminais de dreno e fonte, visando minimizar capacitâncias parasitas entre esses três eletrodos. A figura 10 mostra o esquema de um RF CNTFET.

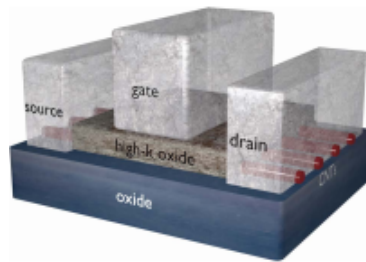


Figura 10 – Esquema de um RF CNTFET, adaptado de (SCHRÖTER et al., 2015)

2.2.2 Tipos de CNTFETs

Os primeiros CNTFETs obtidos eram dispositivos tipo-p, em que os portadores de cargas majoritários são lacunas, sendo polarizados por tensões negativas. Para obter transistores do tipo-n, existem alguns métodos, dopando o nanotubo diretamente com

elementos eletropositivos ou por recozimento, *annealing*, de nanotubos tipo-p. Segundo (DANG; ANGHEL; LEVEUGLE, 2006), o alinhamento desses dispositivos deve ser feita de maneira cuidadosa da barreira Schottky, tal processo caracteriza um tipo e transistor, o SB-CNTFET (Schottky Barrier CNTFET). Neste tipo de transistor, a porta modula o tunelamento de cargas na barreira Schottky, entre fonte metálica e o nanotubo. Esses transistores possuem um comportamento muito ambipolar, limitando o suas aplicações pois sua característica, tipo-p ou tipo-n, pode ser intercambiável dependendo da tensão de porta aplicada.

Os PG-CNTFET, *Partially Gated*, são dopados inteiramente ou são totalmente intrínsecos possuindo contatos ôhmicos nas extremidades, podendo ser tipo-n ou tipo-p dependendo da dopagem do nanotubo. Eles trabalham no modo de depleção, a porta serra a condução de portadores, desativando o dispositivo para tensões positivas de *threshold*, dispositivos tipo-p, ou negativas, dispositivos tipo-n. (DANG; ANGHEL; LEVEUGLE, 2006) fala em seu trabalho que caso o transistor seja intrínseco, o dispositivo possui seu funcionamento aprimorado, exibindo um comportamento unipolar tipo-p ou tipo-n, cambiável por eletrostática.

O terceiro tipo apresentado por (DANG; ANGHEL; LEVEUGLE, 2006) em seu trabalho são os S/D-CNTFET, em que a fonte e o dreno são dopados. Eles são fortemente, ou fracamente dopados dependendo das características desejadas. Eles operam ou como tipo-p ou como tipo-n com funcionamento aprimorado, ou como tipo depleção. Esse dispositivo funciona com a modulação da barreira com aplicação de potenciais na porta. Devido a essas características (DANG; ANGHEL; LEVEUGLE, 2006) esses transistores mostram-se promissores pois possuem característica unipolar, apresentam-se ou como tipo-p ou tipo-n, e são mais escalonáveis. A figura 11 mostra os três tipos de transistores, em que 11a refere-se ao tipo SB-CNTFET, 11b aos PG-CNTFET e os S/D-CNTFET são mostrados na 11c.

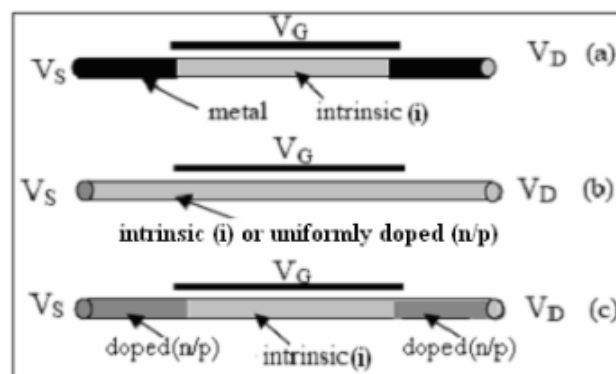


Figura 11 – Tipos de CNTFET, adaptado de (DANG; ANGHEL; LEVEUGLE, 2006)

2.2.3 Estado da Arte da Tecnologia CNTFET

O estado da arte da tecnologia de transistores de nanotubos de carbono está diretamente ligado com a produção dos nanotubos de em si. Como a tecnologia é emergente, sendo que a produção dos dispositivos ainda é feita em laboratórios devido a dificuldades de processo mostradas mais adiante, contudo possui bons resultados e perspectivas. Segundo (SCHROTER et al., 2013) uma das maneiras de se obter nanotubos com um alto grau de pureza, e conseqüentemente bons CNTFETs, é usando a dispersão, onde os nanotubos estão mergulhados em uma solução e aplicados em um *wafers* de silício. Tal método oferece uma alta densidade de nanotubos, em torno de 100 *nanotubos/μm* para dispersões múltiplas. A dispersão possui duas vantagens principais segundo (SCHROTER et al., 2013): primeiro, permite uma purificação dos nanotubos, entre 99% e 99.9% usando a ultracentrifugação, e segundo, os mesmos nanotubos podem ser alinhados por DEP, *dielectrophoresis*. Contudo para isso é necessário que uma diferença de potencial seja aplicada, necessitando dos terminais de dreno e fonte.

Uma das maiores desvantagens desse método é limitação do tamanho do *wafers*, pois a aplicação da DEP exige a deposição de vários componentes em paralelo em um único *wafers*, adicionando também mais passos de processo para remover essas conexões posteriormente. Outros problemas são que o tamanho dos nanotubos são pequenos, em torno de 1 μm , dificultando a fabricação de dispositivos com configuração multitedo, além de que expor os nanotubos a soluções, segundo (SCHROTER et al., 2013), causará histerese no dispositivo pois contaminará a superfície dos mesmos, e a falta de controle do tamanho do dispositivo no substrato, que torna praticamente impossível a alocação deliberada de nanotubos.

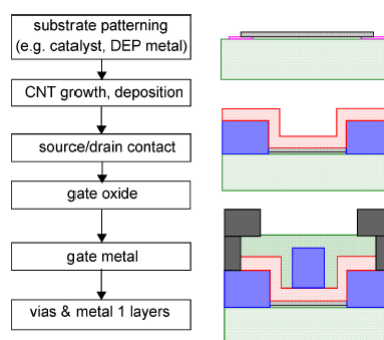


Figura 12 – Fluxo de fabricação do CNTFET adaptado de (SCHROTER et al., 2013)

Outro método descrito por (SCHROTER et al., 2013) é o crescimento direto dos nanotubos diretamente no *wafers* utilizando CVD. O crescimento dos nanotubos será diretamente proporcional aos parâmetros do nanotubo como quiralidade, enquanto o alinhamento dos mesmos dependerá das condições do processo e do substrato. (SCHROTER et al., 2013) diz em seu trabalho que utilizando quartzo como substrato bons resultados

são obtidos, mesmo com algumas desvantagens no que se refere a mobilidade, devido a interação dos *phonos*. A indústria, segundo (SCHROTER et al., 2013), achou uma solução para esse problema, em que além do substrato de quartzo um de dióxido de silício SiO_2 também é usado, fazendo uma transferência do primeiro para o segundo. Dessa maneira a mobilidade de cargas melhora até cinco vezes, contudo tal método é ineficiente no que se refere rendimento de produção industrial, e pode causar contaminações entre outros problemas.

Assim (SCHROTER et al., 2013) diz que o crescimento direto no substrato de silício é mais atrativo pois, evita contaminações e possui uma integração melhor com a tecnologia MOSFET, sendo mais interessante para a produção em massa e apresentando resultados semelhantes, possuindo uma desvantagem de apresentar maior variação de processo e presença um pouco maior de nanotubos metálicos.

O processo de fabricação do CNTFET consiste em estágios de cascata com *wafers* de 4", em que três máscaras litográficas são usadas para construir a estrutura do transistor e outras duas para a criação das vias e metalização, tudo isso em escala de laboratório, sofrendo de não uniformidade no processo, a figura 12 mostra um fluxo genérico de produção. Apesar desses empecilhos (SCHROTER et al., 2013) mostra que a tecnologia é bastante promissora, outro fato que muitas indústrias de nanotubos de carbono conseguem resultados excelentes, com alto grau de pureza de nanotubos, como mostrado na tabela 2.2.3 adaptada de (VASHIST et al., 2011).

Tipo de Nanotubo	Grau de Pureza	Companhia
Metálico/Semicondutor	99%	NanoIntegris Inc
SWCNT/MWCNT	95%	NanoLab
SWCNT Purificado	97%	Nano-C
SWCNT/MWCNT	90-95%	Helix Material Solutions
SWCNT/MWCNT	95%	Nanostructured & Amorphous Materials
SWCNT/MWCNT	90-95%	SkySpring Nanomaterials
SWCNT/MWCNT	80-90%	Arry International GmbH
SWCNT/MWCNT	90-98%	SouthWest NanoTechnologies
MWCNT	80-90%	Xintek
MWCNT	93%	Nanocarbon Sales
SWCNT/MWCNT	80-90%	Nanoshel
SWCNT	80%	Carbon Solutions
SWCNT/MWCNT	90-95%	SES Research
SWCNT/MWCNT	90-95%	Cheap Tubes
SWCNT/MWCNT	90-95%	Sun Innovations
MWCNT	93%	Fibermax Composites
SWCNT/MWCNT	90-97%	Feibo Chemical Technology
SWCNT/MWCNT	90-95%	Times Nano

Tabela 1 – Indústrias de produção de nanotubos de carbono de alta pureza, adaptado de (VASHIST et al., 2011)

2.3 Modelo CCAM

CCAM, *Compact Carbon Nanotube Field-Effect Transistor Model*, é um modelo compacto semi físico que tem como objetivo simular a resposta de pequenos sinais e tensões DC de CNTFETs. Esse modelo é caracterizado por formular de forma eficiente o comportamento da corrente e da carga, e dependendo da largura do transistor, o modelo faz a portabilidade, escalonamento, de uma geometria com um tubo e dedo para a multi-tubo e multi-dedo.

Alguns comportamentos como ruído, dependência de temperatura por auto aquecimento e transporte ambipolar estão inclusos no modelo, mas o mesmo não modela transistores tipo-p, limitando o uso de cargas ativas em projetos. Uma característica interessante desse modelo, segundo (SCHROTER et al., 2015), é que ele está muito próximo da equação de transporte de Boltzman e de medições experimentais feitas CNTFETs do tipo SB, SB-CNFETs, a figura 13 mostra o circuito que simula o comportamento elétrico do transistor. Na revisão bibliográfica sobre tal modelo, percebeu-se que o modelamento

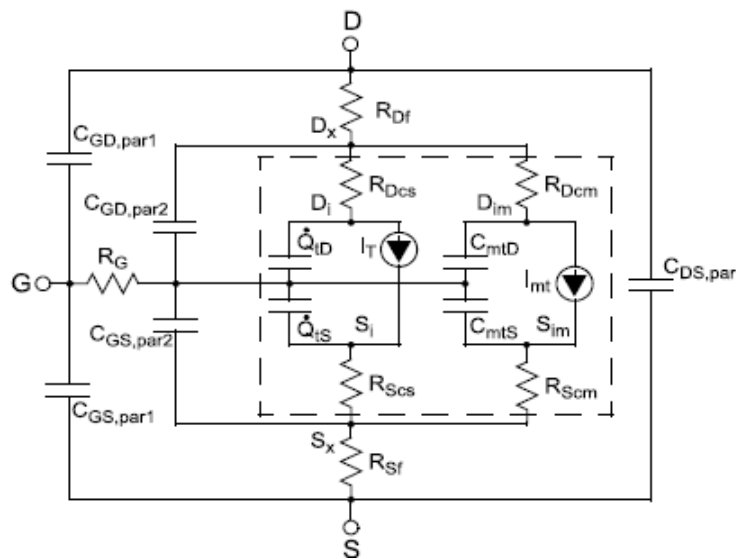


Figura 13 – Circuito equivalente do modelo elétrico do CCAM, adaptado de (SCHROTER et al., 2015)

de efeito de ruído do CCAM ainda é um pouco simples, prejudicando tal ferramenta neste quesito.

Uma outra característica sobre tal modelo, é que o mesmo é composto por somente parâmetros elétricos, e alguns físicos relacionados com a arquitetura multitubo e multidedo. De fato, o modelo CCAM é composto por cinquenta variáveis e um conjunto de expressões que relacionam todas elas, mostradas por (SCHROTER et al., 2015). Elas são agrupadas por seis grupos de que são:

- Parâmetros DC para nanotubos semicondutores;

- Parâmetros AC para nanotubos semicondutores;
- Parâmetros para nanotubos metálicos;
- Parâmetros para modelo de ruído;
- Parâmetros para modelo de captura;
- Parâmetros externos;

Apesar de ser um modelo aberto, e altamente escalonável devido ao acesso a todos os parâmetros e variáveis, o que é de interesse para um projetista de circuitos integrados é a capacidade de manipular parâmetros físicos como largura e comprimento de canal, sendo esta outra deficiência do modelo. Uma maneira de conseguir traduzir as mudanças de parâmetros físicos para os elétricos é a utilização de algoritmos computacionais com métodos números, que a partir de alguns pontos pré-existentes, conseguem obter os parâmetros elétricos correspondentes de tais mudanças físicas, possibilitando projeto de circuitos. Um desses algoritmos é o CNTFET-WorkFlow criado por (GUTIERREZ, 2019) e apresentado na próxima seção.

2.4 Algoritmo CNTFET-WorkFlow

O algoritmo CNTFET-WorkFlow, desenvolvido por (GUTIERREZ, 2019) em parceria com a Universidade de *Dresden*, é um conjunto de *scripts* computacionais que permite a partir de métodos numéricos, como o método de Monte Carlo, obter os parâmetros elétricos correspondentes dado um conjunto de alterações físicas no transistor CNTFET e ser utilizado em conjunto com o CCAM.

Ele é descrito por uma linguagem M, composto por uma série de *scripts* em *Octave* e executa o escalonamento por dois métodos numéricos: método de Monte Carlo e linear. Ele permite alterar praticamente todos os parâmetros físicos de um transistor CNTFET modelo pelo CCAM. Alguns parâmetros que podem ser alterados por este algoritmo são:

- Largura de porta;
- Largura de canal;
- Porcentagem de nanotubos metálicos;
- Número de dedos;
- Densidade de nanotubos;
- *Gap* entre os conectores de fonte/dreno e o de porta;

Esse algoritmo permite alterar tanto somente um parâmetro, enquanto todos os outros ficam com os valores *default* presentes nesse algoritmo, tanto um conjunto de parâmetros de uma só vez, facilitando assim o carregamento em *softwares* de simulação de circuitos elétricos que possuem suporte para o CCAM. O algoritmo foi projetado primeiramente para uma interação automática com *softwares* da família *Spice*, contudo segundo (GUTIERREZ, 2019) caso o modelo CCAM for usado em outro *software*, por exemplo o Cadence, e possuir as mesmas variáveis presentes no trabalho de (SCHROTER et al., 2015) o funcionamento não será prejudicado.

Como neste trabalho o algoritmo de escalonamento usado e recomendado por (GUTIERREZ, 2019) foi o linear, este será descrito de forma geral, mas alguns pontos aqui podem corresponder com o feito com método de Monte Carlo. Primeiramente o nome do transistor é escolhido e posteriormente o tipo, canal n ou canal p, é selecionado. Com isso uma lista de parâmetros é apresentada e o usuário seleciona o parâmetro ou a lista de parâmetros físicos a serem alterados. Para cada parâmetro, como é linear, um ponto inicial de simulação e um final, que muitas vezes é a dimensão desejada ou valor próximo é inserido. Após tais etapas, o processo de simulação é iniciado e os resultados são salvos em um arquivo com parâmetros elétricos correspondentes. Tais etapas estão resumidas na figura a 14.

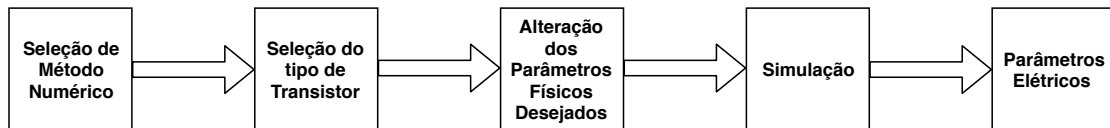


Figura 14 – Funcionamento do algoritmo do algoritmo CNTFET-WorkFlow

O algoritmo possui uma restrição prática de evitar usar valores menores ou maiores que os *default*, em uma ordem de grandeza de 10 vezes, mas não prejudica seu funcionamento caso tais valores são ultrapassados. Este algoritmo é de extrema importância em projetos utilizando o CCAM, pois sem ele, é praticamente impossível obter resultados confiáveis de simulação. A partir dessas considerações sobre a tecnologia CNTFET, é de suma importância fazer uma análise sobre o circuito do misturador, que são apresentadas no capítulo a seguir.

3 Misturadores de Frequência

Neste capítulo serão tratados os misturadores de frequência, discutindo os aspectos gerais, parâmetros de desempenho e topologias.

3.1 Aspectos Gerais

Um misturador de frequência, mais conhecido como *mixer*, é um componente de sistemas de RF que faz a multiplicação entre dois sinais, e ou seus harmônicos. Considerando duas senóides x_1 e x_2 , em que:

$$x_1(t) = \cos(\omega_1 t) \quad (3.1)$$

$$x_2(t) = \cos(\omega_2 t) \quad (3.2)$$

Os sinais serão multiplicados no domínio do tempo, dando origem a um novo sinal y_{12} . Da notação do *Euler*, as senóides das equações 3.1 e 3.2 podem ser reescritas como:

$$x_1(t) = \frac{e^{\omega_1 t j} + e^{-\omega_1 t j}}{2} \quad (3.3)$$

$$x_2(t) = \frac{e^{\omega_2 t j} + e^{-\omega_2 t j}}{2} \quad (3.4)$$

Multiplicando as equações 3.3 e 3.4, obtém-se o sinal resultante y_{12} :

$$y_{21}(t) = \frac{e^{\omega_1 t j} + e^{-\omega_1 t j}}{2} \frac{e^{\omega_2 t j} + e^{-\omega_2 t j}}{2} \quad (3.5)$$

Aplicando a propriedade distributiva e da multiplicação entre potências de mesma base, a equação 3.5 apresenta-se na seguinte forma:

$$y_{21}(t) = \frac{e^{(\omega_1 + \omega_2)t j} + e^{(\omega_1 - \omega_2)t j} + e^{-(\omega_1 - \omega_2)t j} + e^{-(\omega_1 + \omega_2)t j}}{4} \quad (3.6)$$

A equação 3.6 pode ainda ser melhor trabalhada, agrupando o primeiro termo com o quarto e o segundo termo com o terceiro, a equação resultante é da forma:

$$y_{12} = \frac{\cos(\omega_1 + \omega_2)t + \cos(\omega_1 - \omega_2)t}{2} \quad (3.7)$$

Ou seja, o resultado demonstrado pela equação 3.7, demonstra que y_{12} é composta por duas senóides, e que seus argumentos são a soma e a subtração dos argumentos de x_1 e x_2

respetivamente no domínio no tempo. Agora, para uma análise no domínio da frequência, aplicamos a operação da transformada de Fourier na forma mostrada pela equação 3.8:

$$\mathcal{F} = \int_{-\infty}^{+\infty} f(t)e^{-\omega t} dt \quad (3.8)$$

Em que $f(t)$ é substituída por y_{12} na forma expressa na equação 3.6. O resultado é mostrado na equação 3.9.

$$Y_{12}(\omega) = \frac{\pi(\delta(\omega - (\omega_1 + \omega_2)) + \delta(\omega + (\omega_1 + \omega_2)) + \delta(\omega - (\omega_1 - \omega_2)) + \delta(\omega + (\omega_1 - \omega_2)))}{2} \quad (3.9)$$

Analisando a expressão, percebe-se que o espectro do sinal x_1 é deslocado em torno da frequência de x_2 . Isso demonstra que o *mixer translada* o espectro de x_1 , e se a frequência de x_2 for muito maior que de x_1 significa que o mesmo teve seu espectro levado para altas frequências. Essa translação de espectro pode ser generalizada para qualquer sinal que multiplica uma senoide no domínio do tempo, chamando $G(\omega)$ a transformada de Fourier de um sinal genérico $g(t)$, e sabendo que a transformada de uma exponencial complexa é mostrada pela equação 3.10:

$$\mathcal{F} = \int_{-\infty}^{+\infty} e^{\omega_0 t} e^{-\omega t} dt = 2\pi\delta(\omega - \omega_0) \quad (3.10)$$

A transformada de Fourier do resultado da multiplicação no domínio do tempo de $g(t)$ por uma senoide é do tipo:

$$\mathcal{F} = \int_{-\infty}^{+\infty} g(t) \cos(\omega_0 t) e^{-\omega t} dt = \pi G(\omega) \delta(\omega - \omega_0) + \pi G(\omega) \delta(\omega + \omega_0) \quad (3.11)$$

O resultado mostrado na equação 3.11 é chamado de *propriedade da modulação*, mostrando que um sinal a ser modulado, $g(t)$, multiplicado por um sinal modulante, no caso mostrado acima a senoide de frequência angular ω_0 , por meio de um *mixer* também possui seu espectro translado.

Essa propriedade de translação de espectro faz do *mixer* um dos principais componentes em sistemas de comunicação e de RF, pois com seu auxílio um sinal em banda base de baixa frequência, é elevado para frequências dezenas ou centenas de vezes maior, facilitando assim a transmissão.

De maneira geral, a representação mais geral de um *mixer* é mostrada na figura 15, em que o sinal de RF entra pelo ramo lado esquerdo, o sinal modulante, também chamada de *portadora* ou *oscilador local*, é inserido pelo ramo inferior, e o sinal resultante, em banda base ou FI, é aplicado a saída do ramo direito. tal representação é chamada de *mixer single ended*, pois possui uma entrada e um saída.

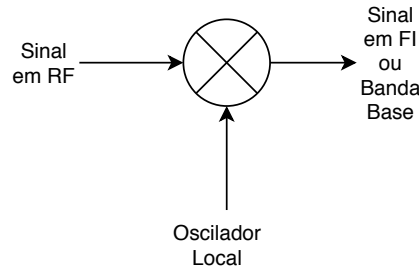


Figura 15 – Representação de um misturador de frequências single ended

A maneira mais simples de se implementar um *mixer*, está esquematizado na figura 16, em que uma chave é fechada ou aberta de acordo com os valores gerados pelo oscilador local, OL, quando a chave está ligada, pois $V_{OL} > 0$, a tensão aplicada ao nó de saída, V_{RL} é igual a tensão de entrada em banda base V_{BB} , quando a chave é desligada, $V_{OL} < 0$ a saída é nula.

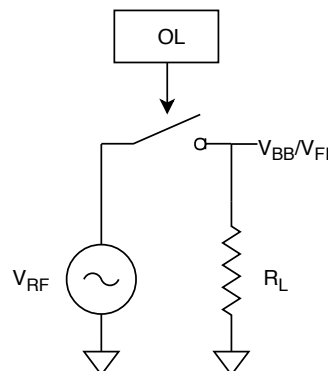


Figura 16 – Implementação simples de um misturador de frequências chaveado

Segundo (RAZAVI, 2010), caso o chaveamento for abrupto, a saída V_{RL} pode ser visualizada pela multiplicação do sinal V_{BB} por uma onda quadrada variando entre 0 e 1, mesmo que a forma de onda do oscilador local seja uma senoide. Logo o circuito apresentado na figura 16 mistura o sinal de entrada V_{BB} com os harmônicos do oscilador local, gerando o que é denominado de *espúrios de mistura*. Esses espúrios resultantes mostram que o ramo de entrada do oscilador local possui um comportamento não linear, a entrada por outro lado, deve permanecer linear o suficiente para evitar problemas de intermodulação e compressão. Como de maneira geral os *mixers* possui um baixo ganho e problemas com ruído se o chaveamento não for abrupto suficiente, o projeto de um *mixer* possui como objetivo ter um chaveamento abrupto, fornecendo ganho e diminuindo problemas com espúrios.

3.2 Parâmetros de Desempenho

O projeto de um *mixer* em um transceptor, deve levar em conta uma série de parâmetros para conseguir um bom desempenho, como ruído, linearidade, ganho e passagem direta de porta-a-porta. Esses parâmetros serão discutidos com mais detalhes nos tópicos a seguir.

3.2.1 Ruído e Linearidade

De acordo com (RAZAVI, 2010), no braço de recepção em um transceptor, o ruído de entrada de um *mixer*, precedido de um LNA, é dividido pelo ganho deste elemento. O ponto de IP_3 também possui essa mesma relação com o ganho do LNA, logo o projeto de um *mixer*, principalmente para *mixers downconverter*, os requisitos de IP_3 , ou P_{1dB} , e a figura de ruído devem ser levados seriamente em conta, pois esses parâmetros possuem um compromisso entre si. Dito isso, o projeto do *mixer downconversion* e do LNA estão extremamente ligados, de certa maneira devem ser projetos quase como uma única entidade no ramo de recepção de um transceptor.

Para *mixers* utilizados em receptores de conversão direta, o ponto de IP_2 passar também a ser crítico e deve ser maximizado, para evitar problemas com espúrios. Em projetos de *mixers* usados em recepção, o LNA é projetado para apresentar um ganho de 15 dB, considerando que os *mixers* raramente possuem uma figura de ruído abaixo de 8 dB, a partir daí, ajustes são feitos para obter a máxima linearidade sem aumentar a figura de ruído. Caso o *mixer* ainda apresentar um rendimento satisfatório, uma abordagem interativa é altamente recomendada para atingir os requisitos do projeto.

3.2.2 Ganho

Os *mixers downconverter* são projetados para suprimir a contribuição de ruído dos estágios que o seguem. Entretanto, os *mixers* sofrem de restrição de alimentação, o que dificulta, segundo (RAZAVI, 2010), conseguir ganhos acima de 10 dB e conseguir uma operar na região linear. Isso mostra que o ruído dos estágios subsequentes ao *mixer* são críticos.

Um conceito importante para *mixers downconverter* é devida definição de ganho do mesmo. Chamado de *ganho de conversão de tensão*, esse parâmetro é obtido pela razão do valor da tensão *rms* do sinal transladado para baixas frequências, com a tensão RMS do sinal em RF. Segundo (RAZAVI, 2010), para obter esse parâmetro de forma quantitativa, é aplicando um senoide de teste, com a frequência do sinal de RF, ω_{RF} , e observar a amplitude do sinal transladado na saída do *mixer* e posteriormente calcular a razão dos valores RMS amplitude de entrada e de saída.

3.2.3 Passagem Direta de Porta-a-Porta

Devido a suas capacitâncias internas, *mixers* sofrem de passagem de sinais entre uma porta e outra. O *mixer* construído usando transistores de efeito de campo, MOSFET, mostrado na figura 17 demonstra tal efeito.

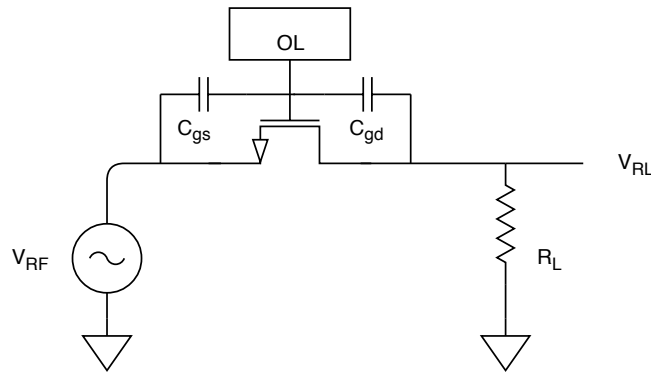


Figura 17 – Implementação de um misturador de frequências chaveado utilizando um MOSFET NMOS

As capacitâncias C_{gs} e C_{gd} criam um caminho em que o sinais V_{RF} , V_{OL} e V_{RL} possam interagir. De acordo com (RAZAVI, 2010), o efeito da passagem porta-a-porta depende da arquitetura utilizada. Para um *mixer* utilizado em uma arquitetura de conversão direta, em que o sinal recebido é transladado para banda base, o efeito de passagem de porta-a-porta pode causar *offsets* indesejados em banda base e propagação do oscilador local para a antena.

O efeito de passagem porta-a-porta é diretamente ligado a simetria do circuito utilizado e das formas de onda utilizadas no oscilador local. Apesar desse efeito ser benigno na maioria das vezes, devido a ação dos filtros passa baixas utilizado no caminho de recepção, em arquiteturas que fazem a conversão direta do sinal recebido são mais sensíveis a ele, pois interferências de bandas largas podem se acoplar ao sinal do oscilador local, corrompendo seu espectro. Para evitar tal problema, geralmente utiliza-se um *buffer* entre o *mixer* e o oscilador local. No que se refere ao sinal em banda base, o efeito de passagem de porta-a-porta pode criar uma componente de batida, resultante da distorção de mesma ordem. Para a arquitetura de recepção heteródina, (RAZAVI, 2010) diz que o efeito de passagem de porta-a-porta também é benigna, pois a seletividade do LNA aliada com a filtragem dos *offsets* por intermédio de filtros passa-altas, atenua o efeito das passagens, contudo o efeito volta a ser um problema caso a frequência de translação desejada seja muito próxima, aproximando-se de uma conversão direta, que segundo (RAZAVI, 2010) pode desinsetizar os *mixers* subsequentes se o efeito começar a ficar muito próximo ao P_{1dB} .

3.3 Topologias de Misturadores de Frequência

Existem várias maneiras de se implementar um *mixer*, os tópicos a seguir irão mostrar algumas dessas topologias, como foco para arquiteturas *downconverter*. As considerações sobre ganho e problemas associados as topologias aqui tratadas estão de acordo com os modelamentos que (RAZAVI, 2010) desenvolveu usando transistores MOSFET.

3.3.1 Misturadores de Frequência Passivos

Um *mixer* é considerado passivo quando seus transistores constituintes não oferecem ganho ao sinal de entrada e não utiliza elementos transdutores. A figura 17 representa a implementação de um *mixer single ended* passivo ou *mixer RZ*, *Return to Zero*, pois sua saída é nula quando a chave está desligada, contudo é possível implementar uma topologia *single balanced*, utilizando como ponto de partida a apresentada na figura 17. A figura 18 mostra a topologia obtida. Essa topologia recebe esse nome pois possui uma única entrada, juntamente com o fato de \overline{OL} e OL possuem uma diferença de fase, comutando a entrada V_{RF} para as duas saídas. Essa topologia é mais eficiente quando comparada com a apresentada na figura 17, devido ao fato de ter o dobro de ganho de conversão e saídas diferenciais, tornando o projeto de estágios subsequentes mais fáceis. Contudo essa topologia sofre muito com a passagem direta entre as portas do oscilador local e da saída. Para remediar tal efeito, uma outra topologia pode ser empregada.

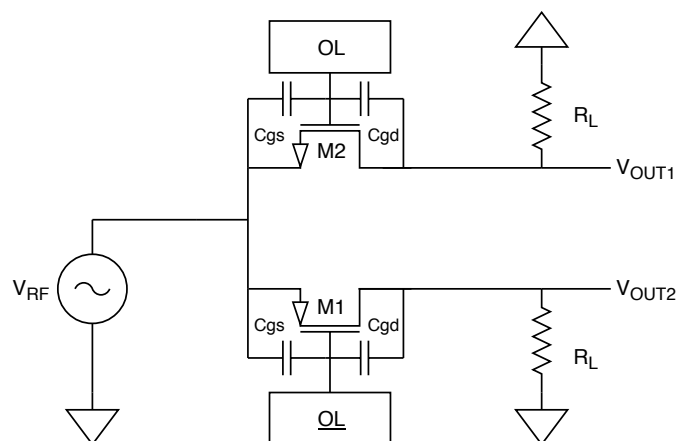


Figura 18 – Topologia passiva *single balanced* utilizando MOSFETs NMOS

Chamada de *double balanced*, essa nova topologia emprega a junção de dois *mixers single balanced*. Essa configuração, mostrada na figura 19, além de fornecer entradas diferenciais, elimina o problema de passagem de porta-a-porta entre o oscilador local e a saída respectiva do ramo.

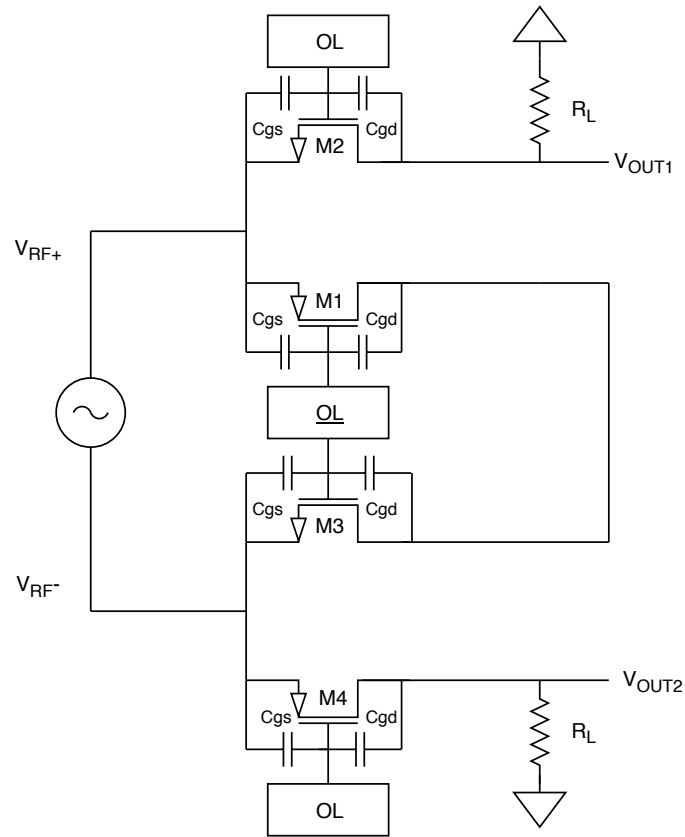


Figura 19 – Topologia passiva *double balanced* utilizando MOSFETs NMOS

No que se refere a ganho, (RAZAVI, 2010), a topologia mostrada na figura 17 possui um ganho de -10 dB. Esse valor é devido a convolução no domínio da frequência do sinal de entrada com os dois primeiros harmônicos, gerados pelo chaveamento idealmente abrupto, que possuem área $1/\pi$. Uma maneira de aumentar o ganho dessa topologia é trocar a carga resistiva por uma capacitiva. Essa carga armazena o sinal no momento que a chave é desligada, "amostrando" o sinal de saída do *mixer*. Essa nova topologia é chamada de *NRZ*, *Non Return to Zero*, e consegue ganhos maiores que na topologia *RZ*, na ordem de -4.53 dB. Caso a topologia *single balanced* possuir cargas capacitivas o ganho é de 1.48 dB, que segundo (RAZAVI, 2010), é de aproximadamente quatro vezes maior que na utilizado a configuração *RZ*. Por outro lado, para a configuração *double balanced NRZ* o ganho é 5.5 dB menor que a contraparte *RZ*. Os *mixers* passivos também sofrem de problemas de auto modulação do OL, gerando *offsets DC* na saída. Esse problema é causado por assimetrias dos elementos usados.

De acordo com (RAZAVI, 2010), o ruído de saída para a topologia *RZ* e *single balanced RZ*, é devido ao ruído térmico causado pelo resistor de carga, R_L e um com resistência associada a chave. Por outro lado para a topologia *NRZ*, o modelamento de (RAZAVI, 2010) o ruído de saída é composto do ruído térmico e por uma componente baixa frequência. Para topologia *single balanced NRZ*, o ruído é duas vezes maior, mas

em contra partida, a ganho de conversão segue a mesma proporção. Para as topologias *double balanced*, tanto para a *RZ* e *NRZ* o ruído de saída está também relacionado com o ruído térmico dos resistores. Para essas topologias, o ruído crítico é aquele que é proveniente dos estágios posteriores, que segundo (RAZAVI, 2010) pode ser minimizado com estágios de ganho.

As considerações feitas anteriormente estão associadas quando o *mixer* é alimentado por uma fonte de tensão, entretanto quando um *mixer* é alimentado por uma fonte de corrente, suas características, segundo (RAZAVI, 2010), são alteradas diminuindo as contribuições de ruído e de não linearidades.

3.3.2 Misturadores de Frequências Ativos

Mixers são considerados ativos quando seus transistores constituintes conseguem aplicar ganho em um estágio e usam elementos transdutores. Como comportamento geral os *mixers* ativos possuem três objetivos. Primeiramente ele deve converter a entrada de tensão em corrente, o segundo passo é "comutar" (misturar) a corrente gerada com o OL, e terceiro converter o sinal resultante novamente em tensão. Nesse processo de translação de espectro por chaveamento, o *mixer* ativo consegue aplicar ganho de conversão em algum estágio, diferentemente do *mixer* passivo que necessita de um estágio específico para fornecer algum ganho. A figura 20 mostra a topologia ativa *single balanced*.

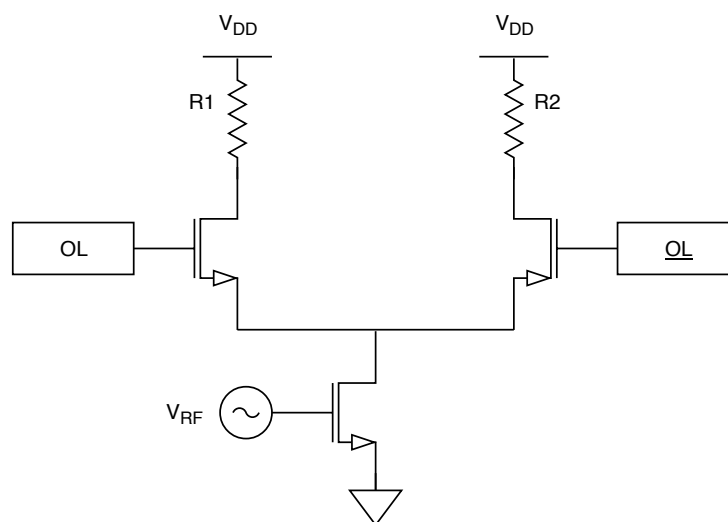


Figura 20 – Topologia ativa *single balanced* utilizando MOSFETs NMOS

Caso o sinal de entrada esteja disposto de forma diferencial, a partir da topologia mostrada na figura 20, uma nova pode ser obtida. A figura 21 demonstra a nova topologia, chamada de *mixer* ativo *double balanced*.

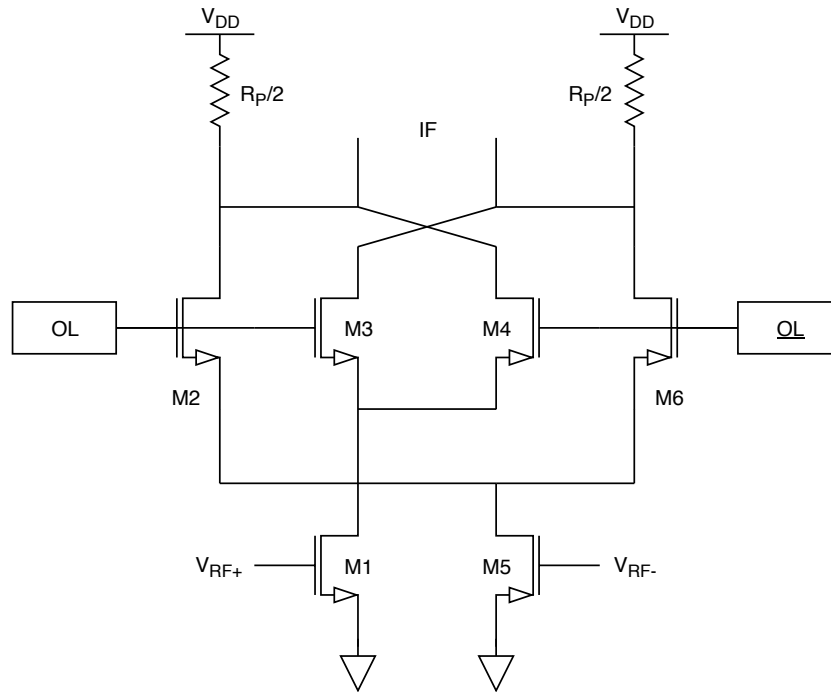


Figura 21 – Topologia ativa *double balanced* utilizando MOSFETs NMOS

De acordo com (RAZAVI, 2010), a topologia *double balanced* possui uma resistência de carga $R_D/2$. Isso é devido a maneira que os dois *mixers single balanced* foram associados para obter a topologia *double*. os resistores R_{D1} e R_{D3} , R_{D2} e R_{D4} , mostrados na figura 22, possuem o mesmo valor de resistência, e estão associados em paralelo.

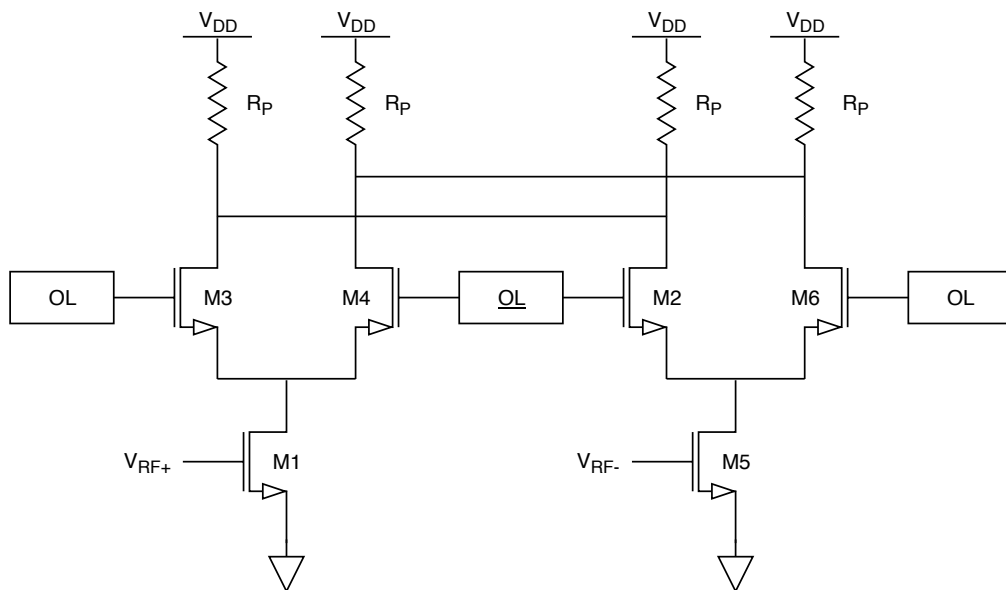


Figura 22 – Obtenção da topologia ativa *double balanced*

No que se refere a ganho de conversão, a topologia *single balanced*, mostrada na figura 21, possui limitações associadas aos transistores. Segundo (RAZAVI, 2010) o ganho

e a linearidade estão relacionados com um orçamento de tensão e com uma corrente de *bias*, assim como o tamanho do transistor transconductor, que está limitado pelo IP_3 e pelo orçamento de corrente disponível, de maneira similar aos amplificadores fonte comum com carga resistiva, o valor de R_D é obtido a partir da tensão necessária para manter os transistores M_1 e M_2 fiquem na região saturação.

A ganho de conversão pode cair com a variação de tensão do oscilador local. Como a tensão do oscilador varia com o tempo, em alguns momentos os transistores M_1 e M_2 entram em modo comum, e neste instante de tempo a ganho de conversão é baixa, conseqüentemente com a diminuição da tensão do oscilador do local, o tempo de modo comum dos transistores aumenta, diminuindo o ganho, a menos que, segundo (RAZAVI, 2010), a forma de onda do oscilador local seja uma onda quadrada.

Outro fator que pode afetar a conversão de ganho, é a capacitância vista pelo dreno do transistor de entrada. No momento do chaveamento, um dos transistores que forma o par diferencial está desligado, neste momento surge um capacitância parasita resultante da soma capacitâncias C_{DB1} , C_{GS2} , C_{SB2} , C_{GS3} e C_{DB3} . Dessa maneira o ganho é reduzido de forma proporcional a transcondutância e inversamente a capacitância resultante. O efeito desse fenômeno é mais crítico quando a frequência de entrada é superior a frequência de trabalho de transistor.

O ruído de interesse em *mixers* de *downconverter* é aquele que surge antes da conversão e a após dela. (RAZAVI, 2010), fala que os maiores contribuintes de ruído em um *mixer*, considerando chaveamento abrupto, são os transistores de entrada e o elemento em saturação do par diferencial, pois o ruído gerado pelo transistor desativado não contribui de forma significativa. Contudo em uma situação mais real, em que um circuito *buffer* é utilizado e o chaveamento é mais suave, o ruído dos transistores do par diferencial é amplificado, enquanto o ruído do transistor de entrada contribui pouco para o ruído global, devido a distribuição diferencial.

Algo importante é que o ruído do *buffer*, segundo (RAZAVI, 2010) é indistinguível do ruído gerado pelos transistores do par diferencial. *Mixers* ativos sofrem de forma substancial com ruído de cintilação, principalmente se o sinal for de banda curta e está perto do centro frequência de conversão. O ruído de cintilação possuem como contribuintes a capacitância limitada no nó de conexão entre o par diferencial e o transistor de entrada, e os ruídos amplificados pelos transistores do par diferencial.

A linearidade do *mixer* ativo é determinado pela tensão de *threshold* do transistor de entrada. Devido o IP_3 ser a tensão V_{DS} de saturação, o transistor impõe uma interface de troca entre a não-linearidade e IP_3 . Outro fator que afeta a linearidade é se os transistores chaveados entram na região de triodo, pois caso o transistor desativado entre em triodo a corrente no par diferencial é desbalanceada causando efeitos não lineares degradando o sinal. A partir dessas considerações, o misturador deverá atingir uma

série de especificações para uma determinada aplicação, uma maneira de verificar se isso realmente acontece é por meio de figuras de mérito, que serão abordadas a seguir.

4 Figuras de Mérito

De acordo com (BRAGA et al., 2004), quando um procedimento analítico é proposto, surge a necessidade de validá-lo, verificando se o mesmo consegue apresentar uma boa performance para as condições de operação. O estudo sistemático, realizados em laboratório ou por meio de simulações, visa a verificação do cumprimento das restrições impostas por uma série de parâmetros, que são conhecidos como figuras de mérito.

Em seu trabalho (MOROGUMA, 2014) diz que muitas figuras de mérito são exploradas em circuitos de misturadores de frequência utilizando CNTFETs, mas quatro se destacam. Elas são:

- Ganho de conversão;
- Figura de ruído;
- Compressão do ganho(P_{1dB});
- Intermodulação(IP_3);

Nas seções a seguir tais figuras de mérito serão abordadas mais profundamente.

4.1 Ganho de Conversão

O ganho de conversão de acordo com (RAZAVI, 2010) é uma grandeza que relaciona o sinal de entrada que está em RF, com o sinal em FI entregue a carga de saída. Tal relação pode ser definida como mostrado nas equações 4.1 e 4.2:

$$A_{V|dB} = 20 \log_{10} \left(\frac{V_{outRMS}}{V_{inRMS}} \right) \quad (4.1)$$

$$A_{Pot|dB} = 10 \log_{10} \left(\frac{P_{out}}{P_{in}} \right) \quad (4.2)$$

Em que na equação 4.1 mostra o ganho de conversão em, decibéis, relacionando a tensão de saída com relação de entrada, enquanto a equação 4.2 é a relação da potência de saída com a potência de entrada. A equação 4.1 é a ganho de conversão, caso a impedância de entrada for a mesma do que a saída, caso isso não ocorra, a ganho de conversão é expressa na equação 4.3 por:

$$A_{V|dB} = 20 \log_{10} \left(\frac{V_{outRMS}}{V_{inRMS}} \right) + 10 \log_{10} \left(\frac{R_{in}}{R_{out}} \right) \quad (4.3)$$

Tal relação é mostrada por (MOROGUMA, 2014). Em que R_{in} e R_{out} são as impedâncias de entrada e saída respectivamente. O ganho de potência, segundo (MOROGUMA, 2014), possui dois fatores importantes: a topologia empregada no projeto e a potência do oscilador local. Contudo tal potência não pode ser aumentada de forma arbitrária, pois existe o risco de tal ato degradar outras figuras de mérito.

4.2 Figura de Ruído

Segundo (MOROGUMA, 2014) e observado em (RAZAVI, 2010) existem duas maneiras de definir a figura de ruído, mas ambas trazem informações importantes sobre a qualidade do misturador de frequências. A primeira diz a respeito é uma medida de sensibilidade do circuito, no qual diz respeito a sinais de baixa potência, em que eles não sejam vistos como apenas ruído.

Já a segunda refere-se o quanto a relação sinal-ruído, SNR, é degradada por um circuito. (RAZAVI, 2010) define a figura de ruído da maneira mostrada na equação 4.4:

$$NF_{dB} = 10 \log\left(\frac{SNR_{in}}{SNR_{out}}\right) \quad (4.4)$$

Existem duas maneiras de medir a figura de ruído apresentadas por (MOROGUMA, 2014), que são: o fator de ruído de banda lateral única (*single-sideband*) e o fator de ruído de banda lateral dupla (*double-sideband*). A diferença entre elas reside na forma de representação da contribuição do ruído misturador de frequências.

Essas duas maneiras de mensurar a figura de ruído estão ligadas com o conceito de sinal imagem ou canal imagem. De acordo com (RAZAVI, 2010) o canal imagem, por definição, é um sinal intruso que possui a mesma distância da frequência do OL que o sinal de RF, sobrepondo-se ao mesmo e conseqüentemente degradando-o, pois após passar pelo misturador, frequências intermediárias irão aparecer centradas pela soma e subtração da frequência de OL e do sinal de interesse, estando de acordo com a equação 3.7.

Assim sendo, a diferença entre o SSB (*single-sideband*) e o DSB (*double-sideband*) para medir a NF (*Noise Figure*), reside no fato que no primeiro toda potência de ruído é vista de um terminal de entrada, enquanto que no segundo toda a potência de ruído é dividida e vista para dois terminais de entrada, o sinal de interesse e a imagem.

4.3 Compressão de Ganho

(RAZAVI, 2010) em seu livro explica que em sistemas não lineares, o ganho não é linear, possuindo ordens maiores que a unidade. Tal informação mostra que o ganho varia muito com a amplitude do sinal de entrada e se o sinal for ímpar, existirá um momento em

que o ganho começará a cair a medida em que a amplitude do sinal de interesse aumenta, tal fenômeno é chamado de compressão de ganho.

Para mensurar tal fenômeno, é utilizado o ponto de compressão de 1 dB (P_{1dB}), que de acordo com (MOROGUMA, 2014), é definido como a relação entre a potência de entrada e a de saída. Caso o sistema possua um comportamento linear, tal relação é constante, contudo como dito antes, isso não ocorre, sendo assim o ponto de 1 dB o local onde a curva de relação da potência de saída pela de entrada cai 1 dB da curva ideal.

Geralmente as curvas de P_{1dB} são traçadas da seguinte maneira: no eixo horizontal é alocado a potência de entrada e no vertical a de saída, como mostrado na figura 23.

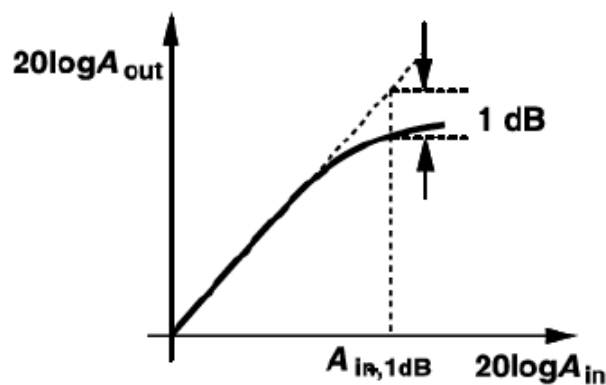


Figura 23 – Exemplo de curva P_{1dB} , adaptado de (RAZAVI, 2010)

O P_{1dB} também traz informações importantes sobre a linearidade. Quanto mais elevado for tal ponto, o sistema mantém-se linear com a variação do sinal de entrada, por essa razão circuitos como os misturadores de frequência, é desejável um P_{1dB} alto pois evita saturações. Algo que também vale a pena a ser citado, é uma relação entre o P_{1dB} e o IP_3 (ponto de intermodulação), quer será explicado na seção a seguir. Para pequenos sinais, o P_{1dB} dista de 9.3 dB do IP_3 , ou seja, tal relação pode ser expressa por 4.5:

$$P_{1dB} = IP_3 - 9.6dB \quad (4.5)$$

(MOROGUMA, 2014) afirma que a medida que a potência de sinal aumenta, tal relação começa a não ser válida, não sendo mais interessante a sua aplicação.

4.4 Intermodulação

Em sistemas de comunicação não lineares, é comum ocorrer não só a detecção do sinal desejado, mas também de interferências. (RAZAVI, 2010) em seu livro diz que o fenômeno de intermodulação surge quando duas interferências acompanham o sinal desejado. Nesse cenário, onde duas interferências são aplicados no sistema não linear, a

saída do mesmo apresenta componentes que não são múltiplas das frequências de tais sinais degradantes.

(RAZAVI, 2010) define assim a *intermodulação*, em que tal fenômeno surge a partir da mistura dos dois sinais interferentes, em que a soma dos mesmos gera uma potência maior que a unidade. A intermodulação é um problema a partir do momento que essas componentes derivadas da mistura desses sinais começam ficar na banda de interesse, degradando o sinal, como exemplificado na figura 24.

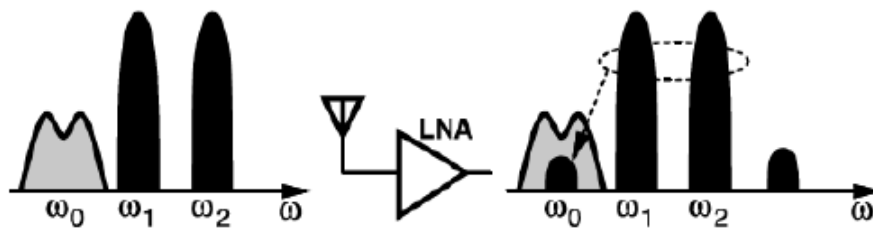


Figura 24 – Efeito do fenômeno de intermodulação, adaptado de (RAZAVI, 2010)

Uma ferramenta importante para mensurar o fenômeno de intermodulação, é o terceiro ponto de interceptação (IP_3). O IP_3 obtido a partir de um teste, em que dois tons de senoide de mesma amplitude são aplicados na entrada, enquanto a saída é observada. Como esperado, a medida que as amplitudes dois sinais aumentam, a amplitude da saída também aumenta, entretanto, chegará um momento em que a amplitude de saída será igual as de entrada, e neste ponto de interceptação está localizado o IP_3 .

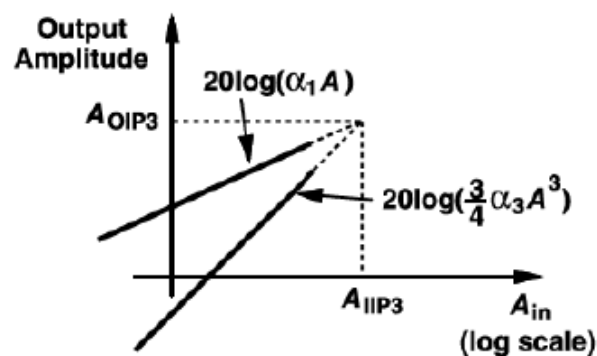


Figura 25 – Exemplo de curva para observação do IP_3 , adaptado de (RAZAVI, 2010)

Uma curva típica de IP_3 é mostrada na figura 25 em escala logarítmica, o eixo vertical é a saída, enquanto o horizontal é reservado para as entradas. (MOROGUMA, 2014) faz uma observação em seu trabalho, em um sistema de comunicação, é desejável que os tons de entrada sejam os mais puros possíveis, pois quanto mais espúrios na banda de interesse, mais complicado é fazer a filtragem desses sinais, sendo assim, um alto IP_3

é desejado. Assim como o P_{1dB} , o IP_3 também traz informações sobre a linearidade do sistema. Dessa maneira, para que em um projeto de RF atinja as especificações, postas a prova por meio das figuras de mérito aqui tratadas, é de extrema importância seguir uma metodologia de projeto adequada. Tais considerações são tratadas no próximo capítulo.

5 Metodologia de Projeto

Os projetos em circuitos analógicos, diferentemente dos sistemas digitais, não possuem um fluxograma bem definido. Fazendo uma comparação entre um projeto digital e um analógico, os processos para projetos de circuitos digitais estão mais fundamentados devido ao longo tempo em os projetistas levaram para achar um fluxograma ótimo. Segundo (KUNDERT; ZINKE, 2006) um projeto digital envolve basicamente a implementação de um FSM, *Finite State Machine*, descrita por uma linguagem HDL (*Hardware Discription Language*), que modela o sistema complexo, que atualmente é composto por milhões de transistores, em blocos facilitando a comunicação entre projetistas, as simulações e a correção de erros até a conclusão do projeto.

Por outro lado em projetos analógicos não existe uma formulação que pode ser aplicada a todos os sistemas como a FSM, pois tais sistemas possuem formulações matemáticas diferentes e dificuldades diversas. Logo para a implementação dos sistemas analógicos os projetistas utilizam os recursos disponíveis como simuladores, linguagens HDL aliadas a uma metodologia de projeto.

De acordo com (KUNDERT; ZINKE, 2006) a metodologia tradicional para o projeto de circuitos analógicos é a *botton-up*. Nessa metodologia os blocos que compõem o sistema são projetados e testados de forma individual a partir de uma série de especificações a serem atingidas, sendo implementados a nível de transistores e conectados para formarem o sistema final, seguindo um fluxograma ascendente de baixo para cima. Para projeto pequenos, tal metodologia é muito eficaz, contudo para projetos grandes tal característica pode ser um problema, pois caso algum mau funcionamento apareça todo sistema terá de ser analisado e reprojetoado.

Outras metodologias que podem ser utilizadas são a *middle-up* e a *top-down*. A metodologia *middle-up* pode ser considerada um fluxo de projeto intermediário entre a *botton-up* e a *top-down*, possuindo um nível de abstração intermediário, ramificando e avançando para ambos níveis de abstração, compondo sistemas mais complexos, *botton-up* a partir dos níveis intermediários e obtendo uma descrição refinada da *top-down*.

5.1 Metodologia Top-Down

A metodologia *top-down* foi a escolhida para este trabalho. Ela é muito útil para projetos em microeletrônica, pois como dito em (KUNDERT; ZINKE, 2006) ela é muito versátil para projetos complexos, pois permite fazer verificações e ajustes dos blocos de projeto em uma linguagem mais abstrata antes da implementação física do sistema.

Como dito anteriormente, na topologia *bottom-up* os blocos são projetados totalmente separados antes de construção do diagrama de blocos do sistema geral. Tal prática faz com que os blocos sejam superdimensionados para garantir uma margem de operação segura quando estes forem unidos, o que de acordo com (KUNDERT; ZINKE, 2006) pode acarretar em uma série de problemas, causando o reprojeto do sistema como um todo, caso esse não atinja as especificações.

Já a metodologia *top-down* ocorre o contrário, os blocos individuais são estudados e ajustados antes de serem projetados, para garantir as especificações do sistema, possuindo um fluxo de projeto descendente. Mesmo com o risco que um dos blocos não atinja o rendimento esperado necessitando de um reprojeto, isso evita o superdimensionamento. Esse gerenciamento permite um ganho da velocidade da execução do projeto, pois permite uma melhor comunicação entre os projetistas, garantindo simulações entre modelos dos blocos, e até mesmo com blocos já implementados com os outros ainda a nível de modelo (simulações mistas). Para isso é de suma importância usar uma linguagem de descrição de *hardware* como o Verilog-A. Por estes motivos tal metodologia foi escolhida para esse trabalho.

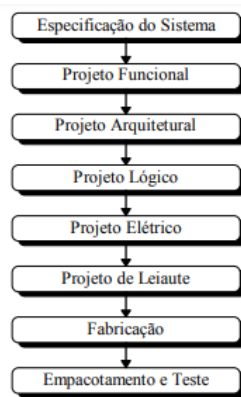


Figura 26 – Exemplo de uso da metodologia *top-down* adaptado de (JOHANN, 1997)

A figura 26 mostra um exemplo que segue a topologia *top-down*. Em seu trabalho (JOHANN, 1997) diz que na metodologia *top-down* escolhe-se uma sequência de trabalho, em que a etapa seguinte só é iniciada após a conclusão da anterior. O exemplo mostrado na figura 26 mostra o fluxo simplificado usado por (JOHANN, 1997) e que será adaptado para esse trabalho. Na primeira etapa é feita a especificação do projeto, que segundo (JOHANN, 1997) é a etapa mais crucial e importante do mesmo, e leva uma quantidade de tempo considerável.

Na segunda etapa é feito o projeto funcional, visando uma descrição comportamental do sistema, levando em conta principalmente a funcionalidade e alguns outros parâmetros, como aspectos físicos, que podem ser levados em conta mas não são a prioridade. Nessa etapa são usadas linguagens de descrição de *hardware*, como o Verilog-A e

Verilog-AMS. Em seguida é feito um projeto arquitetural, escolhendo as opções de subdivisão e a implementação das mesmas.

No projeto lógico (JOHANN, 1997) fala que o sistema é refinado a nível estrutural, com o detalhamento dos módulos e os domínios a nível comportamental são traduzidos para domínios estruturais ou lógicos, usando como exemplo projetos digitais, os parâmetros descritos pela linguagem de descrição de *hardware*, HDL, são traduzidos para portas lógicas e outros componentes. O projeto elétrico diz respeito a construção dos módulos a nível elétrico, usando transistores, capacitores e outros componentes. Posteriormente um *layout* do sistema é feito, mandado para fabricação e testado. Nesse trabalho algumas dessas etapas não serão usadas, como a etapa de *layout* por exemplo. No projeto apresentado até o momento, como será utilizada a linguagem de descrição de *hardware* Verilog-A, a seção seguinte abordará alguns aspectos dessa ferramenta.

5.2 Linguagem de Descrição de Hardware

Linguagem de Descrição de Hardware (*Hardware Description Language*) de acordo com (KUNDERT; ZINKE, 2006) são ferramentas utilizadas para descrição de *hardware*, diferindo das linguagens de programação como C e Python que são usadas geralmente para descrever algoritmos.

As linguagens de descrição de *hardware* possuem duas aplicações principais: síntese e simulação. O que diz respeito a simulação as HDLs descrevem modelos que posteriormente recebem estímulos para a verificação e validação do projeto a partir da observação das repostas ao estímulos. A síntese corresponde a etapa da implementação do *hardware*, transformado de maneira refinada o que foi descrito, mantendo o comportamento, a partir de componentes que possuem uma implementação física.

O uso de HDLs para simulações, de acordo com (KUNDERT; ZINKE, 2006) é expressivo, pois elas conseguem descrever um série de comportamentos com mais facilidade, já síntese permite apenas implementar comportamentos que podem ser descritos.

Outra característica das HDLs é que elas podem fazer simulações digitais, analógicas ou mistas. Para circuitos analógicos (KUNDERT; ZINKE, 2006) diz que no cenário atual existem duas linguagens podem descrever circuitos analógicos que são o Verilog-AMS e o VHDL-AMS.

5.2.1 Verilog

A família Verilog, de acordo com (KUNDERT; ZINKE, 2006), é um conjunto de linguagens de descrição de *hardware*. (KUNDERT; ZINKE, 2006) em seu livro possui um foco maior na linguagem Verilog-AMS, contudo muitos dos conceitos aqui abordados

e tratados por ele podem ser expandidos para o HDL que será utilizado nesse trabalho que é o Verilog-A.

A família de HDL Verilog é composta por três linguagens: o Verilog-HDL, o Verilog-A e o Verilog-AMS, em que o último é a junção dos dois primeiros. O Verilog-HDL descreve componentes digitais, já o Verilog-A os analógicos e como o o Verilog-AMS possui a funcionalidade de ambos, e com algumas outras adicionais, consegue fazer simulações mistas.

O Verilog-A é o HDL que simula sistemas analógicos. De acordo com (KUNDERT; ZINKE, 2006) essa HDL pode também lidar com outros tipos de sinais, contudo não é indicado para tal tarefa. Já (CORAM, 2004) diz que o Verilog-A é muito eficiente, sendo muito utilizado para a confecção de modelos compactos, mostrando serem mais rápidos que os confeccionados em outras linguagens. Outra vantagem é a sua fácil utilização e a possibilidade dos modelos serem usados em simulações rápidas de circuitos eletrônicos e elétricos.

Além dessas vantagens citadas, existem outras três que fazem o Verilog-A ser bastante utilizado pelos engenheiros que são: criação de bancadas de teste (*test bench*), verificação de sistemas mistos e o suporte a metodologia *top-down*.

5.2.1.1 Características Estruturais do Verilog-A

O Verilog-A, e o por consequência o Verilog-AMS, segue uma estrutura bem definida em seus modelos. Em um código nessa HDL existe a declaração das bibliotecas seguida das declarações de módulo, pinos de conexão, disciplinas, parâmetros, variáveis, descrição do modelo e as saídas. Os elementos principais de um *script* em Verilog-A são:

- *Nature*: um conjunto de de atributos que são compartilhados por uma classe de sinais é classificado como *Nature*, incluindo as *units*, nomes atribuídos para o acesso do sinal(*access*), tolerância absoluta(*abstrol*) e a natureza relacionada como exemplo, pode-se citar o *voltage* e o *force*;
- *Discipline*: corresponde ao conjunto de tipos de sinais físicos correlacionados podendo incluir a especificação de um domínio(contínuo e discreto) e os atributos da definição das naturezas, exemplo são as disciplinas *logic*, *electrical* e *thermal*;
- *Include*: diretiva de compilação responsável por acessar arquivos, como as bibliotecas, em que o argumento é o arquivo de desejo que será adicionado a partir com caracter ‘. Outras diretivas presentes são o *timescale* e *default discipline*;
- *Ports*: são as portas de conexão, classificadas pelo seu tipo, por exemplo *electrical*, e a direção (*input*, *output* e *inout*);

- *Module*: é a descrição do componente, sendo um bloco com uma sequência de instantiamentos iniciado com *module*, seguido do nome e das portas, sendo posteriormente encerrada com *endmodule*;
- Tipo de dados: os dados em Verilog-A podem ser do tipo *integer*, *real* e *wreal*, chamados por dados abstratos, o *wreal* possui a particularidade de ser discreto no tempo, sendo utilizado para verificação de nível do sistema, em que os blocos analógicos podem ser simulados de forma digital, acelerando assim o processo;
- *Parameter*: variável do tipo real ou inteira (*real* ou *integer*), podendo receber valores constantes ou um intervalo de valores. Um *parameter* possui um valor fixo durante toda a simulação, podendo ser trocado em uma bancada de testes;
- Diretivas de processos: em Verilog-AMS existe três tipos, *analog*, *always* e *initial*, sendo essas últimas para processos digitais. O *analog*, utilizado em processos analógicos e no Verilog-A, inicia um processo contínuo no tempo;

Os itens acima são os principais que constituem um *script* de um modelo em Verilog-A, uma abordagem mais completa sobre Verilog pode ser encontrada em (KUNDERT; ZINKE, 2006). Exemplos de *scripts* podem ser consultados no Apêndice C. Como nesse projeto foi escolhida a metodologia *top-down*, será utilizada com um dos passos de projeto a descrição do *mixer* em Verilog-A, tal abordagem terá mais detalhes no capítulos a seguir bem como as considerações iniciais sobre o projeto do misturador de frequências.

Parte III

Projeto, Resultados e Discussões

6 Considerações Iniciais Sobre o Projeto do Misturador de Frequências

Neste capítulo serão apresentados a topologia escolhida, bem como o seu funcionamento, as especificações a serem alcançadas, as etapas de projeto bem como o seu detalhamento e o fluxograma que resume todas essas informações.

6.1 Topologia de Circuito para o Misturador de Frequências

Para a construção do misturador de frequências *downconverter* primeiramente foi escolhida uma topologia adequada, apresentada anteriormente no Trabalho de Conclusão de Curso I, que é o misturador de frequências célula de Gilbert. Tal topologia é muito utilizada em projetos em *chip*, pois apresenta as vantagens das topologias balanceadas vistas no capítulo sobre misturadores de frequência, além de dispensar elementos reativos, apresentar um bom desempenho ao ruído e bons ganhos de conversão.

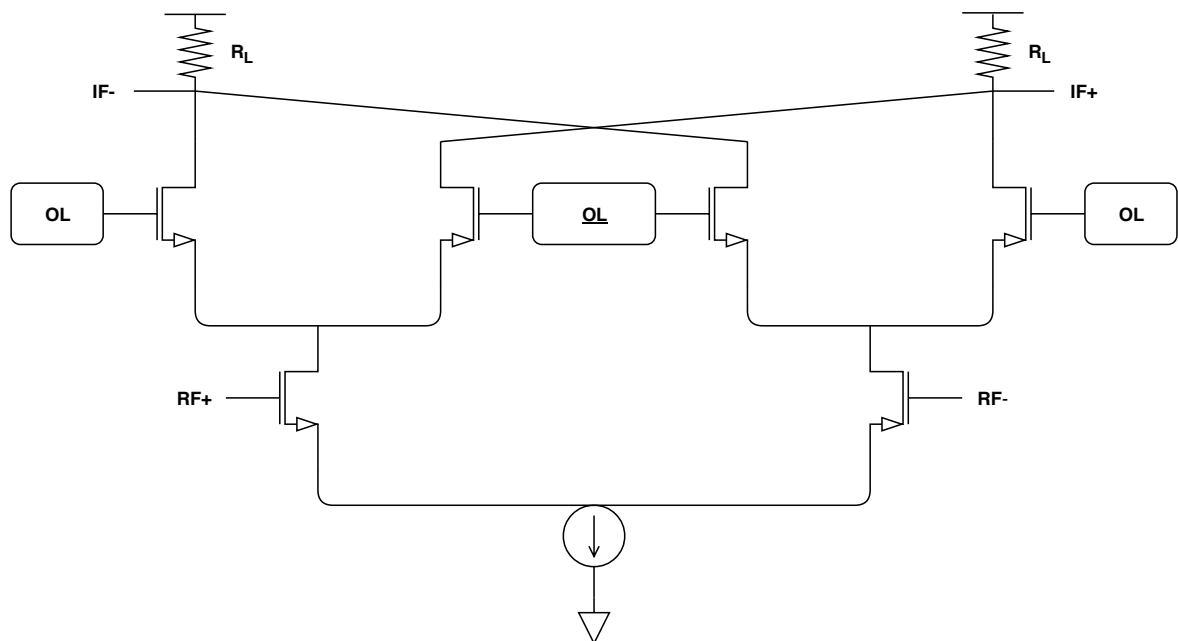


Figura 27 – Circuito proposto, misturador com célula de Gilbert tradicional

Segundo (MOROGUMA, 2014), os misturadores com célula de Gilbert podem ser utilizados em seis topologias, elas são:

- Célula de Gilbert tradicional;
- Célula de Gilbert sem fonte de corrente;

- Célula de Gilbert com estágio de RF alternativo;
- Célula de Gilbert com injeção de corrente;
- Célula de Gilbert com transformador integrado;
- *Micromixer*;

Para este trabalho, a topologia escolhida foi célula de Gilbert tradicional como mostrado na figura 27. Além de ser uma arquitetura já consolidada em trabalhos com transceptores ZigBee e *Bluetooth*, o que motivou para escolha de tal arquitetura foi a limitação do modelo de CNTFET utilizado neste trabalho, o CCAM. Tal modelo não consegue simular o comportamento de um transistor do tipo-p de forma satisfatória, sendo assim a topologia tradicional a mais indicada.

O misturador célula de Gilbert é dividido em três partes, ou estágios, principais: transcondutância, chaveamento e de carga. A imagem 28 mostra tais estágios com mais detalhes.

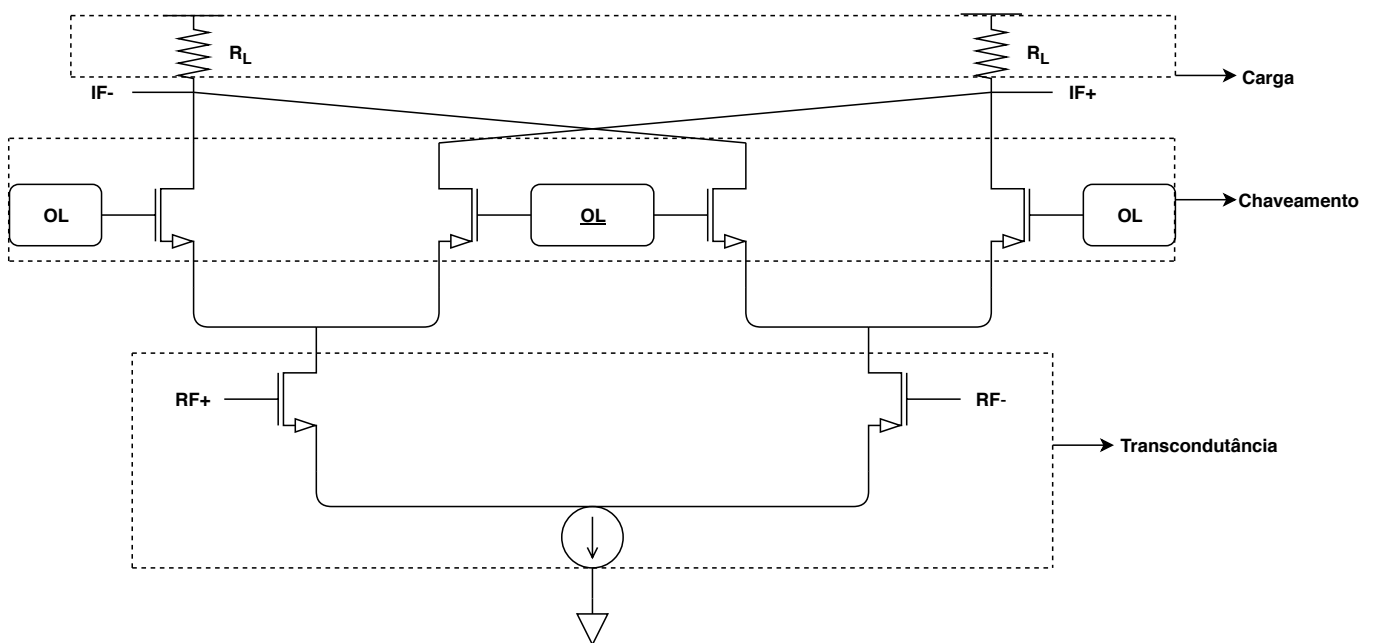


Figura 28 – Célula de Gilbert e seus estágios constituintes

- Estágio de transcondutância: de acordo com (RAZAVI, 2010) tal estágio é responsável em converter o sinal de entrada, que está no domínio da tensão, para o domínio da corrente. (MOROGUMA, 2014) complementa, dizendo que é também nesta parte do circuito que o ganho, linearidade e ruído são determinados;
- Estágio de chaveamento: é neste estágio, no domínio da corrente, em que sinal é misturado, por meio do chaveamento das mesmas;

- Estágio de Carga: Responsável de retornar o sinal misturado do domínio da corrente novamente para o domínio da tensão.

Dito isso sobre a topologia de circuito, a ser construída é muito importante estabelecer as especificações de projeto para a aplicação desejada, isso é feito na próxima seção.

6.2 Especificações de Projeto o Misturador de Frequências

As especificações é uma das etapas mais importantes de um projeto. A partir de uma certa quantidade de parâmetros a serem atingidos, os projetistas possuem uma orientação de como proceder na construção do sistema. Para (RAZAVI, 2010), as principais especificações para elaboração de um misturador de frequência *downconverter* são as de linearidade, que são o IP_3 e o P_{1dB} e de ganho conversão. Outras especificações, que não são menos importantes, são a frequência de operação e a potência dissipada. Para este projeto, as especificações a serem atingidas estão dispostas na tabela 6.2. Para tentar

Especificação	Valor	Unidade
Alimentação	1.8	V
Faixa de Operação	2.4-2.5	GHz
Consumo de Potência	10	mW
IP_3	5	dBm
P_{1dB}	-5	dBm
Ganho de Conversão	12	dB

Tabela 2 – Especificações do misturador de frequências *downconverter*

atingir tais especificações, um planejamento de projeto foi estabelecido e executado sendo apresentado de maneira mais clara na próxima seção.

6.3 Etapas de Projeto

Para a construção do misturador de frequências, atendendo as especificações, uma série de etapas foram seguidas, pois como uma nova tecnologia está sendo estudada e utilizadas na construção do misturador de frequências, sem um equacionamento de projeto como existe para circuitos utilizando MOSFETs, etapas de estudo do CNFET em regimes DC e AC serão de feitas. Cada etapa será abordas de forma mais específica a seguir.

6.3.1 Construção do Modelo do Misturador de Frequências em Verilog-A

Como dito no capítulo sobre metodologia de projeto, o uso da metodologia *top-down* é calcado no princípio em um fluxograma de projeto descendente, partindo de um modelo de alto nível do bloco ou sistema a ser projeto até a sua concepção.

Para tal objetivo, foi utilizado o Verilog-A para a construção do modelo do misturador de frequências. A ideia foi descrever o comportamento do misturador a ser projetado, o circuito *double balanced* com célula de Gilbert. Assim, pode-se ter uma visão geral do comportamento do mesmo, utilizando estímulos externos, que atuam como osciladores locais e os sinais RF recebidos.

6.3.2 Análises DC do CNTFET

Em trabalhos anteriores de projeto de misturadores de frequência, como o de (MOROGUMA, 2014), tal etapa é de extrema importância. A análise DC do modelo utilizado de transistor de nanotubo de carbono, que é o CCAM, trouxe informações de suma importância para o projetista como a curva característica da tecnologia, pontos de operação ótimos e influência das impurezas metálicas, além de ajudar na construção do circuito em si do circuito final. Outro benefício é familiarização da utilização de uma tecnologia em desenvolvimento.

6.3.3 Análise AC do CNTFET

Outro tipo de etapa também importante para a familiarização. A análise AC permitiu estudar o comportamento do CNFET no domínio da frequência, como o ganho e banda passante de circuitos eletrônicos, bem como a frequência de trânsito que como será dito mais adiante é uma figura de mérito muito importante no projeto do misturador. A ideia foi primeiramente estudar o CNTFET, sua frequência de trânsito e transcondutância e a influência dos nanotubos metálicos nas mesmas.

6.3.4 Amplificador Fonte Comum

O amplificador fonte comum, é um circuito simples, mas muito importante pois permitiu o estudo do transistor do CNTFET em um projeto de um circuito eletrônico. Tal circuito foi construído utilizando a metodologia de (MOROGUMA, 2014), para esse circuito em questão, estudando seu comportamento nos regimes, DC, AC e no domínio do tempo.

6.3.5 Construção do Misturador de Frequências Utilizando a Tecnologia CNT-FET

Depois das etapas ditas anteriores serem concluídas, o próximo passo foi a construção do misturador de frequências, primeiramente foi construído um misturador utilizando a tecnologia MOSFET, para primeiro habituar o projetista a lidar com a topologia de circuito escolhida e aprender retirar figuras de mérito de projetos diferenciais.

Após a checagem do funcionando, verificando se o mesmo funciona de acordo com o modelo, o próximo passo foi utilizar o CNTFET e construir o misturador usando tal tecnologia. Primeiramente, os transistores em potencial foram caracterizados, utilizando análises AC, frequência de trânsito e transcondutância, e uma análise DC encontrado a corrente de polarização para o ponto de operação escolhido.

Em seguida, a topologia selecionada foi montada com o transistor escolhido e suas figuras de mérito foram retiradas. Caso o circuito não funcionasse como deveria, e os transistores estivessem na saturação, o circuito foi modificado até atingir a maioria das especificações, o fluxograma mostrado na figura 29 resume as etapas de projeto do misturador. Os resultados serão mostrados no próximo capítulo.

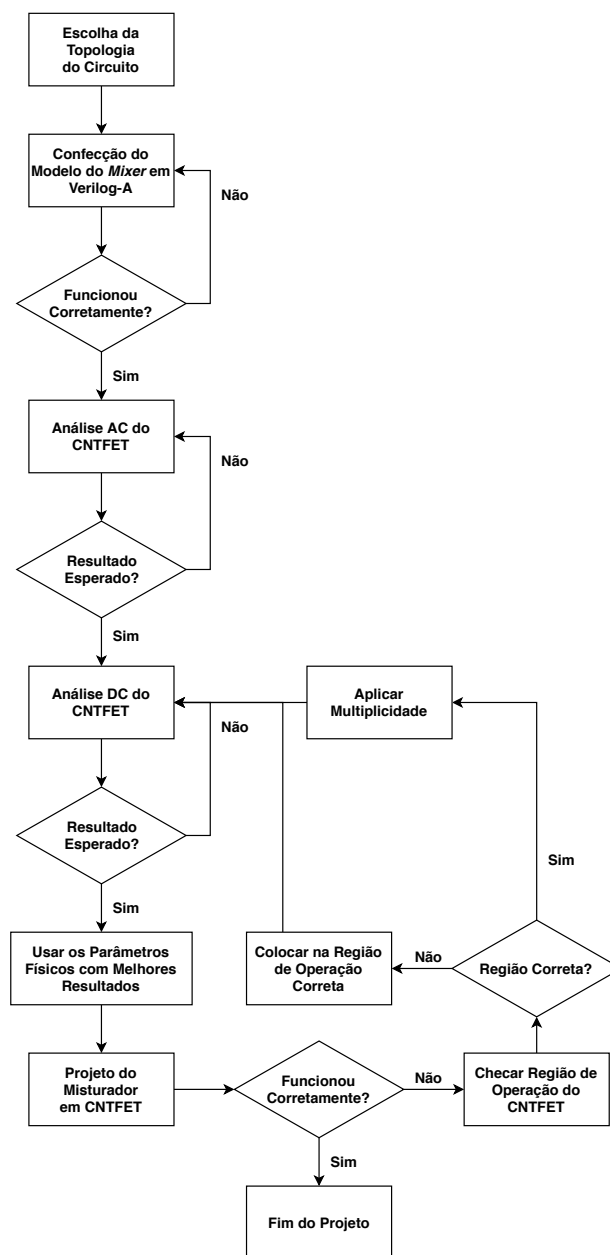


Figura 29 – Fluxograma de projeto do misturador de frequências em CNTFET.

7 Desenvolvimento e Resultados de Projeto

Neste capítulo serão apresentados o desenvolvimento do projeto, etapa por etapa, bem como os resultados obtidos.

7.1 Modelo do Misturador de Frequências em Verilog-A

O modelo em Verilog-A, disponível no Anexo E, como dito no capítulo anterior, serviu para descrever o comportamento esperado do circuito a ser projetado, aplicar estímulos e verificar o seu funcionamento. O misturador com célula de Gilbert, funciona como se fossem dois misturadores em separado, em que um deles executa a modulação em fase e outro com uma defasagem de 180 graus. Essa característica foi levada em consideração, e com base na propriedade da modulação no código construído foram criadas duas saídas, que receberam a multiplicação no tempo do sinal RF com os osciladores locais. Uma simulação transiente foi feita no *software* Cadence, em que duas senoides com a frequência de 2.4 GHz foram aplicadas a entrada, tal resultado é mostrado na figura 30.

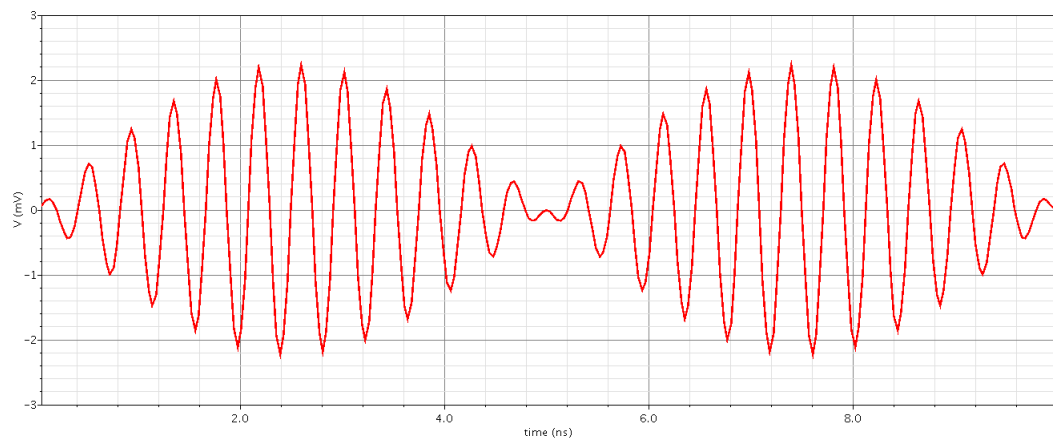


Figura 30 – Resultado de simulação transiente do modelo do misturador

7.2 Características do Transistor CNTFET e Análise do CCAM

Em tecnologias emergentes e exóticas é muito importante estudar e caracterizar o dispositivo em questão. De acordo com (MOROGUMA, 2014) tal procedimento proporciona ao projetista pontos de referência para comparações com as tecnologias vigentes. Nessa seção serão apresentados alguns parâmetros de pequenos sinais como a condutância e a transcondutância (gm e gds respectivamente) e a frequência de trânsito, que de acordo com (MOROGUMA, 2014) é uma figura de mérito importante para analisar o comportamento do dispositivo em frequência. Outro objetivo em realizar tais simulações

foi de se familiarizar com o modelo CCAM no *software* utilizado Cadence. Para tais simulações foi usado o circuito de bancada de testes apresentado na figura 31.

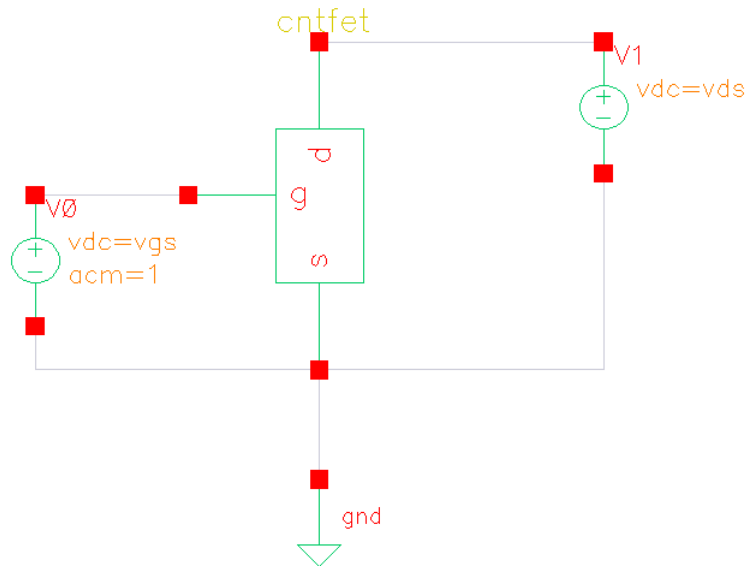


Figura 31 – Esquemático de bancada de testes para simulações de curva característica, condutância, transcondutância e frequência de transitão

7.2.1 Curva Característica do Transistor CNTFET

O transistor CNTFET possui algumas semelhanças com o transistor MOSFET, a sigla indica tal semelhança, indicando que ambos funcionam por efeito de campo. Outras características semelhantes são a quantidade de terminais, entre três e quatro, regiões de corte, linear e de saturação (para uma porcentagem baixa de nanotubos metálicos) e tensão de limiar V_{th} . A figura 32 mostra a curva característica do transistor CNTFET modelado pelo CCAM para vários valores de tensão entre *gate* e *source*, V_{gs} ressaltando tal semelhança entre tais dispositivos. No estudo feito notou-se que a medida que a porcentagem de nanotubos metálicos aumentava as regiões linear de saturação, que para uma porcentagem baixa são bem definidas, começam a se misturar, não podendo para algumas tensões de V_{gs} determinar tais regiões de forma clara, com a curva característica do aproximando-se de uma reta. Outra comportamento observado é a perda da sensibilidade do dispositivo a tensão V_{gs} , estando de acordo com as observações feitas por (YAO; DEKKER; AVOURIS, 2001), aproximando-se de um elemento resistivo. A figura 33 mostra os resultados de simulação da curva característica para porcentagens de nanotubos metálicos entre 2% e 5%, ressaltando tal comportamento.

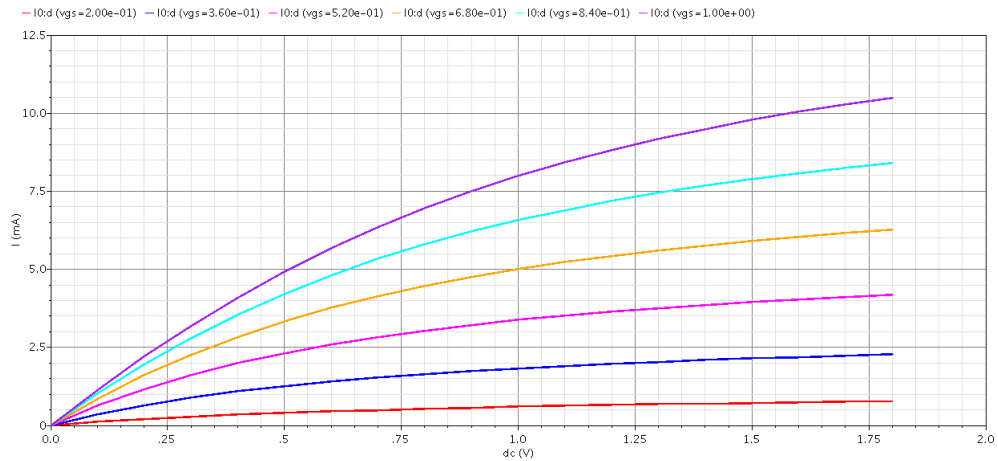


Figura 32 – Curva característica do transistor CNTFET modelado pelo CCAM, I_{ds} por V_{ds} . Resultado obtido usando análise paramétrica, variando V_{gs} de 200 mV até 1 V.

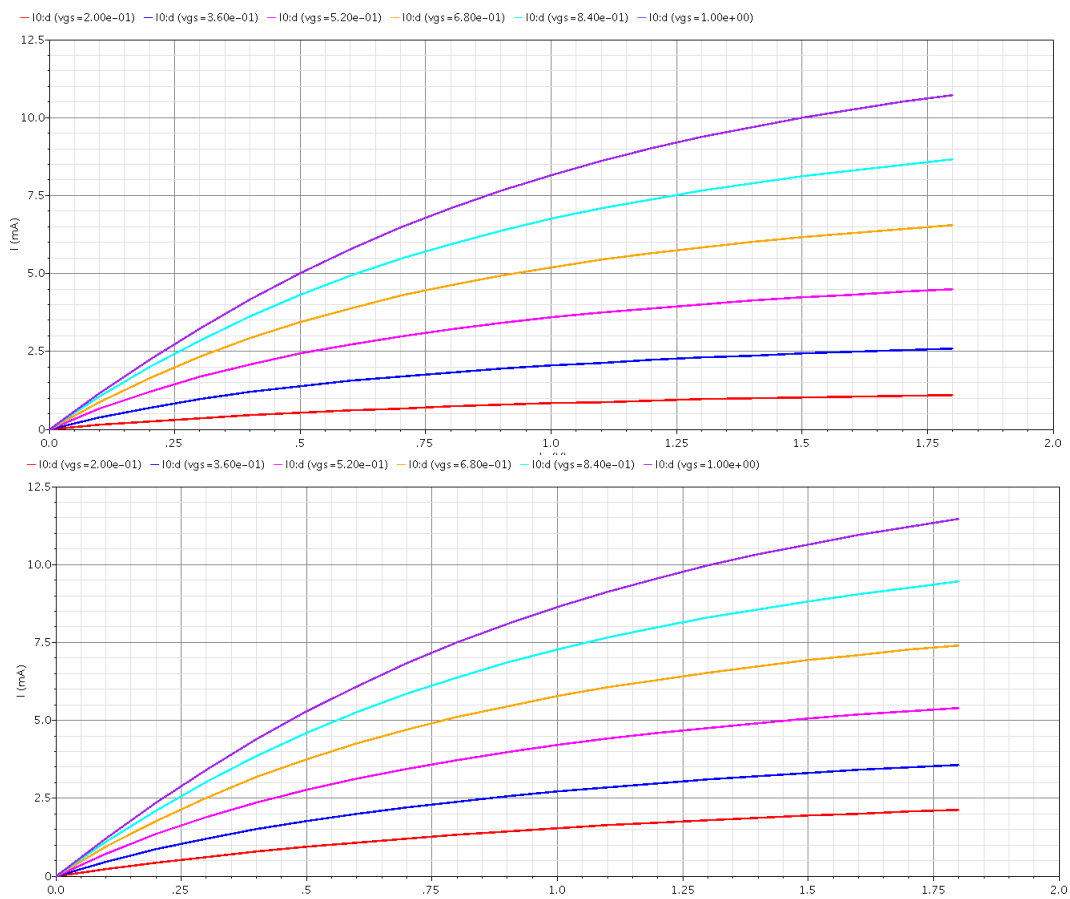


Figura 33 – Curva característica do transistor CNTFET modelado pelo CCAM, I_{ds} por V_{ds} . Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos de 2% e 5%, variando V_{gs} de 200 mV até 1 V.

Para simulações de curva característica foram utilizados como ponto inicial os pa-

râmetros físicos usados por (MOROGUMA, 2014) em seu trabalho, tais variáveis são apresentadas na tabela 7.2.1 com seu respectivo equivalente no algoritmo utilizado (CNTFET-Workflow).

Parâmetro	CNTFET-Workflow	TCAM	Valor
Largura de Porta	w_g	W_g	10 μm
Número de Dedos	n_gf	nf	20
Densidade de Nanotubos	n_ta	td	10 nanotubos/ μm
Fração metálica	p_mt	mf	0-50%

Tabela 3 – Parâmetros físicos alterados, baseado nos valores usados por (MOROGUMA, 2014)

7.2.2 Transcondutância e Condutância do CNTFET

A transcondutância é um dos parâmetros mais importantes para análise de um transistor, pois de acordo com (MOROGUMA, 2014), até o momento não existem modelos de pequenos sinais simples, que são obtidos a partir de equações diferenciais como mostrado na equação abaixo:

$$g_m = \frac{dI_{ds}}{dV_{gs}} \quad (7.1)$$

Outro parâmetro importante é a condutância, g_{ds} do transistor. Ele também é obtido por uma derivada, mostrada na equação 7.2.

$$g_{ds} = \frac{dI_{ds}}{dV_{ds}} \quad (7.2)$$

Em que V_{gs} e V_{ds} são as tensões entre porta e dreno, e dreno e fonte, respectivamente, enquanto I_{ds} corresponde a corrente entre dreno e fonte. Esse dois parâmetros estão relacionados, pelo que (MOROGUMA, 2014) chama de ganho intrínseco do transistor, que é descrito pela equação 7.3.

$$Ganho_{int} = g_m R_{ds} = \frac{g_m}{g_{ds}} \quad (7.3)$$

Os objetivos de fazer as simulações desses dois parâmetros foram: primeiramente foi observar o comportamento, e visualizar o quanto os mesmos se assemelham com os da tecnologia MOSFET, e segundo verificar o que foi observado por (YAO; DEKKER; AVOURIS, 2001) de forma experimental e por (MOROGUMA, 2014), com suas simulações com o TCAM, ou seja, observar a influência dos nanotubos metálicos em tais parâmetros.

Os resultados de simulação da dependência com os nanotubos metálicos podem ser vistos nas figuras 34 para g_m . As simulações foram feitas de acordo com os parâmetros físicos dispostos na tabela 7.2.1. Foi observado que para uma porcentagem nula de nanotubos metálicos, as curvas de transcondutância se aproximam dos resultados obtidos por (MOROGUMA, 2014), com valores maiores, mas de mesma ordem de grandeza e comportamento. Depois do aumento da porcentagem de nanotubos metálicos, para 2%,

observou-se uma queda dos valores de transcondutância, divergindo pouco dos resultados também demonstrados por (MOROGUMA, 2014), contudo a partir de uma porcentagem de 5% de nanotubos metálicos, os resultados obtidos com o modelo CCAM começaram a divergir com os obtidos com o TCAM, a curva característica de g_m começou a apresentar um comportamento não esperado, que em um primeiro momento foi considerado como um erro de simulação.

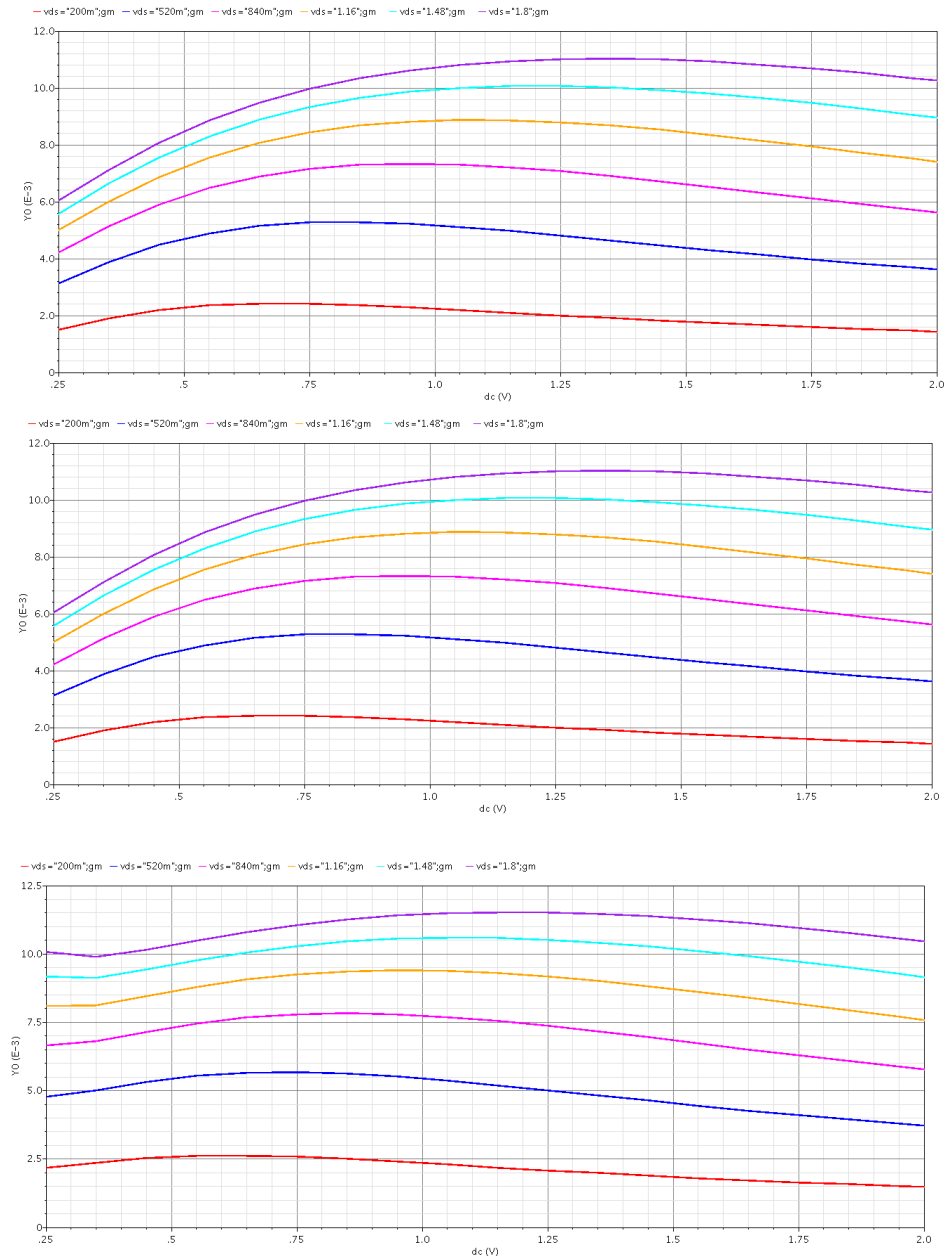


Figura 34 – Curvas de transcondutância do transistor CNTFET modelado pelo CCAM, g_m por V_{gs} . Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos de 0% a 5%, variando V_{gs} de 250 mV até 1 V.

Para uma porcentagem de 10%, a curva divergiu muito dos resultados gerados com

o TCAM, partindo de um valor máximo e decaindo a medida que a tensão V_{gs} aumentava, isso pode ser visualizado na figura 35.

Já para as simulações referentes para a condutância, os resultados podem ser vistos nas figuras 36 e 37. Nessas simulações observou-se também que as curvas obtidas são próximas as obtidas por (MOROGUMA, 2014). Nessas simulações, não foi observado a mesmo fenômeno de mudança de comportamento visualizado com a transcondutância, contudo a medida que porcentagem de nanotubos metálicos foi aumentando, os valores de condutância também aumentou, de acordo com o esperado.

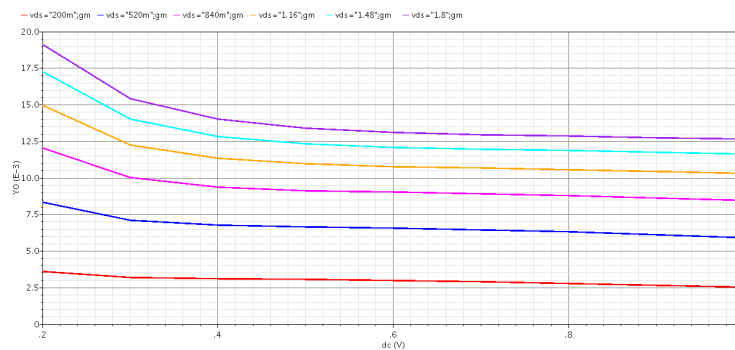


Figura 35 – Resultado de simulação paramétrica de transcondutância, g_m por V_{gs} , com 10% de nanotubos metálicos, variando V_{gs} de 250 mV a 1 V.

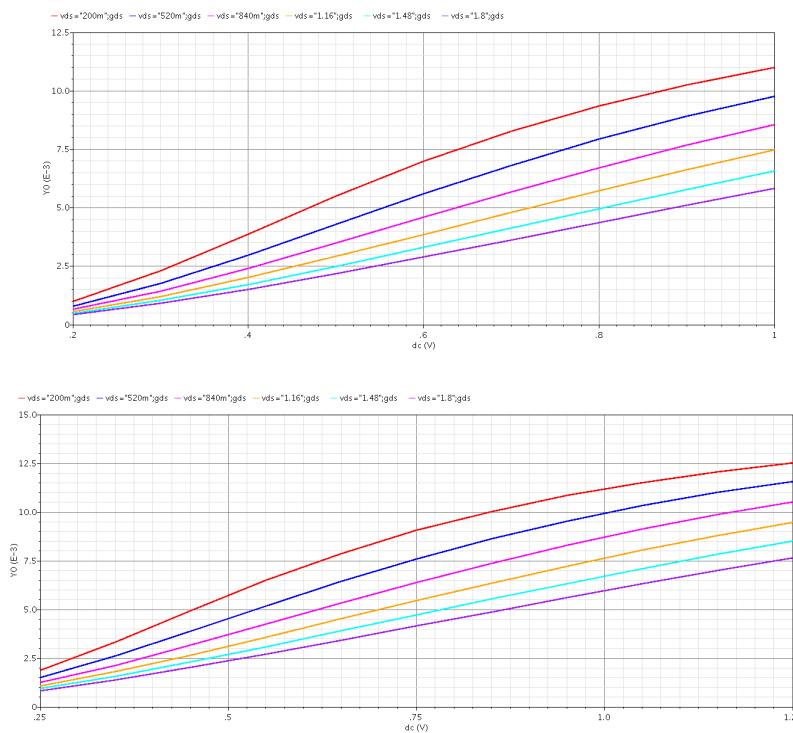


Figura 36 – Curvas de condutância do transistor CNTFET modelado pelo CCAM, g_{ds} por V_{gs} . Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos, 0% e 2%, variando V_{gs} de 250 mV até 1.25 V.

A justificativa da espera de tais resultados e que durante a geração dos parâmetros elétricos pelo algoritmo CNTFET-WorkFlow, percebeu-se que alguns valores referentes a resistências internas caíam a medida que a porcentagem de nanotubos metálicos crescia, mostrando que o dispositivo melhorava sua condutividade, corroborando com os resultados obtidos na obtenção da curva característica de condutância.

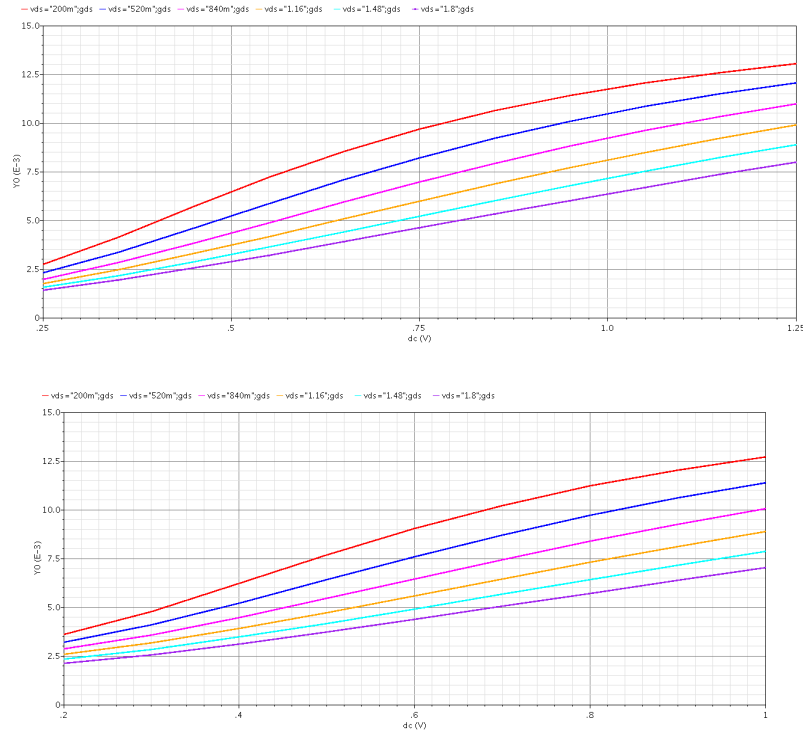


Figura 37 – Curvas de condutância do transistor CNTFET modelado pelo CCAM, g_{ds} por V_{gs} . Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos, 5% e 10%, variando V_{gs} de 250 mV até 1.25 V.

7.2.3 Frequência de Trânsito do CNTFET

A frequência de trânsito é uma figura de mérito, que mensura o ganho de corrente. Pela sua definição, a frequência de trânsito ocorre quando o ganho de corrente de pequenos sinais cai para unidade, em que os terminais de fonte e dreno estão em um referencial de sinal AC, e nesse ponto, o transistor passa a atenuar o sinal. Um gráfico bastante utilizado para essa caracterização dessa figura de mérito, é mostrada nas 38 e 39 mostrando a frequência de trânsito para alguns valores de V_{gs} .

De acordo com (MOROGUMA, 2014), a frequência de trânsito pode ser determinado a partir da equação abaixo:

$$f_t = \frac{g_m}{2\pi C_g} \quad (7.4)$$

Em que C_g é a soma entre as capacitâncias de porta e fonte, C_{gs} , e entre porta e dreno,

C_{gd} , como mostrado na equação 7.5.

$$C_g = C_{gs} + C_{gd} \quad (7.5)$$

Para as simulações de obtenção e estudo da frequência de trânsito, também foram utilizados os parâmetros físicos usados por (MOROGUMA, 2014) dispostos na tabela 7.2.1.

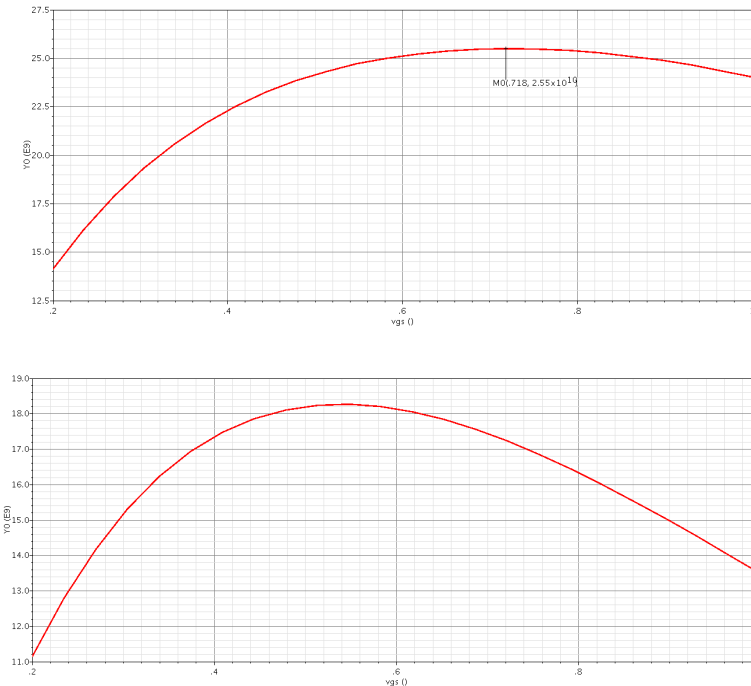


Figura 38 – Curvas de frequência de trânsito do transistor CNTFET modelado pelo CCAM,. Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos, simulações realizadas para 0% e 2% respectivamente.

Dos resultados obtidos da subseção anterior sobre valores de transcondutância, possuem um comportamento muito próximo com os de (MOROGUMA, 2014), ou seja, não se observa uma variação grande dos valores de g_m do CNTFET para o MOSFET, mostrando que a capacitância C_g possui a capacidade de aumentar ou diminuir a frequência de trânsito. Essa capacitância, no caso do CCAM, está na casa dos fento Faradays, demonstrando assim a discrepância entre a frequência de trânsito obtida por (MOROGUMA, 2014), na ordem de Tera Hertz, e as demonstradas nas figuras 38 e 39, de algumas dezenas de Giga Hertz.

Outro resultado que pode ser extraído das curvas mostradas nas figuras 38 e 39, é que a quantidade de nanotubos metálicos além de influenciar na curva característica, condutância e transcondutância, também limitam a frequência de trânsito, fazendo-a cair de forma considerável, estabelecendo uma relação entre a figuras percebeu-se que já para uma porcentagem de 2% o pico cai por volta de 7 GHz, tendo como referência a curva para uma quantidade nula de nanotubos metálicos, em que o pico ocorre em 25 GHz.

Outro ponto, que é similar com os resultados obtidos por (MOROGUMA, 2014), são que frequências máximas ocorrem em uma faixa de tensões V_{gs} , que para os parâmetros usados é de 500 mV a 750 mV.

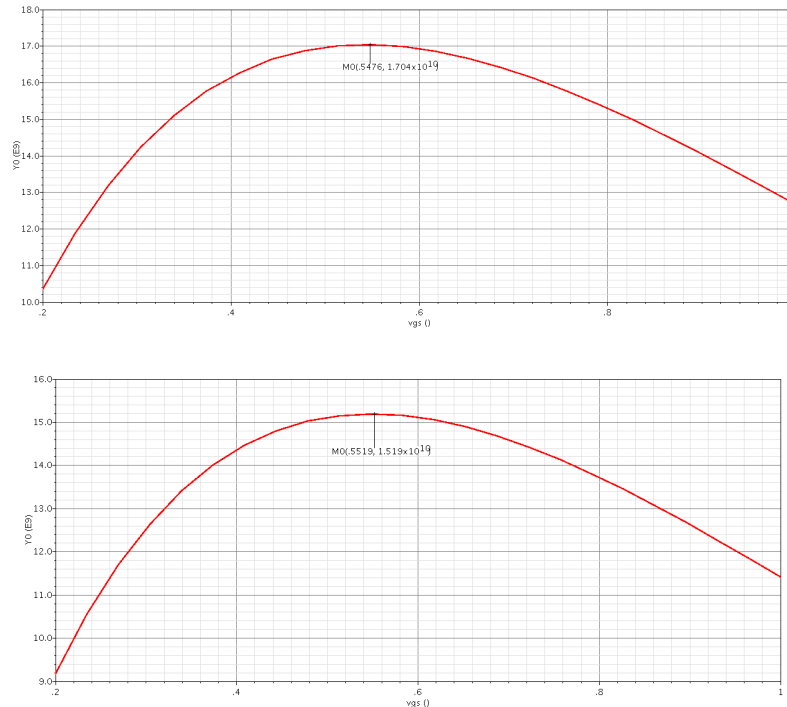


Figura 39 – Curvas de frequência de trânsito do transistor CNTFET modelado pelo CCAM. Resultado obtido usando análise paramétrica com aumento de porcentagem de nanotubos metálicos, simulações realizadas para 5% e 10% respectivamente.

7.3 Amplificador Fonte Comum com CNTFET

O amplificador fonte comum, foi de fato o primeiro circuito analógico a ser montado com o transistor de nanotubo de carbono, seguindo com o mesmo objetivo das simulações anteriores, ambientação com o algoritmo, CNTFET-WorkFlow e com o modelo CCAM, sem nenhum compromisso com o algum especificação do padrão de comunicação ZigBee. Nesse circuito, foram mantidos os mesmos parâmetros na tabela 7.2.1.

Um dos circuitos mais simples, mas também versátil é o amplificador fonte comum. Tal circuito é mostrado na figura 40. Nesse circuito, tensões DC são aplicadas aos terminais de porta e fonte, e dreno e fonte (esta a partir de uma fonte de tensão). Tais componentes de tensões definem um ponto de operação, dentro da região de saturação do componente, o mais distante possível do ponto de transição entre as regiões de triodo e saturação, a partir disso o sinal AC é associado em série a tensão V_{gs} e aplicada ao circuito.

Além de desempenhar o papel de determinar a tensão entre os terminais de fonte e dreno, a resistência R_L também determina o ganho de tensão do circuito.

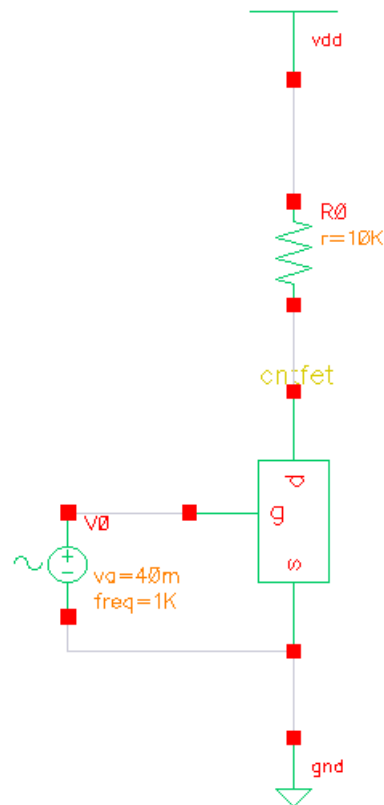


Figura 40 – Circuito fonte comum utilizando CNTFET, descrito pelo modelo CCAM. Bancada de testes utilizada para análises DC e AC.

7.3.1 Análise DC do Amplificador Fonte Comum com CNTFET

A análise DC é extremamente importante para projeto de circuitos analógicos, pois a partir dela é que se retira os pontos de operação ótimos para o funcionamento, como a tensão entre os terminais fonte e porta, V_{gs} , a corrente que irá fluir pelo componente, e no caso do amplificador fonte comum o resistor de carga, R_L , pois este está diretamente ligado com o ganho do circuito. De acordo com (MOROGUMA, 2014), para o projeto do amplificador fonte comum com CNTFET, assim como com outras tecnologias, a determinação da região do ponto de operação é muito importante.

Para realizar tal tarefa, foi usada como auxílio a curva de transferência, V_{out} por V_{in} , em outras palavras, V_{ds} por V_{gs} . Com tal curva, é possível determinar a região de operação do circuito, além de fornecer uma estimativa do ganho do mesmo a partir da análise gráfica. Os resultados de simulação para as porcentagens de nanotubos metálicos de 0%, 2%, 5% e 10% são mostrados nas figuras 41 e 42.

Da mesma maneira da seção anterior, o projeto do amplificador fonte comum, primeiramente uma análise foi feita para uma porcentagem de nanotubos metálicos nula e assim extrapolada para as outras. Analisando o resultado de simulação obtido para uma porcentagem nula de nanotubos metálicos, figura 41, percebeu-se que existem 3 regiões importantes, sendo a mais crítica a segunda. É dentro dessa região em que o CNTFET

estará em saturação e conseguirá o maior ganho. A partir do estudo dessa região, obteve-se um ponto médio de 250 mV para V_{gs} , em V_{ds} igual a 900 mV sendo esse ponto de referência para análises com outras porcentagens de nanotubos metálicos, pois de acordo com (MOROGUMA, 2014), os processos de fabricação para o CNTFET fornecem valores de tensão fixos. Tendo em vista esse cenário para as tensões V_{ds} , verificou-se que para uma porcentagem de 2% foi obtido 800 mV, para 5% 550 mV e para 10% 380 mV.

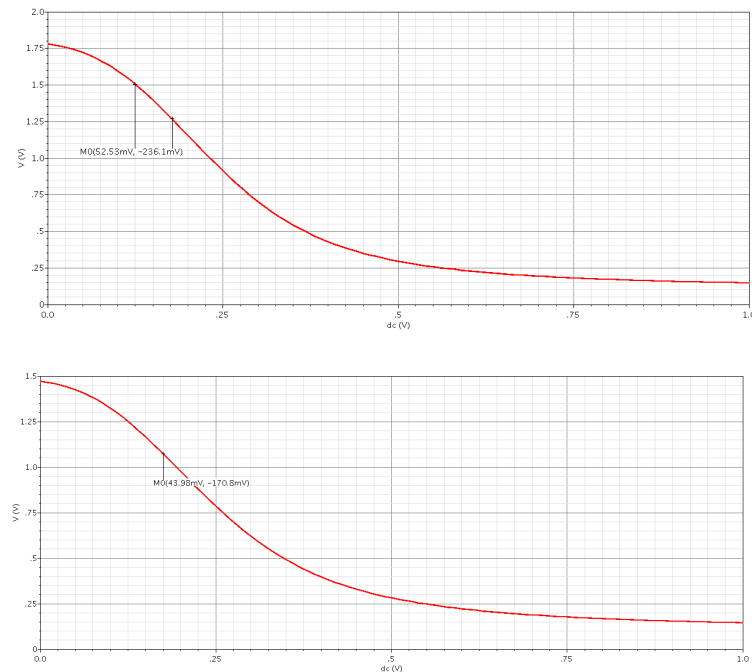


Figura 41 – Curvas de transferência do transistor CNTFET modelado pelo CCAM, V_{ds} por V_{gs} . Resultado obtido usando análise DC com aumento de porcentagem de nanotubos metálicos, 0% 2%, variando V_{gs} de 0 V até 1 V.

Outra informação que tal curva pode prover, mencionada anteriormente, foi uma previsão do ganho. Para isso de acordo com (MOROGUMA, 2014), é preciso obter a reta tangente a curva, ou seja, a derivada, pois como o sinal de entrada é pequeno, a variação também é pequena, sendo assim o circuito se comporta de forma linear em torno do ponto de operação escolhido. O *software* Cadence permite obter tais informações de maneira gráfica, como mostrado nas figuras 41 e 42, já que o mesmo calcula a distância entre dois pontos na parte linear dentro da região II da curva de transferência. Entretanto a versão utilizada não calcula o coeficiente angular de maneira automática, sendo necessário obter tal informação por uma relação trigonométrica simples. Então para 0% de nanotubos metálicos a previsão do ganho foi de 13.05 dB, para 2% de 11.78 dB, para 5% 5.83 dB e para 10% -1.2 dB.

Definido o ponto de operação, foi necessário obter os outros parâmetros de projeto do circuito. A partir daqui o foco será maior para um transistor com uma porcentagem

nula de nanotubos metálicos, mas isso não impede de expandir os passos aqui realizados para outras porcentagens.

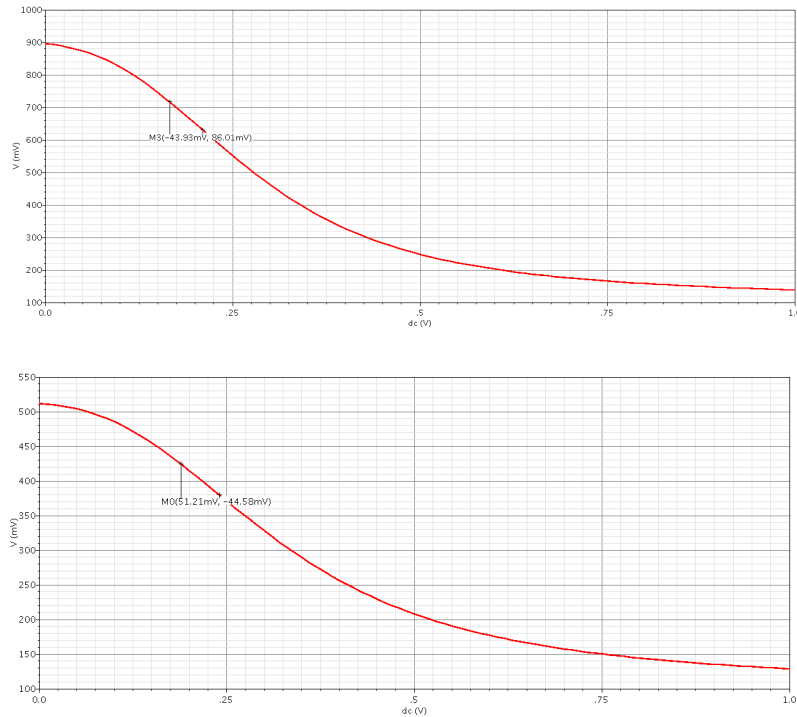


Figura 42 – Curvas de transferência do transistor CNTFET modelado pelo CCAM, V_{ds} por V_{gs} . Resultado obtido usando análise DC com aumento de porcentagem de nanotubos metálicos, 5% 10%, variando V_{gs} de 0 V até 1 V.

Para a polarização da porta, tensão V_{gs} , foi utilizada uma fonte de tensão. Para o ponto de polarização escolhido, foi aplicado 250 mV de tensão de porta. Para descobrir a corrente para o ponto de operação escolhido, primeiramente foi feita uma análise entre a relação da corrente I_{ds} e as tensões V_{gs} e V_{ds} . As curvas mostram que para o ponto escolhido, o consumo de corrente é relativamente baixo, da ordem de μA , mais especificamente $904.8 \mu A$. Outro comportamento observado é que o CNTFET modelado pelo CCAM não possui uma região de corte, ou seja, mesmo com uma tensão nula entre os terminais de porta e fonte, alguma corrente ainda é observada no transistor, tais curvas podem ser vistas na figura 32.

Para a determinação do resistor de carga, R_L , alguns cuidados devem ser levados em conta, pois como será dito na seção sobre a análise AC do circuito, esse resistor está diretamente ligado com o ganho. Apesar de que pela lei de Ohm, o valor do resistor pode ser obtida de maneira simples como mostrado na equação 7.6, mas para não prejudicar a análise e obter o máximo ganho com todas as porcentagens, foi feita uma análise mais detalhada mostrada na figura 43, simulando a variação do ganho a partir da variação do

valor da resistência de carga R_L .

$$R_L = \frac{V_{DD} - V_D}{I_{ds}} = \frac{1.8V - 0.9V}{904.8\mu A} = 994.69\Omega \quad (7.6)$$

Apesar do valor de resistência de carga apresentada na equação 7.6 fornecer o maior ganho para uma porcentagem nula de nanotubos metálicos, isso não aconteceu para as outras porcentagens. Para uma porcentagem de 10% esse comportamento é um pouco mais crítico, pois o ponto de máximo ganho ocorreu para um resistor com valor de resistência $400\ \Omega$ abaixo da calculada na equação 7.6.

De maneira geral, isso mostra que caso o amplificador fonte comum for projetado para apresentar o ganho máximo para uma porcentagem de 10%, o mesmo não vai ocorrer para um a porcentagem nula, tal comportamento também foi observado por (MOROGUMA, 2014). Contudo, diferente dos resultados obtidos por ele, usar um resistor de $1\ \text{k}\Omega$ não prejudicou muito o funcionamento do circuito, por esse motivo tal valor de resistência foi escolhido, além de ser um valor bem próximo do valor obtido na equação 7.6.

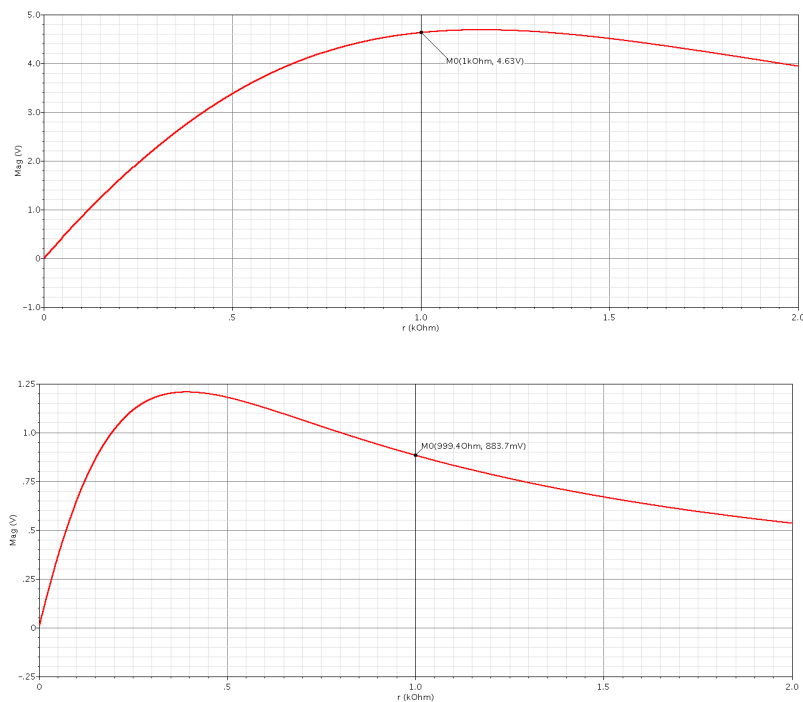


Figura 43 – Curvas de Ganho por resistência de carga do amplificador fonte comum usando CNTFET, Ganho(V/V) por R_L (k Ω). Resultado obtido usando análise AC com aumento de porcentagem de nanotubos metálicos, 0% e 10%, variando R_L de $0\ \Omega$ até $2\ \text{k}\Omega$.

7.3.2 Análise AC do Amplificador Fonte Comum

Estabelecidos o ponto de operação, tensões V_{gs} , V_{ds} e corrente I_{ds} , e os elementos que compõem o circuito, foram realizadas as simulações AC do mesmo. Antes de se veri-

ficar o ganho, e conferir com os valores obtidos na análise das curvas de transferência, foi feita uma simulação para verificar a resposta no tempo do circuito, utilizando primeiramente um transistor com uma porcentagem nula de nanotubos metálicos o resultado na figura 44.

Tal resultado mostra uma inversão de 180 graus em relação ao sinal de entrada, mostrando que o ganho pode ser obtido da mesma maneira para o mesmo circuito utilizando MOSFET, como mostrado na equação abaixo:

$$A_v = -g_m(R_d//R_L) \quad (7.7)$$

Em que $(R_d//R_L)$ simboliza a associação em paralelo entre a resistência vista no terminal de dreno, R_d , e a resistência. Caso no limite, mostrado abaixo, R_d tender ao infinito:

$$\lim_{R_d \rightarrow \infty} \frac{R_d R_L}{R_d + R_L} \quad (7.8)$$

A resistência de saída, que é associação em paralelo de R_d e R_L , tende ao valor de R_L . Tal pressuposto é assumido em todas as etapas de projeto.

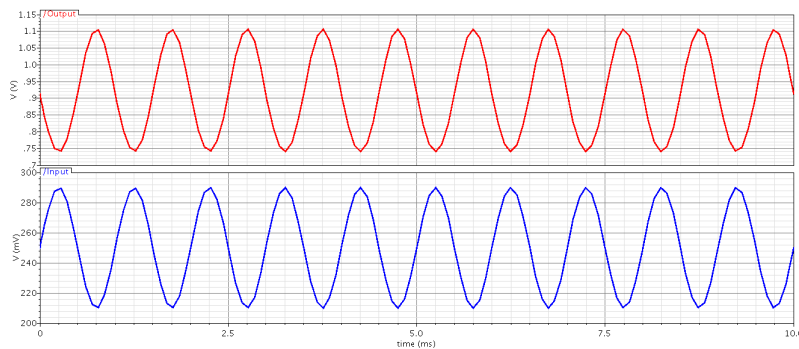


Figura 44 – Resultado de simulação transiente do amplificador fonte comum

Da equação da frequência de trânsito, equação 7.4, é possível obter uma estimativa transcondutância do transistor. Considerando uma capacitância C_g de 42.3 fF, é uma frequência de trânsito de 13.06 GHz, a transcondutância aproximada é de 3.48 mS. Logo pela equação 7.7, o módulo do ganho esperado para esse circuito foi de 10.83 dB, ou, 3.48 V/V.

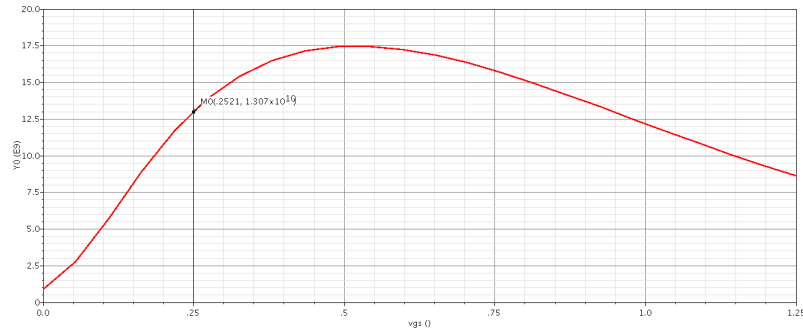


Figura 45 – Resultado de simulação da frequência de trânsito do amplificador fonte comum

Para a análise AC foi utilizado um sinal de 1 kHz, e os resultados de simulação de ganho para uma porcentagem de 0%, 2%, 5% e 10% são apresentados nas figuras 46 e 47, com ganhos de 13.31 dB, 11.17 dB, 5.65 dB e -1.17 dB respectivamente. Primeiramente percebeu-se que o ganho para uma porcentagem nula de nanotubos metálicos foi um pouco maior que o obtido pela equação 7.7, e bem próximo ao estimado, isso também foi observado para as outras porcentagens, com a derivada da curva de transferência, mostrando que ambos podem auxiliar em um projeto de um circuito analógico.

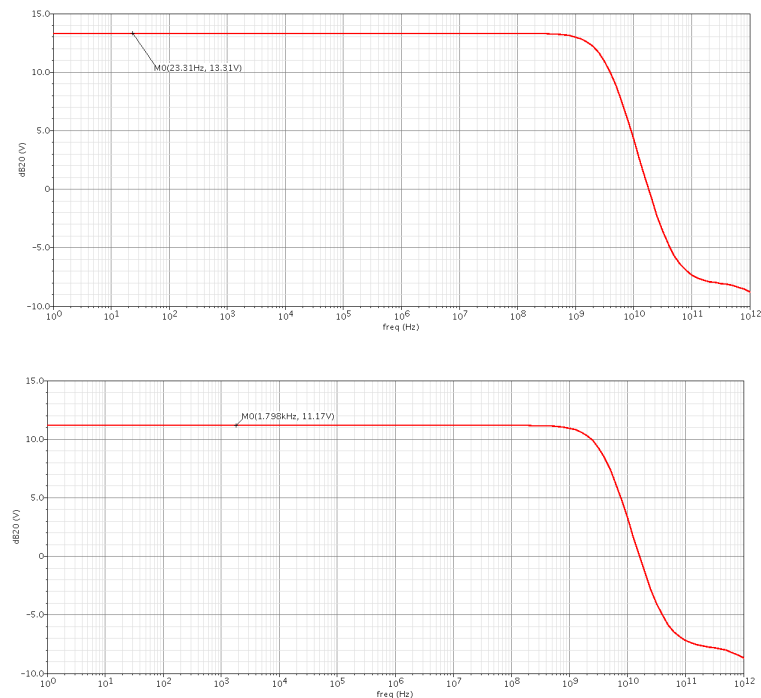


Figura 46 – Curvas de Ganho, em decibéis, por frequência do amplificador fonte comum usando CNTFET. Ganho(dB) por frequência(Hz). Resultado obtido usando análise AC com aumento de porcentagem de nanotubos metálicos, 0% e 2%.

Outro comportamento que pode ser observado foi que para as porcentagens de 0% e 2%, figura 46, a partir da frequência de corte, em torno de 13 GHz, a queda foi

de 40 dB por década, enquanto para porcentagens maiores a queda foi de cerca de 20 dB por década. Isso pode ser explicado pela capacitâncias internas serem mais influentes para essas porcentagens do que para 5% e 10%, pois em altas frequências os capacitores se comportam curtos circuitos, e de acordo com (MOROGUMA, 2014) a medida que a porcentagem de nanotubos metálicos aumentam existe uma convergência de ganhos, sendo a queda mais suave nesses casos, explicando tal diferença.

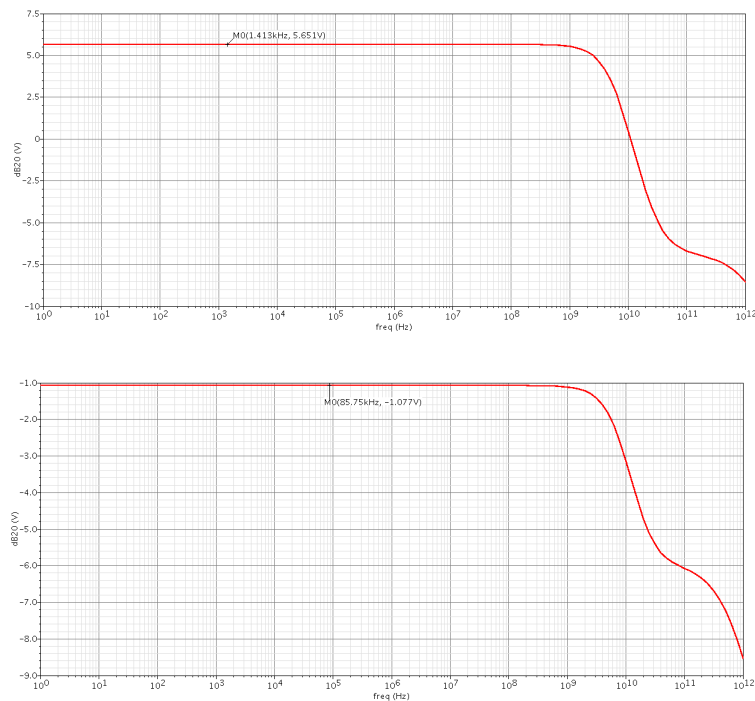


Figura 47 – Curvas de Ganho, em decibéis, por frequência do amplificador fonte comum usando CNTFET. Ganho(dB) por frequência(Hz). Resultado obtido usando análise AC com aumento de porcentagem de nanotubos metálicos, 5% e 10%.

7.4 Projeto do Misturador de Frequências com CNTFET

Após o estudo das características do CNTFET em regime DC e AC, e do projeto do amplificador fonte comum, a última etapa deste trabalho foi a construção do misturador de frequências, utilizando o circuito proposto com célula de Gilbert.

A execução dessa etapa foi difícil, pois a falta de um modelo de pequenos sinais simples, seja ele para operação com sinais de baixa frequência ou de alta frequência, em que alguns outros aspectos devem ser levados em conta, deixa o projetista sem um roteiro matemático para iniciar o projeto, determinar os pontos de operação, a partir das especificações desejadas e comparar os resultados experimentais obtidos com as previsões feitas com tais cálculos. Outro fator que também contribuiu com tal dificuldade é fato de que as equações da corrente de dreno serem definidas por integrais e outras operações, que demandam tempo para resolução. Contudo, outras maneiras de roteiro de projeto foram

utilizadas na construção do circuito, elas serão descritas nas seções a seguir assim como o circuito final, resultados obtidos e comparação com um circuito equivalente, montado com a tecnologia MOSFET.

7.4.1 Caracterização do Transistor CNTFET

Como primeira etapa do projeto, primeiramente uma rotina de caracterização foi feita para os transistores que tinham potencial a serem utilizados para a montagem do circuito. Essa caracterização era baseada em uma bancada de testes, com mesma configuração mostrada na figura 31. Tal bancada baseia-se em três simulações, que são: frequência de trânsito, transcondutância e corrente de dreno, I_d , por tensão V_{gs} . Os transistores escolhidos estarão dispostos na tabela 7.4.1, com seus respectivos parâmetros físicos.

Parâmetro	Transistor A	Transistor B	Transistor C
Largura de Porta	5 μm	10 μm	40 μm
Comprimento de Canal	0.13 μm	0.13 μm	0.13 μm
Número de Dedos	20	20	20
Densidade de Nanotubos	10 nanotubos/ μm	10 nanotubos/ μm	10 nanotubos/ μm
Fração metálica	0%	0%	0%

Tabela 4 – Parâmetros físicos dos transistores escolhidos para caracterização

Tais transistores foram escolhidos por terem uma boa distância de valores entre si, no que diz respeito a largura de porta, facilitando assim análises para outros dispositivos com dimensões intermediárias, e por estarem dentro do limite de convergência do algoritmo CNTFET-WorkFlow, entre 4.2 μm e 42 μm para a largura de porta. Após a escolha dos transistores, seus parâmetros físicos foram convertidos em elétricos para que possam ser carregados no *software* Cadence. Devido a quantidade de variáveis presente no modelo CCAM, em torno de 50, tal processo levava uma quantidade de tempo considerável para evitar erros. O primeiro a ser estudado foi o transistor C, seus resultados de simulação para frequência de trânsito, transcondutância e corrente de dreno por tensão V_{gs} podem ser vistos no Anexo B nas figuras 70, 71 e 72.

A primeira simulação feita, assim como para os transistores A e B, foi para a frequência de trânsito, f_t . Tal transistor apresentou uma f_t máxima em torno de 46 GHz. O motivo de se fazer tal simulação antes das outras é devido a equação 7.4, mostrando que a transcondutância é diretamente proporcional a frequência de trânsito, sendo assim, polarizar o transistor para a máxima f_t fornecerá também o máximo g_m para o componente. Com a f_t em mãos, a próxima simulação é realizada para obter a transcondutância a partir de sua definição, equação 7.1. Como resultado, para o transistor C uma transcondutância de 42 mS foi obtida. O próximo passo foi determinar a corrente de polarização,

para isso a corrente I_d foi plotada, e como resultado, para a máxima f_t , foi obtida uma corrente de 30 mA.

Terminada a caracterização do transistor C, a mesma rotina foi feita para o transistor B, os resultados obtidos estão nas figuras 67, 68 e 69, também no Anexo B, obtendo assim uma f_t máxima de 29 GHz, um g_m de 9.7 mS e uma corrente de 7.2 mA para tal ponto de operação. Por último, mas não menos importante o transistor A foi caracterizado, obtendo assim uma f_t máxima em torno de 19 GHz, com uma transcondutância de 4.31 mS, para uma corrente de polarização de 3.15 mA e seus resultados podem ser vistos no Anexo B nas figuras 66, 67 e 68.

Essa caracterização mostrou-se importante pois como foi utilizado um resistor de 1 k Ω no estágio de carga, a queda de tensão seria muito alta para os três transistores, caso for utilizado a corrente de polarização para a máxima frequência de trânsito, sendo observado um *trade-off* entre o consumo de potência e o ganho, pois para esse circuito, o ganho é expresso da mesma maneira que na equação 7.7, em que o g_m é do transistor de estágio de transcondutância, e outro fator é a não possibilidade de utilizar um espelho de corrente no misturador, pois no CCAM tal topologia de circuito não funciona de forma correta.

Como este *trade-off*, foi tomada a decisão de abaixar a f_t dos transistores, para obter uma transcondutância que forneça um bom ganho e que tenha uma corrente de polarização mais baixa, que permita mais liberdade de projeto e não ultrapassasse a especificação de potência. Com isso, o transistor C foi descartado do projeto, pois apesar de mostrar um alto g_m , necessitava de altas correntes de polarização, em torno de 3 mA, mesmo para uma f_t bem mais baixa. O transistor A também foi descartado, pois apesar de apresentar uma corrente de polarização mais baixa, se comparado com o transistor C, nas correntes de polarização de interesse (entre 200 μ A e 500 μ A) a transcondutância variava entre 1.3 mS e 2 mS, em que mesmo em um cenário otimista no qual o estágio de chaveamento não atenua o circuito, o ganho seria relativamente baixo necessitando de multiplicidade para obter o ganho desejado.

A partir desses resultados o transistor B foi escolhido, pois apresentava uma transcondutância maior, variando entre 2 mS e 4 mS, em que no cenário ideal onde não existe atenuação no estágio de chaveamento, e de acordo com a equação 7.7, apresentaria o ganho entre 6 dB e 12 dB, para as mesmas correntes de polarização do transistor A, os resultados de simulação para a frequência de trânsito, transcondutância e corrente de polarização são mostrados nas figuras 48 e 49. Para a corrente de polarização escolhida de 307 μ A, o ganho esperado, com um resistor de carga de 1 k Ω e com um g_m de 2.6 mS é de aproximadamente 8.3 dB. Com esses resultados e com o conhecimento da corrente de polarização o próximo passo foi montar o circuito proposto, os resultados serão mostrados na subseção a seguir.

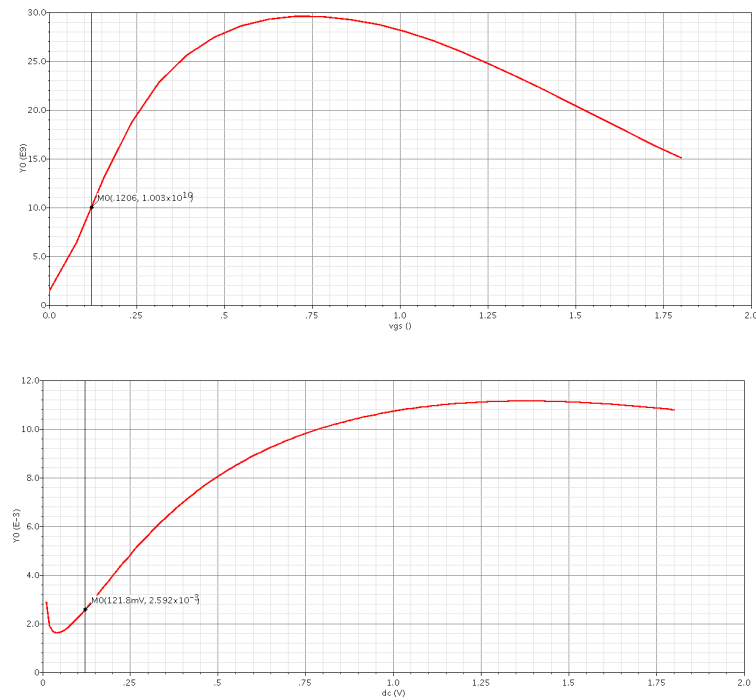


Figura 48 – Curvas de caracterização do transistor B no ponto de polarização escolhido, frequência de trânsito e transcondutância, largura de porta de $10 \mu\text{m}$.

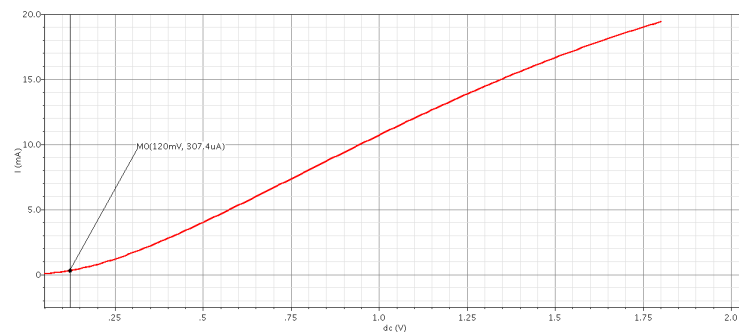


Figura 49 – Curva de corrente de dreno, para o ponto de operação escolhido para o transistor B, largura de porta de $10 \mu\text{m}$.

7.4.2 Montagem e Resultados

Escolhido o transistor, o próximo passo foi montar a topologia de circuito apresentada na figura 27 para uma porcentagem nula de nanotubos metálicos, em que os transistores do estágio de chaveamento e de transcondutância possuem os mesmos parâmetros físicos, ou seja, são o transistor B de acordo com a tabela 7.4.1. O resistor escolhido, como dito anteriormente, é de $1 \text{ k}\Omega$ para o estágio de carga. A figura 50 mostra o esquemático resultante inicial.

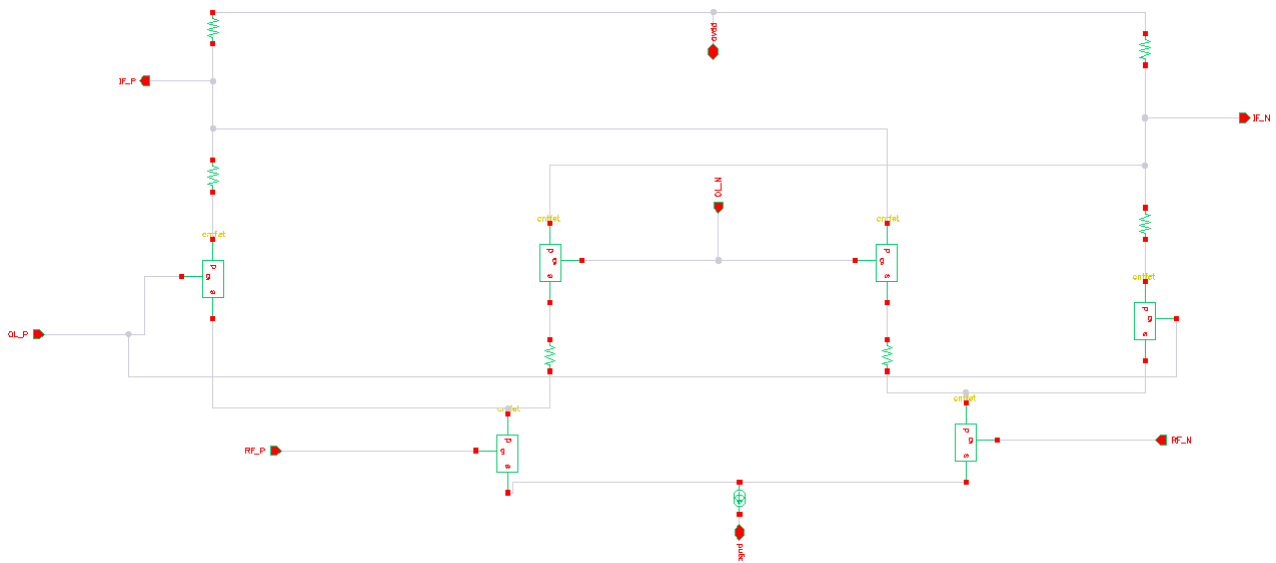


Figura 50 – Esquemático inicial do misturador de frequências.

Após a construção do circuito um símbolo foi criado para o mesmo, e posteriormente uma bancada de testes para circuitos de RF foi montada e o circuito foi alocado na mesma, como mostrado na figura 51.

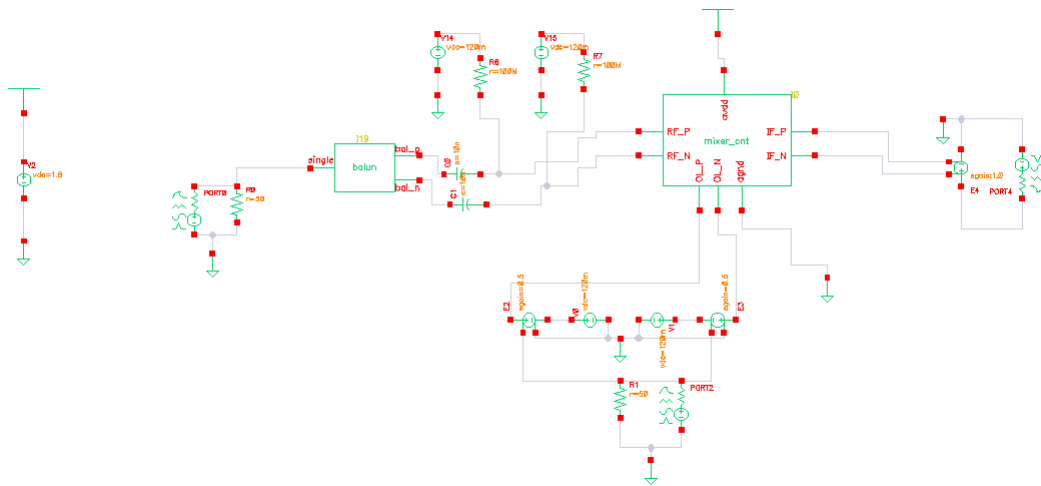


Figura 51 – Bancada de testes para simulações e retirada de figuras de mérito do misturador de frequências.

Como dito anteriormente, o uso de espelhos de corrente utilizando o CNTFET não pode ser realizado, pois esta topologia de circuito não funciona de forma correta como nas tecnologias bipolar, TBJ, e MOSFET.

Tal observação foi feita na primeira simulação, somente DC primeiramente para verificar a corrente que passava nos transistores, de validação do circuito da figura 50 em que um valor de corrente não esperado passava pelo segundo ramo de tal topologia, o que

levou a ser feito um teste empírico a parte, mostrando que o CNTFET não se comporta como um espelho, mas sim como uma fonte de corrente dependente de V_{ds} , por esse motivo para não prejudicar o andamento do projeto foi escolhido usar uma fonte ideal fornecida no *software Candece*, apesar disso não ser usual em projetos em *chip*.

Feita as devidas adaptações, a primeira simulação a ser realizada foi a de ganho conversão ganho, usando o *Spectre* disponível no *software Cadence*, por meio das simulações de PAC, PSS e DC (esta para verificar tensões e correntes). O resultado pode ser visualizado na figura 7.4.2, mostrando que inicialmente o circuito não apresentou o ganho esperado de 8.2 dB, e sim uma atenuação máximo -1.9 dB para uma potência de oscilador local de 10 dBm. Com isso foi realizado uma verificação em cada transistor, para ver se a corrente de polarização estava correta e se as tensões V_{ds} e V_{gs} deixavam cada componente do circuito em saturação.

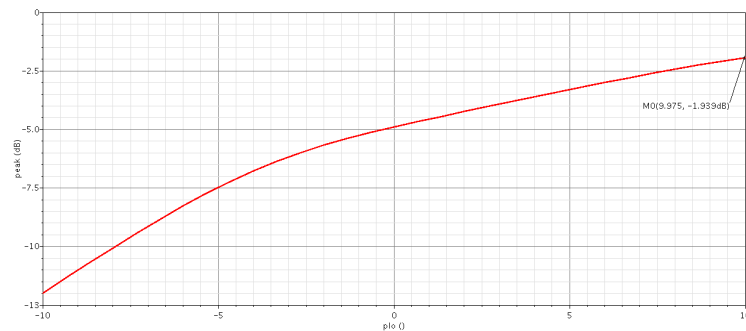


Figura 52 – Curva de ganho de conversão inicial, saída do misturador por potência de oscilador local.

Como resultado, foi verificado que todos os transistores estavam em saturação e que a corrente mínima correspondia a obtida na fase de caracterização, demonstrando que o estágio de chaveamento atenuava o circuito. Diante desse cenário, optou-se por utilizar o recurso de multiplicidade no estágio de ganho, tomando o cuidado de não ultrapassar o orçamento de potência de 10 mW e de não obter quedas de tensão muito grandes no resistor de carga, que poderia retirar algum transistor da saturação. Com multiplicidade 2 o circuito já obteve um ganho máximo de 1.36 dB para a mesma potência de oscilador local.

A multiplicidade do estágio de ganho foi aumentada até 3, aumentando o ganho em alguns dB. O próximo passo foi aumentar a multiplicidade do estágio de chaveamento para 2, contudo para isso a corrente de entrada do circuito teve que aumentar para 2.5 mA o que causaria uma queda de tensão grande nos resistores de carga, colocando os transistores na região ativa de operação para a tensão especificada de 1.8 V. Então como artifício, a tensão de alimentação foi aumentada para 3.5 V para aumentar o ganho, chegando aos 6 dB. Essa manobra não é realizada em projetos em *chip*, mas foi utilizada para tentar atingir a especificação de ganho.

Esses novos valores de corrente e tensão de alimentação permitiu aumentar a multiplicidade do estágio de chaveamento para 2 e de transcondutância para 4, aumentando o ganho para 8.9 dB, que ainda não era o especificado, mas sendo bem próximo do obtido por (MOROGUMA, 2014) em seu misturador. Em seguida as figuras de mérito de P_{1dB} e IP_3 foram tiradas a partir de simulações QPAC e QPSS apresentando o resultado de -5.88 dBm para o P_{1dB} e 3.63 dBm para o IP_3 , que apesar de boas não estavam perto das especificações de projeto, os resultados podem ser vistos nas figuras 74, 75 e 76 no Anexo C.

Como a linearidade, de acordo com (RAZAVI, 2010), é importante para o misturador *downconverter*, foram aplicados resistores de degeneração de 18Ω no nó entre o estágio de transcondutância e a fonte de corrente, como feito por (MOROGUMA, 2014) para melhorar tais figuras de mérito, dessa maneira a o P_{1dB} e o IP_3 aumentaram de foram significativa para -4.7 dBm e 5.5 dBm respectivamente, contudo o ganho de conversão caiu para 7.2 dB. Sendo assim a multiplicidade do estágio de chaveamento foi retomada para a unidade e os resistores de degeneração retirados, obtendo como resultado um ganho de conversão de 8.2 dB, de -4.9 dBm para o P_{1dB} e de 4.6 dBm para o IP_3 , tais resultados podem ser vistos nas figuras 54 e 55. Após uma simulação de harmônicos, utilizando também o QPSS, foi realizada para retirar a potência consumida pelo sistema, apresentando como resultado 8.75 mW, tal simulação é mostrada na figura 73 no Anexo C.

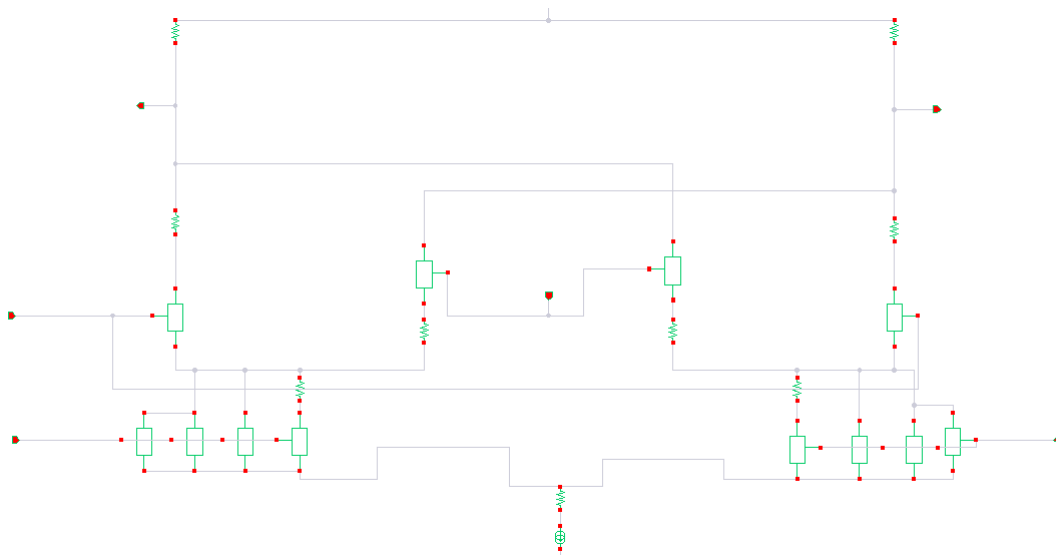


Figura 53 – Esquemático final do circuito do misturador para uma porcentagem nula de nanotubos metálicos.

Com esses resultados foi considerado finalizado o projeto do misturador de frequências, utilizando uma porcentagem nula de nanotubos metálicos. Como esse cenário é ideal, o próximo passo foi contaminar a tecnologia com alguma porcentagem de nanotubos metálicos e visualizar o seu comportamento, pois nenhum componente eletrônico é totalmente

imune a contaminantes ou variações de processo, como exemplo pode-se citar a tecnologia MOSFET. A tabela 7.4.2 faz o resumo dos parâmetros finais do misturador, comparando com as especificações desejadas.

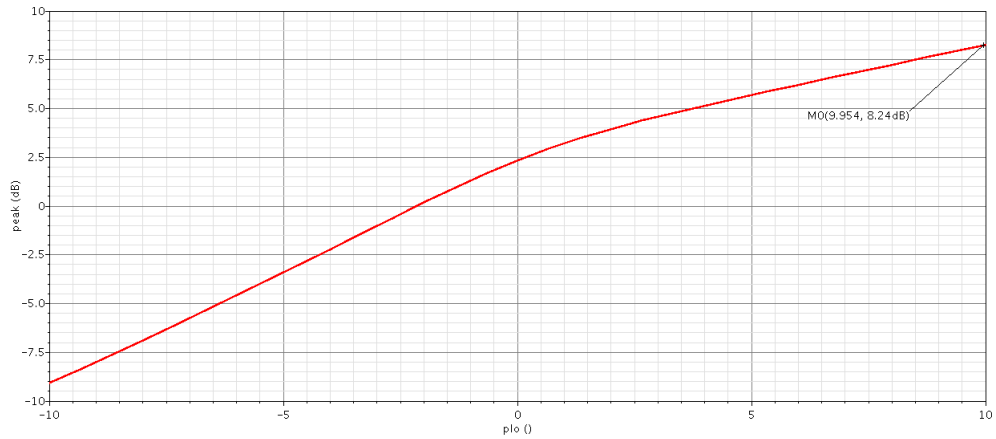


Figura 54 – Curva de ganho de conversão por potência de oscilador local.

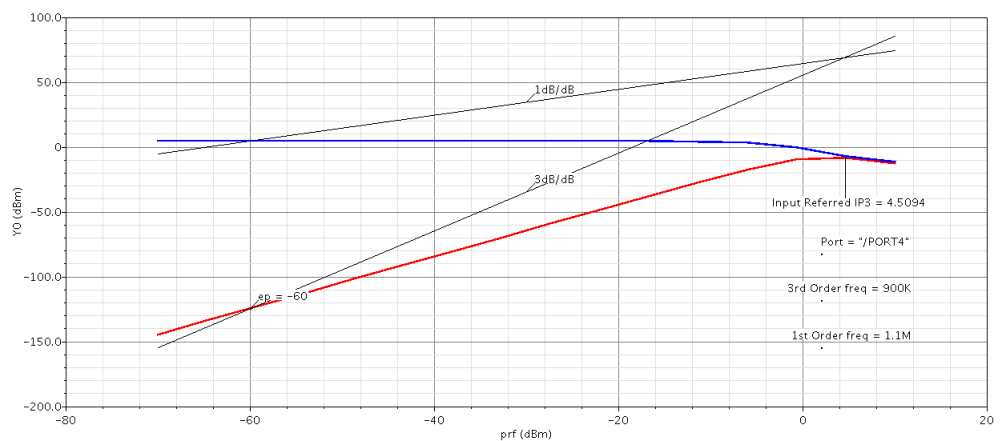
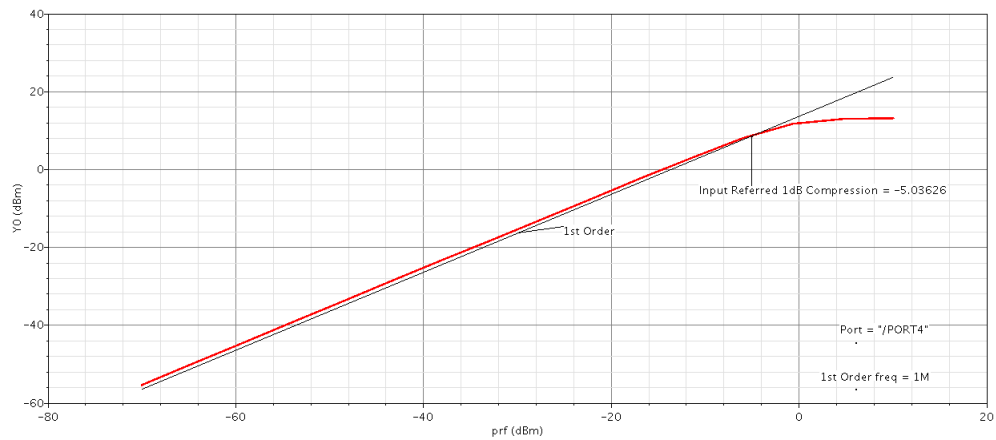


Figura 55 – Resultado de simulação de figuras de mérito para linearidade, P_{1dB} e IP_3 respectivamente.

O circuito final é apresentado na figura 53 e uma simulação transiente é mostrada na figura 56.

Parâmetro	Especificado	Obtido
Alimentação	1.8 V	3.5 V
Faixa de Operação	2.4-2.5 GHz	2.4-2.5 GHz
Consumo de Potência	10 mW	8.75 mW
P_{1dB}	-5 dBm	-5.0 dBm
IP_3	5 dBm	4.5 dBm
Figura de Ruído	16 dB	Não Retirada
Ganho de Conversão	12 dB	8.23 dB

Tabela 5 – Resultados finais para o misturador para uma porcentagem nula de nanotubos metálicos

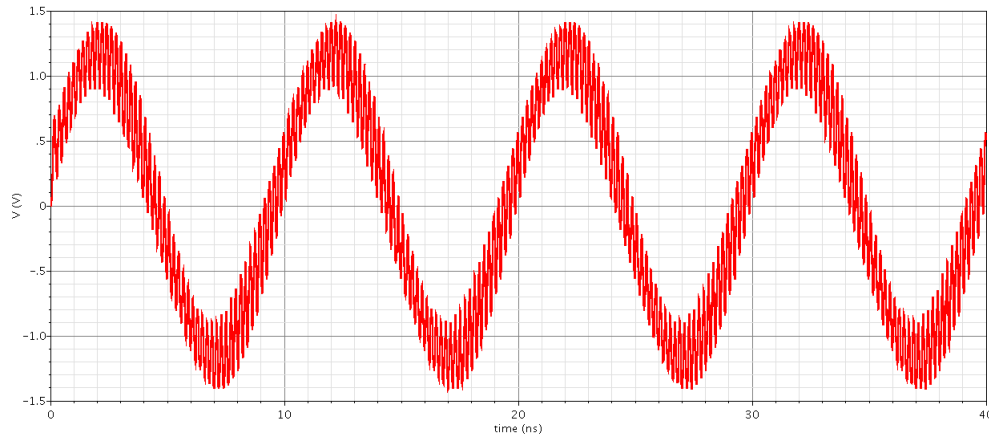


Figura 56 – Resultado de simulação transiente do misturador, frequência de RF de 2.5 GHz e de oscilador local de 2.4 GHz.

7.4.3 Influência dos Nanotubos Metálicos no Misturador Usando CNTFETs

Na subseção anterior foram apresentados os resultados do projeto do misturador com uma porcentagem nula de nanotubos metálicos. Entretanto esse cenário é ideal, pois nenhuma tecnologia até o momento está imune a variações de processo ou até mesmo de contaminações. Como visto das seções sobre o estudo do CNTFET e no projeto do amplificador fonte comum o maior limitador da tecnologia de transistores de nanotubo de carbono é a porcentagem de nanotubos metálicos.

Para estudar este efeito também no circuito do misturador foi decidido aumentar a porcentagem de nanotubos metálicos do transistor escolhido, o transistor B, e colocá-lo no misturador de frequências. O objetivo disso foi visualizar o quanto a resposta desse circuito se deteriora em relação ao ideal, sem nanotubos metálicos, e comparar o quão viável é utilizar tal circuito.

Para cumprir esse objetivo, foi escolhido comparar o circuito contaminado com o construído por (JÚNIOR, 2016), que utilizou a tecnologia MOSFET da TSMC 0.18 μm . Os resultados conseguidos por ele podem ser vistos na tabela 7.4.3 ou conferidos em seu trabalho.

Parâmetro	Especificado	Obtido
Alimentação	1.8 V	1.8 V
Faixa de Operação	2.4-2.5 GHz	2.4-2.5 GHz
Consumo de Potência	10 mW	0.824 mW
P_{1dB}	-5 dBm	-10.36 dBm
IP_3	5 dBm	0 dBm
Figura de Ruído	16 dB	17.48 dB
Ganho de Conversão	12 dB	12.25 dB

Tabela 6 – Resultados obtidos por (JÚNIOR, 2016) para o seu misturador

Fazendo um comparativo imediato entre os resultados obtidos na tabela 7.4.2 e com os da tabela 7.4.3, nos quesitos ganho de conversão e consumo de potência o circuito MOSFET demonstra um melhor desempenho, contudo a linearidade do circuito utilizando CNTFET é superior. Dessa maneira a ideia foi ir aumentando a porcentagem de nanotubos metálicos, com o objetivo de obter valores próximos de P_{1dB} e IP_3 do circuito projetado por (JÚNIOR, 2016) sem perder muito no ganho de conversão.

Dessa maneira foram gerados cinco transistores, com os mesmos parâmetros físicos do transistor B da tabela 7.4.1, exceto a porcentagem de nanotubos metálicos que variava de 0.2% a 1%. A tabela 7.4.3 faz um resumo dessas características.

Parâmetro	Valor
Largura de Porta	10 μm
Comprimento de Canal	0.13 μm
Número de Dedos	10
Densidade de Nanotubos	10 nanotubos/ μm
Porcentagem Metálica	0.2, 0.4, 0.5, 0.8% e 1%

Tabela 7 – Parâmetros físicos do transistor B, com contaminação metálica

Em seguida cada um desses cinco transistores foram alocados, e as figuras de mérito de ganho de conversão, P_{1dB} e IP_3 foram retiradas para verificar influência da contaminação no circuito. Verificou-se que para uma porcentagem de 0.2% que o ganho caiu para 7.9 dB, contudo o circuito continuou com a linearidade próximo com a apresentada na tabela 7.4.1. Tal comportamento também foi observado para uma porcentagem de 0.4% e 0.5%. A partir de 0.8% o ganho de conversão começou a cair, apresentando um ganho de 5 dB, e começando a apresentar uma deterioração da linearidade. Já com 1% o ganho caiu ainda mais, para próximo de 3.5 dB com uma linearidade baixa, apresentando um P_{1dB}

de aproximadamente -8 dBm e um IP_3 de 2 dBm. A tabela 7.4.3 mostra um resumo dos resultados obtidos para os cinco transistores, as figuras de mérito para as porcentagens de 0.4% e 1% são mostradas na figuras 77, 78 e 79 para 0.4% e para 1% nas figuras 80, 81 e 82 no Anexo D.

Porcentagem Metálica	Ganho de Conversão	IP_3	P_{1dB}
0.2%	8 dB	4.54 dBm	-5.05 dBm
0.4%	7.1 dB	4.12 dBm	-5.46 dBm
0.5%	6.8 dB	3.94 dBm	-5.6 dBm
0.8%	5.34 dB	3.091 dBm	-6.36 dBm
1%	3.5 dB	2 dBm	-8 dBm

Tabela 8 – Figuras de mérito obtidas para o misturador de frequências com contaminação metálica

Os resultados mostrados na tabela 7.4.3 mostram três pontos principais: primeiro, como a tecnologia de fabricação do transistor CNTFET possui uma pureza de 99.9% segundo (SCHROTER et al., 2013) no que diz respeito a porcentagem de nanotubos metálicos no componente, então mesmo com uma porcentagem de contaminantes entre 0.2% e 0.5% os circuitos que utilizam tal tecnologia em projetos de circuitos de RF, apresentam ótimos resultados sendo muito viáveis em utilizações práticas. Superior 0.5% a atenuação do ganho é muito grande, apesar do circuito ser relativamente linear. O segundo ponto é que para alcançar os valores de P_{1dB} e IP_3 obtido por (JÚNIOR, 2016), o circuito começará a atenuar o sinal, pois a contaminação é muito grande, não sendo interessante utilizá-lo em um misturador *downconverter*, ou em qualquer outro circuito, pois o transistor começa a perder a característica semicondutora.

O terceiro ponto, comparando ainda os dois circuitos, mostra que os resultados de P_{1dB} e IP_3 para porcentagens entre 0.2% e 0.5% é que em uma cadeia de recepção, o misturador em CNTFET suporta sinais de maiores amplitudes, possibilitando o uso de amplificadores de baixo ruído de alto ganho, melhorando assim a o rendimento da cadeia, já que pela fórmula de Friis:

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} \quad (7.9)$$

Em que F_1 , F_2 e F_3 são as figuras de ruído do primeiro, segundo e terceiro estágio respectivamente e G_1 e G_2 são os respectivos ganhos do primeiro e segundo estágio, mostra que mesmo o se a figura de ruído do misturador for baixa ela terá pouca influência na figura de ruído total do sistema, considerando o fato que o LNA apresente uma alta figura de ruído. A conclusão do trabalho, bem como as sugestões para trabalhos futuros serão mostrados no capítulo a seguir.

8 Conclusão

A Internet das Coisas possui um grande potencial de revolucionar a sociedade, pois facilita o acesso a tecnologia, evita desperdícios de recursos e otimiza processos e rotinas. Por esse motivo o seu uso deve ser incentivado. Tendo em vista tal perspectiva, o protocolo ZigBee é um padrão que poderá ser bem aproveitado em sistemas de IoT, pois se encaixa muito bem nas necessidades dessa tecnologia devido ao fato de ter baixo consumo, baixa taxa de transferência de dados, mesmo sendo uma tecnologia mais clássica, interagindo com sensores, transdutores e *tags* RFID sendo mais acessível apresentando um baixo custo. No que se refere ao misturador de frequências *downconverter*, percebe-se que o mesmo é de extrema importância para os sistemas de comunicação sendo responsável pela translação dos sinais recebidos para baixas frequências, e sem ele o sistema implementado em um transceptor perde o seu propósito.

Algo a ser ressaltado é a busca por novas tecnologias para a construção de sistemas em microeletrônica, como dito nos capítulos desse trabalho a tecnologia de fabricação MOSFET está a caminho da estagnação, e a busca por novos dispositivos e tecnologias é de extrema importância para que a revolução tecnológica vivida nos últimos anos continue crescendo e abrindo espaço para sistemas como a IoT. A tecnologia emergente CNTFET é muito promissora, pois apresenta propriedades interessantes e possui um comportamento semelhante a tecnologia atual, apesar de não apresentar um modelo de pequenos sinais mais simples, que permita os projetistas obter previsões matemáticas do seu comportamento e utilizá-las em roteiros de projeto de circuitos.

A tecnologia apesar de já ser produzida, possui um grande desafio no que se refere a sua produção em larga escala, pois apesar da indústria de nanotubos de carbono conseguir produzi-los com uma alta porcentagem de pureza, entre 80% e 99%, e por meio do processo descrito pro (SCHROTER et al., 2013) conseguir chegar aos 99.9%, ainda é complicado obter circuitos em *wafers* maiores que 4", limitando a produção aos laboratórios, além do fato que o de alinhamento dos nanotubos nos substratos necessitar de processos de separação mais elaborados, que caso não feita de forma correta pode danificar os circuitos construídos com a tecnologia.

Já modelo o CCAM, apesar de ser aberto e facilitar o estudo da tecnologia e de circuitos que a utilizam ainda é pouco refinado, por apresentar somente parâmetros elétricos, necessitando de um algoritmo externo para obter os mesmos parâmetros após mudanças físicas no transistor, dificultando sua utilização em circuitos de grande e médio porte como o misturador. Outros fatos que evidenciam a falta desse refinamento é que algumas topologias de circuito, como o espelho de corrente, não apresentam o devido com-

portamento esperado, fazendo projetistas utilizar de recursos não usuais em projetos em *chip*, além de não modelar transistores de canal p, até o momento de conclusão desse trabalho, limitando os circuitos a não utilizarem cargas ativas. Tais fatos foram evidenciados nesse trabalho, com a substituição do circuito de polarização por uma fonte de corrente e do uso de um resistor no estágio de carga do misturador.

O uso de tais componentes podem ter influenciado no fato do misturador de frequências não ter atingido as especificações de ganho de conversão e de alimentação. O uso do resistor neste circuito dificultou o seu projeto, evidenciando o *trade-off* entre consumo de potência, ganho de conversão e linearidade demonstrado por (RAZAVI, 2010), além fato do estágio de chaveamento atenuar bastante o sinal, sendo necessário o uso da multiplicidade, que também forçou o uso de uma alimentação com uma diferença de potencial maior.

Apesar de tais problemas, o misturador utilizando o CNTFET apresentou um ótimo rendimento, atingindo todas as outras especificações, reforçando o fato do potencial dessa tecnologia em circuitos de RF, sendo possível uso em sistemas mais complexos, como no transceptor ZigBee.

8.1 Trabalhos Futuros

No início desse trabalho, umas ideias iniciais era poder executar uma simulação mista do modelo do misturador *downconverter*, apresentado nesse trabalho, e do circuito em CNTFET com o LNA produzido por (JÚNIOR, 2016), mostrando o seu uso em um caminho de recepção mais elaborada. Isso não foi possível ao fato do *software Cadence* utilizado neste trabalho possuir uma tecnologia de fabricação diferente da usada por ele, necessitando de uma adaptação que levaria uma quantidade de tempo considerável, além da não garantia de se atingir os resultados semelhantes aos obtidos por ele. Devido a esses empecilhos, tal simulação mista será executada futuramente, quando a tecnologia TSMC 0.18 μm estiver disponível.

Outros trabalhos a serem executados é o estudo mais apurado do espelho de corrente utilizando o CNTFET modelado com o CCAM, com um modelado com o TCAM e verificar a origem de tal comportamento inesperado dessa topologia de circuito. Algo também a ser executado posteriormente é a construção do misturador *downconverter* utilizando o TCAM e tentar obter os resultados neste trabalho ou superiores.

Referências

- ANDO, Y. et al. Growing carbon nanotubes. Meijo University, Nagoia, Japan, p. 1–9, 2004. Citado 3 vezes nas páginas 13, 41 e 42.
- BRAGA, J. W. B. et al. Avaliação de figuras de mérito em calibração multivariada, aplicada na determinação de carbamazepina por espectroscopia no infravermelho próximo e médio. [sn], 2004. Citado na página 69.
- CLAUS, M.; SCHRÖTER, M. Design study of cnt transistor layouts for analog circuits. Technische Universit at Dresden, 01062 Dresden, Germany, 2009. Citado 3 vezes nas páginas 13, 48 e 49.
- CORAM, G. J. How to (and how not to) write a compact model in verilog-a. In: IEEE. *Behavioral Modeling and Simulation Conference, 2004. BMAS 2004. Proceedings of the 2004 IEEE International*. [S.l.], 2004. p. 97–106. Citado na página 78.
- DANG, T.; ANGHEL, L.; LEVEUGLE, R. Cntfet basics and simulation. 46 Avenue Félix Viallet,38031 Grenoble Cedex,France, 2006. Citado 3 vezes nas páginas 13, 47 e 50.
- DRESSELHAUS, M. S.; AVOURIS, P. Introduction to carbon materials research. MIT Cambridge, Massachusetts 02139, USA, 2001. Citado 3 vezes nas páginas 13, 38 e 39.
- FARAHANI, S. *ZigBee wireless networks and transceivers*. [S.l.]: Newnes, 2011. Citado 4 vezes nas páginas 131, 132, 133 e 134.
- FERNANDES, A. S. L. *Comunicação Ad Hoc em Equipas de Robôs Móveis Utilizando a Tecnologia ZigBee*. [S.l.]: University of Coimbra, 2012. Citado 6 vezes nas páginas 16, 129, 130, 131, 132 e 133.
- FILHO, M. F. Internet das coisas. *Unisul Virtual*, 2016. Citado 2 vezes nas páginas 123 e 124.
- GUTIERREZ, R. Cntfet-workflow. 2019. Citado 2 vezes nas páginas 54 e 55.
- HERNANDEZ, E.; GOZE, C.; RUBIO, A. Elastic properties of c and bx cy nz composite nanotubes. Universidad de Valladolid, Valladolid 47011, Spain, 1998. Citado na página 44.
- HONE, J. Phonons and thermal properties of carbon nanotubes. Department of Physics, University of Pennsylvania Philadelphia, PA 19104-6317, USA, 2001. Citado na página 44.
- JÚNIOR, P. A. de A. Projeto de um amplificador de baixo ruído e de um misturador de frequências para um transceptor zigbee (2.4 ghz). 2016. Citado 4 vezes nas páginas 17, 113, 114 e 116.
- JOHANN, M. Estrutura de roteamento em circuitos vlsi. *Porto Alegre: CPGCC da UFRGS*, p. 16, 1997. Citado 3 vezes nas páginas 13, 76 e 77.

- JOURNET, C.; BERNIER, P. Production of carbon nanotubes. Université de Montpellier II, 34095 Montpellier cedex 05, France, p. 1–9, 1998. Citado 5 vezes nas páginas 13, 39, 40, 41 e 42.
- KIM, P. et al. Thermal transport measurements of individual multiwalled nanotubes. Division of Materials Sciences, Lawrence Berkeley National Laboratory, Berkeley, California 94720, USA, 2001. Citado na página 44.
- KUNDERT, K.; ZINKE, O. *The designer's guide to Verilog-AMS*. [S.l.]: Springer Science & Business Media, 2006. Citado 7 vezes nas páginas 16, 75, 76, 77, 78, 79 e 135.
- LOUIE, S. G. Electronic properties, junctions, and defects of carbon nanotubes. Department of Physics, University of California Berkeley Berkeley, CA 94720, USA, 2001. Citado na página 45.
- LU, J. P. Elastic properties of carbon nanotubes and nanoropes. University of North Carolina at Chapel Hill Chapel Hill, North Carolina 27599, USA, 2008. Citado na página 44.
- MOROGUMA, A. Y. Projeto de circuitos rf em tecnologia cntfet para padrão bluetooth. Brasília, Brazil, p. 112, 2014. Citado 22 vezes nas páginas 17, 38, 47, 69, 70, 71, 72, 83, 84, 86, 89, 92, 93, 94, 95, 96, 97, 98, 99, 101, 104 e 110.
- ODOM, T. W. et al. Atomic structure and electronic properties of single-walled carbon nanotubes. Department of Chemistry and Chemical Biology, and Division of Engineering and Applied Sciences, Harvard University, Cambridge, Massachusetts 02138, USA, 1998. Citado na página 45.
- PRAKASH, P.; SUNDARAM, K. M.; BENNET, M. A. A review on carbon nanotube field effect transistors (cntfets) for ultra-low power applications. *Renewable and Sustainable Energy Reviews*, v. 89, p. 194–203, 2018. Citado na página 47.
- RAZAVI, B. *RF Microelectronics*. United States, USA, New York: Prentice Hall, 2010. Citado 17 vezes nas páginas 13, 59, 60, 61, 62, 63, 64, 65, 66, 69, 70, 71, 72, 84, 85, 110 e 116.
- SAITO, J. *Carbon Nanotubes and Related Fields*. Germany: Wiley-VHC, 2010. Citado 2 vezes nas páginas 45 e 46.
- SCHROTER, M. et al. Carbon nanotube fet technology for radio-frequency electronics: State-of-the-art overview. *IEEE Journal of the Electron Devices Society*, IEEE, v. 1, n. 1, p. 9–20, 2013. Citado 5 vezes nas páginas 13, 51, 52, 114 e 115.
- SCHROTER, M. et al. *CCAM manual*. Dresden, Germany, 2015. 16 p. Citado 2 vezes nas páginas 53 e 55.
- SCHRÖTER, M. et al. A semiphysical large-signal compact carbon nanotube fet model for analog rf applications. 2015. Citado 3 vezes nas páginas 13, 49 e 53.
- SEVINÇLI, H.; CUNIBERTI, G. Enhanced thermoelectric figure of merit in edge-disordered zigzag graphene nanoribbons. Institute for Materials Science and Max Bergmann Center of Biomaterials, Dresden University of Technology, D-01062 Dresden, Germany, 2010. Citado na página 44.

SILVA, L. J. Internet das coisas. *Engenharia Elétrica Telemática-Pedra Branca*, 2017. Citado 6 vezes nas páginas 15, 124, 125, 126, 127 e 128.

VASHIST, S. K. et al. Advances in carbon nanotube based electrochemical sensors for bioanalytical applications. *Biotechnology advances*, Elsevier, v. 29, n. 2, p. 169–188, 2011. Citado 2 vezes nas páginas 17 e 52.

WANG, C.-C. et al. A low-power 2.45 ghz zigbee transceiver for wearable personal medical devices in wpan. In: IEEE. *Consumer Electronics, 2007. ICCE 2007. Digest of Technical Papers. International Conference on*. [S.l.], 2007. p. 1–2. Citado 2 vezes nas páginas 13 e 32.

YAKOBSON, B. I.; AVOURIS, P. Mechanical properties of carbon nanotubes. MIT Cambridge, Massachusetts 02139, USA, 2001. Citado 2 vezes nas páginas 43 e 44.

YAN, Y. et al. Carbon nanotube catalysts: recent advances in synthesis, characterization and applications. Nanyang Technological University, Singapura, p. 6–15, 2015. Citado na página 42.

YAO, Z.; DEKKER, C.; AVOURIS, P. Electrical transport through single-wall carbon nanotubes. Department of Applied Physics, Delft University of Technology Lorentzweg 1, 2628 CJ Delft, The Netherlands, 2001. Citado 7 vezes nas páginas 13, 45, 46, 47, 48, 90 e 92.

Apêndices

APÊNDICE A – Internet das Coisas

A.1 Introdução à Internet das Coisas

Internet das coisas ou IoT, *Internet of Things*, é o termo que denomina o conceito de que a *internet* não esteja somente presente em computadores e sim também em dispositivos cotidianos. De acordo com (FILHO, 2016) a IoT não se trata de uma tecnologia recente, mas de um novo nível em que a *internet* está alcançando, devido aos avanços da indústria de semicondutores e dos protocolos de comunicação.

O possibilidade do uso da IoT ocorre do avanço dos protocolos de comunicação para *internet* que permite que cada dispositivo possuir o seu IP, que é um código que o identifica na rede, possibilitando que ele seja encontrado por qualquer outro dispositivo que esteja conectado à *internet*. Segundo (FILHO, 2016) o protocolo que era vigente até pouco tempo atrás era o IPv4, *Internet Protocol version 4*, tinha a capacidade de até 4.3 bilhões de endereços, enquanto o protocolo atual em uso, o IPv6 (*Internet Protocol version 6*) possui uma capacidade de 3.4×10^{38} de endereços que são compostos por palavras de 128 bits.

A IoT também está associada a outro fenômeno segundo (FILHO, 2016), que é o *Big Data*. Esse nome foi inspirado no *Big Bang*, teoria da origem do Universo, que denota a expansão enorme e inimaginável dos dados em processo. De acordo com (FILHO, 2016) esses dados são coletados e processados de maneira impressionante por computadores e outros dispositivos, algo jamais visto até os dias atuais. Tal comportamento exige latência mínima e disponibilidade ininterrupta.

A origem da IoT precede a *internet*, de fato, as raízes da IoT está na tecnologia RFID, *Radio Frequency Identification*, que de acordo com (FILHO, 2016), possui aplicações na identificação de produtos de lojas de roupas, supermercados etc. Os princípios dessa tecnologia é da Segunda Guerra mundial, em que as forças armadas a usavam para identificar se o avião presente em seu espaço aéreo era inimigo ou não. De acordo com (FILHO, 2016) o avião ao captar o sinal do radar, deveria refletir o sinal com suas características, tecnologia passiva, ou enviar um novo sinal, tecnologia ativa, que o identificasse no sistema.

Após a Segunda Guerra Mundial, essa tecnologia foi aprimorada e utilizada em meios comerciais para evitar roubos. Em 1973 foi criado por Charles Walton, um sistema de acesso sem chaves, em que utilizava um *transponder* inserido em um cartão, que destrava portas. Também na década de 1970, no *Los Alamos National Laboratory*, o governo norte-americano desenvolveu etiquetas para identificação de equipamentos e ar-

mamentos militares, em especial ogivas nucleares. Também nessa mesma época segundo (FILHO, 2016), o mesmo laboratório desenvolveu um sistema de identificação, rastreamento e medicação de gado em baixas frequências.

Em 1999, no MIT (*Massachusetts Institute of Technology*), foi criado o centro de estudos *ID Center*, que após o ano de 2003 começou a ser denominado *Auto-ID Labs*. De acordo com (FILHO, 2016), esse laboratório recebeu ajuda de várias instituições, e contava com os trabalhos dos professores David Brook e Sanjay Sarma, que tinham como objetivo a criação de etiquetas RFID em *microchips* de baixo custo, e conectá-las a *internet*, essas etiquetas são denominadas *tags*. Tal ideia incentivou uma centena de indústrias, assim como departamentos do governo norte-americano, a subsidiar as pesquisas, tal movimento de acordo com (FILHO, 2016), deu origem as raízes da Internet das Coisas.

De acordo com (FILHO, 2016), as aplicações da IoT são inúmeras, mas as que mais se destacam, são a telemetria, a coleta de dados nos mais diversos ambientes, a atuação em objetos de todos os tipos, a interação de objetos através da *internet* e a de objetos e pessoas, seja de forma direta ou indireta.

A.2 Arquitetura da Internet das Coisas

Como a IoT é um conceito recente, não existe nada padronizado para o sua utilização, estimulando os estudiosos a encontrar a melhor maneira de se utilizar a IoT. No trabalho feito por (SILVA, 2017), existe uma arquitetura geral proposta, mostrada na figura 57, que é constituída por cinco camadas. A camada de *Edge Technology*, ou tecnologia de fronteira, é constituída por elementos de *hardware* que são os sistemas incorporados, *tags* RFID, sensores de diferentes funcionalidades e atuadores.

A camada *Middleware*, ou intermediária, é responsável por funcionalidades críticas, como a agregação e filtragem dos dados recebidos dos dispositivos, realizando descobertas de informações e o controle. Já camada *Application*, aplicação, que segundo (SILVA, 2017) é responsável para entregar as diversos serviços dos aplicativos. Já a camada *Gateway*, ou camada de acesso, é responsável por tratar, publicar e sobrescrever os serviços fornecidos pelos objetos ligados a rede, encaminhando mensagens e agilizando o processo. Já camada de *Internet* fornece o meio de conexão. Outra arquitetura que de acordo com (SILVA, 2017) está em desenvolvimento por vários órgãos desenvolvedores de padrões, que se uniram para conseguir criar uma arquitetura para a IoT é a *oneM2M*. Essa arquitetura possui como objetivo desenvolver especificações, para garantir o funcionamento global dos sistemas, evitando a fragmentação das redes M2M e IoT.

Essa arquitetura é formada por três camadas como mostrado na figura 58, a *M2M Application*, a *Common M2M Service Layer* e a *End to End M2M Service*. A primeira é a camada de aplicação, que de acordo com (SILVA, 2017) comporta os sensores, sistemas

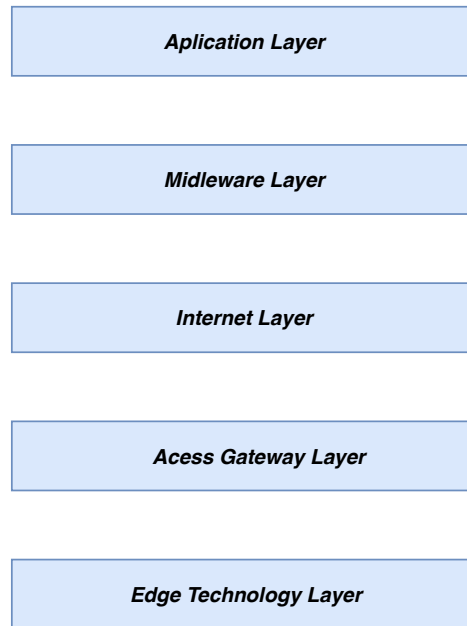


Figura 57 – Arquitetura genérica descrita por (SILVA, 2017)

de navegação, computadores, celulares e todos os dispositivos destinados à aplicação, tais elementos formam uma entidade, a AE-ID. Essa entidade implementa lógicas de serviços identificados, permitindo que uma lógica de serviço faça uso de um aplicativo desenvolvido para comunicação.

Na camada de aplicações existe uma outra entidade importante, a Entidade de Serviços Comuns ou CSE, que de acordo com (SILVA, 2017) representa a solicitação de um conjunto de funções comuns usando uma arquitetura funcional, a partir de pontos de comunicação MCA (M2M Communications Entity) usados na interação da AE, *Application Entity*, com a CSE para serviços que envolve a CSE-ID, que podem ser pontos comuns de infraestrutura ou um *gateway* doméstico por exemplo. Já a camada *End to End M2M Service* é responsável pelos serviços de rede. De forma paralela ao oneM2M, a Comissão

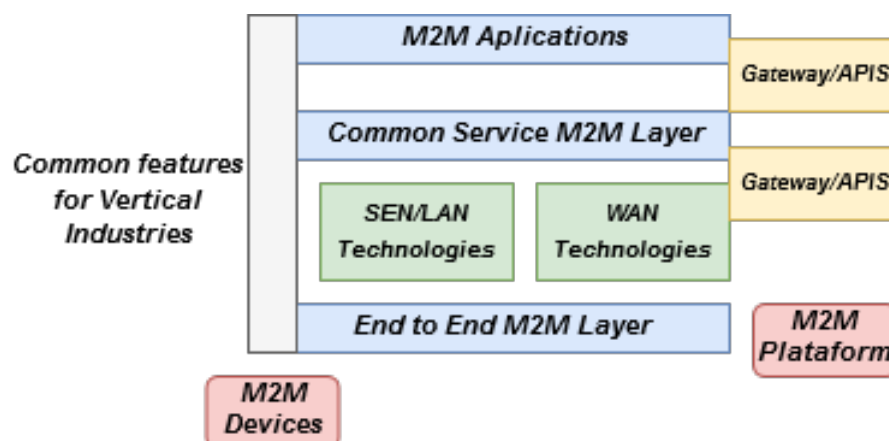


Figura 58 – Arquitetura M2M descrita por (SILVA, 2017)

Europeia estabeleceu a IoT-A (*Internet of Things Architecture*), que segundo (SILVA, 2017) criou um modelo de referência de arquitetura, definindo os principais blocos da maioria dos sistemas IoT. De acordo com (SILVA, 2017) a IoT-A é uma comissão europeia que permite que empresas possam capitalizar plataformas criadas para consumo. A IoT-A é constituída por blocos, definidos como visões, que são: Visão Física, Visão de Contexto, Visão Funcional, Visão de Informação e Visão de Implementação. Essa arquitetura foca em mecanismos abstratos em vez de arquiteturas que envolvem aplicativos concretos. De acordo com (SILVA, 2017) essa arquitetura é a mais completa, pois pode ser expandida para várias aplicações que usam IoT.

As informações descritas acima mostram que uma arquitetura padronizada para a IoT ainda é um desafio, não podendo de acordo com (SILVA, 2017) ser padronizada em um único sistema. Isso é devido a grande liberdade para o uso da IoT, as formas de conexão (Bluetooth, IEEE 802.11b, ZigBee entre outras), quantidades de canais e outros fatores mostrando que é difícil atualmente definir uma arquitetura universal para todas as aplicações que utilizam a IoT.

A.3 Desafios da Internet das Coisas

Por ser uma tecnologia em desenvolvimento, a IoT possui desafios para a sua consolidação. Os maiores desafios destacados por (SILVA, 2017) são a regulamentação, o protocolo de comunicação e a segurança. De acordo com (SILVA, 2017) no que diz respeito ao protocolo não foi definido nenhum padrão que abranja todas as aplicações, pois cada protocolo tende a ser eficiente para resolver um problema, mesmo com a quantidade enorme de opções, como o HTTP e o MQTT, as aplicações delas são restritas.

A presença da IoT no cotidiano já é enorme, é devido a isso a tecnologia é propensa a ter problemas de vulnerabilidade, invasão de privacidade e segurança. Para evitar tal problema (SILVA, 2017) fala em seu trabalho que a regulamentação é importante. Mas até o momento não existe nenhuma regulamentação ou nenhum órgão que esteja fazendo tal trabalho, é uma tarefa complicada regulamentar com eficiência a IoT. Até o momento (SILVA, 2017) diz que o único consentimento é que caso algum órgão chegue a tal ponto, qualquer projeto de IoT pode ser inviável, mas algo que vale ressaltar é que as legislações de segurança cibernética estabelecidas em alguns países abrangem pontos da tecnologia.

(SILVA, 2017) em seu trabalho fala sobre a vulnerabilidade da IoT, pois muitos produtos atualmente classificados como IoT não possuem plataformas voltada a segurança deixando não somente os dispositivos domésticos vulneráveis, mas também em meios de transporte, indústrias, sistemas de saúde, automação industrial e aplicações de logística, e para evitar problemas como ataques cibernéticos, medidas de segurança devem ser tomadas e proteger tais sistemas, críticos ou não.

Contudo (SILVA, 2017) diz que proteger a IoT não será tarefa fácil, pois com a quantidade de objetos, que está na casa dos bilhões, e suas inúmeras interações entre si, pessoas e outros dispositivos cria também uma quantidade enorme de possibilidades de ataques mal intencionados.

A.4 Componentes de uma Rede Baseada na Internet das Coisas

A implementação da IoT depende de redes de elementos heterogêneos segundo (SILVA, 2017) que utiliza sensores, atuadores, tecnologias inteligentes e nanotecnologias contribuindo para os serviços. Essa rede de serviços estará integrada em uma infraestrutura global com o *software* e *hardware* que serão utilizados para suportar as redes de informação. Os componentes físicos poderão interagir entre si, trocando informações sobre a mundo físico ao seu redor. Um resumo sobre os componentes é mostrado na figura 59.

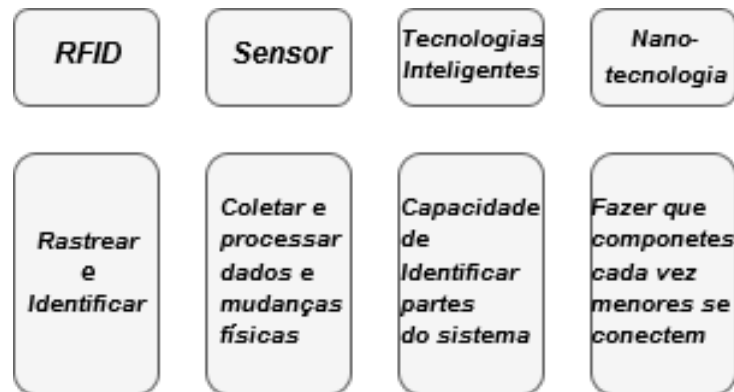


Figura 59 – Componentes de uma rede IoT (SILVA, 2017)

A.5 Aplicações da Internet das Coisas

A IoT é uma tecnologia bastante promissora, mesmo tendo seus desafios e problemas. São inúmeras as aplicações que podem utilizar o conceito da IoT, no futuro até eletrodomésticos estarão conectados a *internet* e partir dos hábitos de consumo dos habitantes da residência, poderão enviar uma lista de compras para o supermercado e em seguida o mesmo fazer a entrega dos produtos. De acordo com (SILVA, 2017) muitos domínios de aplicações serão impactados pela IoT, quase não há nenhuma área de aplicação que a tecnologia não possa desempenhar alguma funcionalidade e que possa trazer ganhos econômicos ao longo do tempo.

Uma das principais aplicações para a IoT é a industrial, pois segundo (SILVA, 2017) a tecnologia está desempenhando um papel crítico no que se refere a automação industrial, automatizando processos. Um dos principais aspectos mostrado por (SILVA, 2017) é a capacidade de controlar e monitorar as ferramentas usadas em uma linha de

produção, com a possibilidade de adquirir dados e melhorar a qualidade e a produtividade da mesma, que coloca a IoT em um contexto que se equipara as revoluções industriais.

Dentro desse contexto, (SILVA, 2017) diz que a aplicação de maior potencial será a de otimização de processos tornando as fábricas mais eficientes, com a intervenção mínima de mão-de-obra humana. Outras aplicações no âmbito industrial que valem ser destacadas são a manutenção preditiva e a otimização de inventários. A manutenção preditiva consiste em monitorar os maquinários, utilizando sensores, com intuito de evitar problemas de funcionamento e determinar o momento exato da manutenção, sem a necessidade de cronogramas. Já otimização de inventários seria a implementação de rotinas, que otimizam o reabastecimento de peças, de acordo com as informações passadas pelos sensores.

Outras áreas, que segundo (SILVA, 2017), em que a utilização da IoT se destaca são a urbana e médica. Nas aplicações urbanas a IoT pode ser utilizada para monitoramento da qualidade da água e do ar, na segurança pública, controle de tráfego, gerenciamento de recursos entre outras aplicações. Já na área médica ela pode ser usada para coletar informações do corpo humano sendo usadas em exames médicos ou até mesmo no acionamento de atendimento médico emergencial, controle de medição entre outras. Isso mostra o poder e a abrangência da IoT, podendo contribuir para o melhorar a qualidade de vida da população em geral.

APÊNDICE B – Padrão ZigBee

B.1 Introdução sobre o Zigbee

ZigBee é um padrão de comunicação sem fio que possui como objetivo um longo período de operação. A origem do nome ZigBee vem do fato desse padrão de comunicação trabalhar de forma semelhante às abelhas, que trocam informações entre si sobre a localização de fontes de néctar e outros recursos de interesse (FERNANDES, 2012).

Criado pela IEEE e a ZigBee Alliance, o padrão foi registrado com a norma IEEE 802.15.4, criando assim as diretrizes para a utilização da norma em redes de comunicação para controles industriais, redes domésticas, aplicações biomédicas e jogos onde o baixo custo, consumo e grandes períodos de operação são necessários. Assim como o Bluetooth, o ZigBee é classificada como uma rede do tipo ISM, *Industrial, Scientific and Medical*, que na maioria dos países não necessita de regulamentações para poder operar.

Segundo (FERNANDES, 2012) as redes baseadas em ZigBee são altamente imunes a interferências e possui a capacidade de comportar um grande número de dispositivos, teoricamente 65.536, com uma taxa de transferência de dados em torno de 256 Kbits/s. O padrão ZigBee está disponível em dois conjuntos, o primeiro é o ZigBee PRO, que é otimizada para aplicações em baixo consumo e redes que são compostas por um grande número de dispositivos sendo a mais usada, e a ZigBee que é usada para aplicações de baixo custo e com poucos componentes integrados na rede.

B.2 Tipos de Componentes ZigBee

Em uma rede ZigBee existem dois tipos de componentes na camada física, os FFD, *Full Function Devices* e os RFD, *Reduced Function Devices*. Os dispositivos classificados como FFD são os mais complexos em uma rede ZigBee, eles podem desempenhar papéis de roteador, coordenador e *end device*, podendo se comunicar com qualquer outro dispositivo presente na rede. Em contrapartida, um elemento RFD possui funcionalidades reduzidas, como por exemplo, não podendo ser um coordenador de rede sendo permitido para esse dispositivo somente se comunicar com o elemento coordenador. Comparando com o um elemento FFD, sua implementação é mais simples.

No que diz respeito a comunicação (FERNANDES, 2012) diz em seu trabalho que um elemento FFD pode comunicar-se com elementos RFDs ou outros FFDs, já os RFDs podem se comunicar somente com um FFD, isso acontece pois os RFDs são destinados para aplicações mais simples, como por exemplo, controle de atuadores e leitura

de sensores. Devido ao fato que esses elementos só podem se comunicar com um FFD de cada vez, o consumo de recursos em um RFD é menor, pois este não envia uma quantidade grande de dados. Algo interessante sobre os FFDs, presente na norma do ZigBee, é sobre a alimentação. Em uma rede, um elemento designado como FFD deve estar sempre ativo, significando que o elemento deve ser alimentado de forma ininterrupta, que é um fator importante em projetos que são alimentados por baterias, pois esta terá sua vida útil reduzida. De acordo com (FERNANDES, 2012), existem três tipos de classes de dispositivos lógicos, que são:

- O coordenador, que é responsável por formar a raiz da árvore. Pode ser utilizado também para ser uma ponte para interligar duas ou mais redes, para expansão. Em cada rede existe um elemento coordenador, e este é responsável por iniciar a rede, definir a frequência do canal de transmissão, identificadores e outros parâmetros;
- O roteador, que funciona como o nó intermediário da rede que replica os dados podendo aceitar outras ligações oriundos de outros dispositivos, comportando-se como um retransmissor para rede. Como os roteadores podem ser inseridos na rede, eles podem ser utilizados como nó de ligação para a expansão da rede;
- Os *end devices*, ou dispositivos de parada, são os componentes de fim da rede, são responsáveis por leitura de sensores e controle de atuadores e outros dispositivos, possuindo configurações para a comunicação com um roteador e coordenador, por esse motivo podem operar em baixo consumo, pois não necessitam estar em operação por longos períodos de tempo;

B.3 Protocolo de Comunicação ZigBee

Op protocolo de comunicação ZigBee é baseada na arquitetura LR-WPAN, *Low data Rate-Wireless Personal Network*. Ela é descrita em termos de blocos, em que cada bloco corresponde a uma camada da arquitetura e é responsável por uma funcionalidade do padrão, oferecendo serviços as camadas mais superiores e segundo (FERNANDES, 2012) a organização da arquitetura segue o padrão de OSI, *Open System Interconnection*, que utiliza sete camadas.

(FERNANDES, 2012) fala em seu trabalho que no ZigBee existem uma divisão na organização do padrão, em que a norma IEEE 802.15.4 define a camada física PHY e o MAC, enquanto a ZigBee Alliance define as camadas de rede e as aplicações. A camada física PHY é a mais próxima do hardware, que se comunica e controla um transceptor, permitindo a transmissão e recepção por meio de ondas eletromagnéticas de rádio, utilizando como o modo de acesso o DSSS, em que esta camada é responsável pela ativação

e desativação do transmissor, detecção de potência no canal e indicação de qualidade dos pacotes recebidos.

A camada MAC, *Medium Access Control*, é responsável por fornecer interface de comunicação entre a camada física e a de rede, gerando e reconhecendo os endereços de rede desempenhando as funções de acessar os canais, gerenciar os *beacons*, validação dos *frames* e relatório de entrega dos mesmo, assim como a associação de dissociação de nós na rede.

A camada de rede é aquela encarregada de fazer a interface entre a as camadas MAC e de aplicação, além de ter a função de identificar novos componentes na vizinhança da rede, construir redes de reencaminhamento, que é o processo de selecionar o caminho para o envio dos dados para o nó de destino. Como característica, de acordo com (FERNANDES, 2012), possui um alto grau de segurança e baixo consumo.

A camada de aplicação é responsável por abrigar e interagir com os objetos de aplicação, sendo um objeto de aplicação o *software* que controla um módulo ZigBee em um ponto de parada, de acordo com (FERNANDES, 2012) cada módulo ZigBee suporta até 240 objetos de aplicação. Existe uma subcamada importante em uma rede ZigBee, que é a API. Ela apresenta ferramentas de como criar um perfil para protocolo como o *discovery* e *binding*. O primeiro descobre pontos ativos no raio de alcance de um dispositivo, e o segundo une dois ou mais dispositivos de acordo com a necessidade.

O padrão ZigBee possui mecanismos de segurança nas camadas de rede e de suporte à aplicação. Cada camada é responsável por seu *frame*. Alguns serviços incluem método de envio das chaves, proteção dos *frames* e gestão de dispositivos.

B.4 Parâmetros Técnicos do ZigBee

O protocolo ZigBee possui três bandas de frequência utilizáveis, de acordo com (FARAHANI, 2011). Os módulos podem operar nas frequências de 868 MHz a 868.6 MHz, banda 868 MHz, 902 MHz a 928 MHz, correspondente a banda de 915 MHz e 2.4 GHz a 2.4835 GHz, banda de 2.4 GHz. A banda de 868 MHz são utilizadas na Europa para as mais diversas aplicações enquanto as bandas de 915 MHz e 2.4 GHz são utilizadas para aplicações industriais, (FERNANDES, 2012) complementa essas informações dizendo que a banda de 915 MHz são utilizadas na América do Norte, enquanto a banda de 2.4 GHz para aplicações globais.

De acordo com (FARAHANI, 2011) a norma IEEE 802.15.4 informa que os transceptores projetados devem suportar tanto as frequências para as bandas de 868 MHz e 915 MHz, na maioria dos dispositivos essas frequências são agrupadas e chamadas de faixa de frequência 868/915 MHz. (FARAHANI, 2011) diz ainda que existe uma especificação

obrigatória para a faixa de frequência 868/915 MHz, e duas opcionais, por mais que a especificação obrigatória seja de fácil implementação ela fornece taxa de transmissão baixas, entre 20 Kbit/s e 40 Kbits/s, por isso caso um usuário queira usar taxas maiores ele pode usar as especificações opcionais, contudo o dispositivo deve ser capaz de fornecer as especificações obrigatórias. No que diz respeito aos canais utilizados pelo ZigBee, a banda de 2.4 GHz possui 16 canais, a de 915 MHz possui 10 canais, sem contar os opcionais, e a banda de 868 possui apenas um.

O padrão ZigBee utiliza as modulações BPSK, (*Binary Phase Shift Keying*), ASK (*Amplitude Shift Keying*) e o O-QPSK (*Offset-Quadrature Phase Shift Keying*). No ZigBee, e nas redes *wireless* em geral que usam a norma IEEE 802.15.4, possuem uma robustez a mais devido ao uso do DSSS, *Direct Sequence Spread Spectrum* ou do PSSS, *Parallel Sequence Spread Spectrum*, pois estas técnicas melhoram o desempenho dos receptores em um ambiente de multi caminho. A tabela 9 mostra algumas especificações do ZigBee, presentes no trabalho de (FARAHANI, 2011).

Tipo ou Classe	Frequência (MHz)	Tipo de Modulação	Número de Canais	Taxa de Bit(Kbit/s)	Método de Espalhamento
Padrão	868-868.6	BPSK	1	20	DSSS-Binário
Padrão	902-928	BPSK	10	40	DSSS-Binário
Opcional	868-868.6	ASK	1	250	DSSS- 20 Bits
Opcional	902-928	ASK	10	250	PSSS- 5 Bits
Opcional	868-868.6	O-QPSK	1	100	Ortogonal- 16
Opcional	902-928	O-QPSK	10	250	Ortogonal- 16
Padrão	2400-2483.5	O-QPSK	16	250	Ortogonal- 16

Tabela 9 – Resumo dos parâmetros técnicos do ZigBee

B.5 Topologias e Modos de Operação das Redes ZigBee

As redes do ZigBee podem ser implementadas de duas maneiras. O primeira delas é o modo *Beacon*, neste modo todos os dispositivos roteadores sinalizam para outros da mesma rede, enquanto os outros dispositivos não precisam sinalizar, mas devem estar devidamente configurados para sentir o período de sinalização, permitindo que os elementos de parada fiquem em modo de baixo consumo.

No modo *Non-Beacon* os elementos ficam com seus receptores ativos. De acordo com (FERNANDES, 2012) a camada MAC é responsável pelo gerenciamento da transmissão dos *frames*, usando o método CSMA/CA, *Carrier Sense Multiple Acces with Collision Avoidance*. Neste método os nós verificam individualmente checam o canal antes da transmissão, evitando assim transmissões simultâneas. Caso no momento o canal esteja livre o nó inicia a transmissão para o canal, contudo se for detectada a possibilidade

de alguma colisão de *frames*, a transmissão é interrompida e o nó espera por um período de tempo aleatório antes de outra tentativa de transmissão.

As redes ZigBee podem apresentar três tipos de topologias de acordo com (FERNANDES, 2012), que são: árvore, estrela e malha, a figura 60 mostra tais topologias. A topologia estrela, figura 60a, é formada por um coordenador e vários dispositivos pontos de parada, usando o esquema mestre-escravo, em que o coordenador desempenha o papel de mestre e os outros dispositivos o de escravo. Nesta topologia os elementos escravos podem ser do tipo FFD ou RFD, enquanto o mestre é obrigatoriamente um FFD. Outro detalhe é que os dispositivos de paradas são bem espaçados e estão eletricamente isolados, passando informações pelo coordenador e só se comunicam com o mesmo, não sendo capazes de formar redes em malha ou *multi-hop*.

Na topologia em malha, figura 60b, cada nó de rede pode se comunicar com outros nós dentro da rede que esteja em seu alcance, segundo (FERNANDES, 2012) essa topologia não opera em modo *Beacon*, mas são mais robustas e tolerantes a falhas. Já a topologia em árvore, figura 60c, ou *cluster tree topology*, é parecida com a topologia estrela, mas a diferença consiste em que o coordenador pode se conectar a elementos FFDs, nós FFDs e elementos RFDs, conseguindo assim crescer a rede.

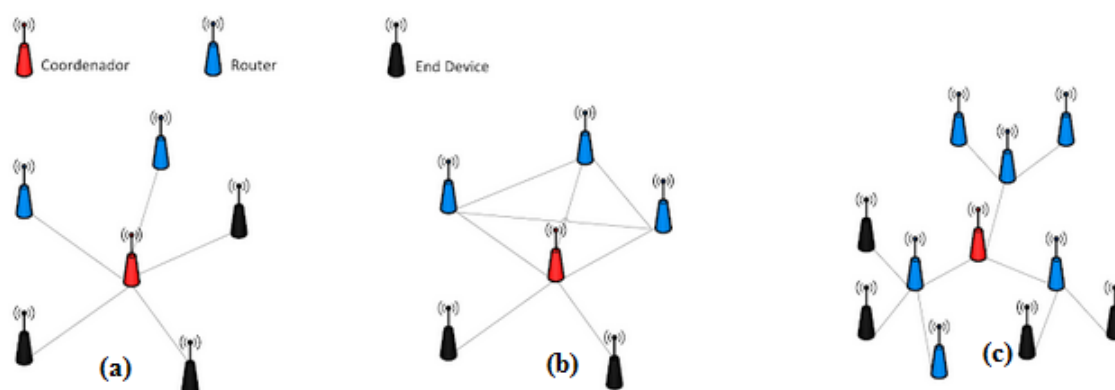


Figura 60 – Tipos de redes ZigBee.(FERNANDES, 2012)

B.6 Comparativo entre ZigBee, Bluetooth e IEEE 802.11b

A comparação entre esses padrões de comunicação sem fio, ajuda a compreender a diferença entre ZigBee e os padrões já estabelecidos como o Bluetooth e o padrão IEEE 802.11b, popularmente conhecida como Wi-Fi. De acordo com (FARAHANI, 2011) todos esses padrões podem operar com a frequência de 2.4 GHz, justificando a escolha para tal análise.

([FARAHANI, 2011](#)) em seu livro diz que o padrão IEEE 802.11b possui um raio de operação relativamente grande, variando entre 30 m a 100 m de alcance e uma alta taxa de transferência de dados, algo em torno de 11 Mbits/s. Tal características fazem que o IEEE 802.11b seja muito utilizado para conexões de *internet* sem fio. Já o Bluetooth possui um raio de alcance entre 10 m e 30 m, e uma taxa de transferência de dados um pouco abaixo de 3 Mbits/s. De acordo com ([FARAHANI, 2011](#)), uma das aplicações mais populares do Bluetooth é na utilização de fones de ouvido sem fio, ou *headsets*, em que o Bluetooth é o meio de comunicação entre o fone e um celular por exemplo.

O ZigBee possui a menor taxa de transferência de dados entre os três, e é menos complexo, não sendo possível utilizá-lo em aplicações em que a taxa de transferência de dados seja superior a 1 Mbits/s, como conexão com a *internet* ou reprodução de músicas. Contudo ([FARAHANI, 2011](#)) diz que para aplicações sem fio que não seja muito complexas como envio e recepção de comandos, controle de atuadores e leitura de sensores o ZigBee é mais indicado devido ao baixo custo e consumo, sendo uma poderosa opção.

APÊNDICE C – Exemplos de Descrições em Verilog-A

C.1 Descrição de um Resistor

```

// Linear resistor (resistance formulation)
`include "disciplines.vams"
module resistor (p, n);
  parameter real r=0; //resistance (Ohms)
  inout p, n;
  electrical p, n;

  analog
    V(p,n) <+ r* I(p,n);
endmodule

```

Figura 61 – Exemplo de descrição de resistor em Verilog-A, adaptado de (KUNDERT; ZINKE, 2006).

C.2 Descrição de um Circuito Simples

```

//A simple circuit
`include "disciplines.vams"
`include "vsrc.vams"
`include "resistor.vams"
module simpl_ckt;
  electrical n;
  ground gnd;

  vsrc #(.dc(1)) V1(n, gnd);
  resistor #(.r(1k)) R1(n, gnd);
endmodule

```

Figura 62 – Exemplo de descrição de um circuito simples em Verilog-A, adaptado de (KUNDERT; ZINKE, 2006).

Anexos

ANEXO A – Primeiro Anexo

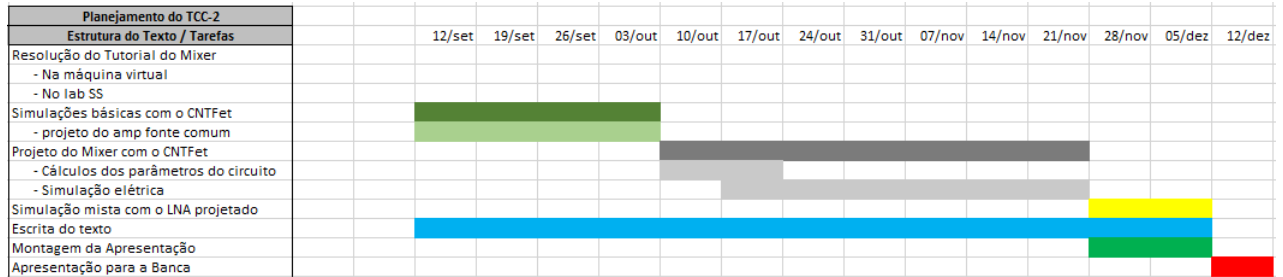


Figura 63 – Cronograma do Trabalho de Conclusão de Curso 2

ANEXO B – Segundo Anexo

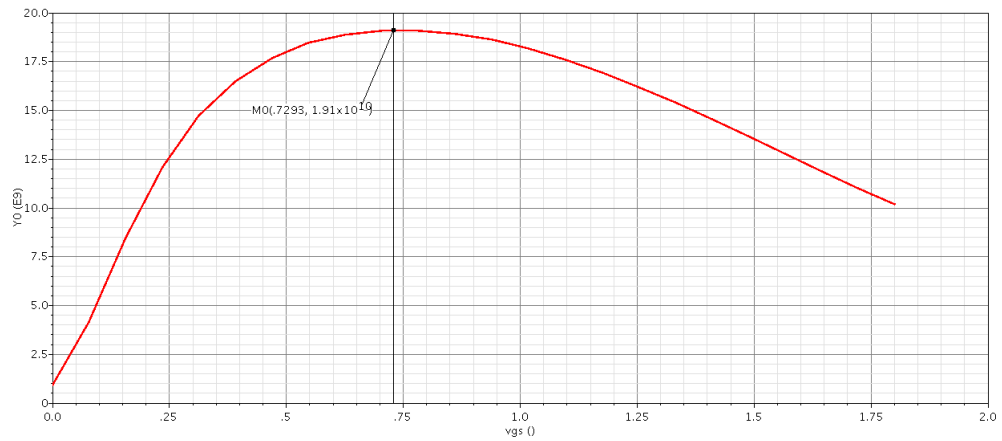


Figura 64 – Curva de frequência de trânsito para o transistor A, largura de porta de 5 μm .

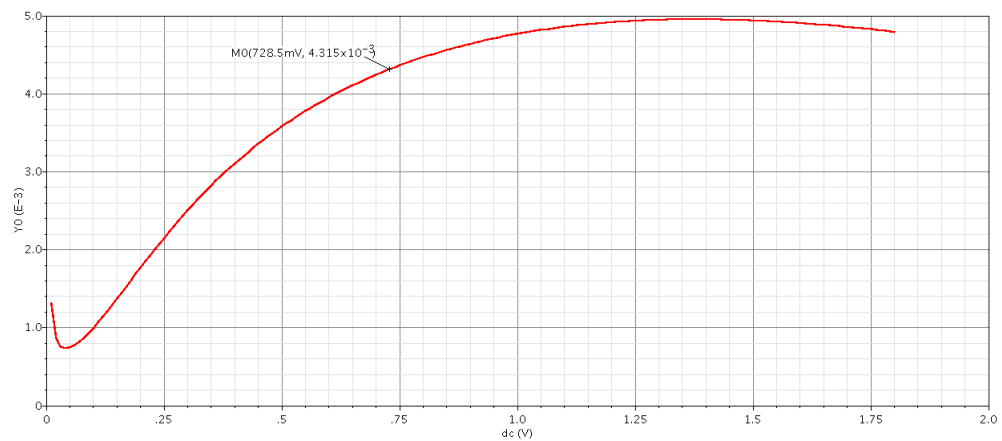


Figura 65 – Curva de transcondutância para o transistor A, largura de porta de 5 μm .

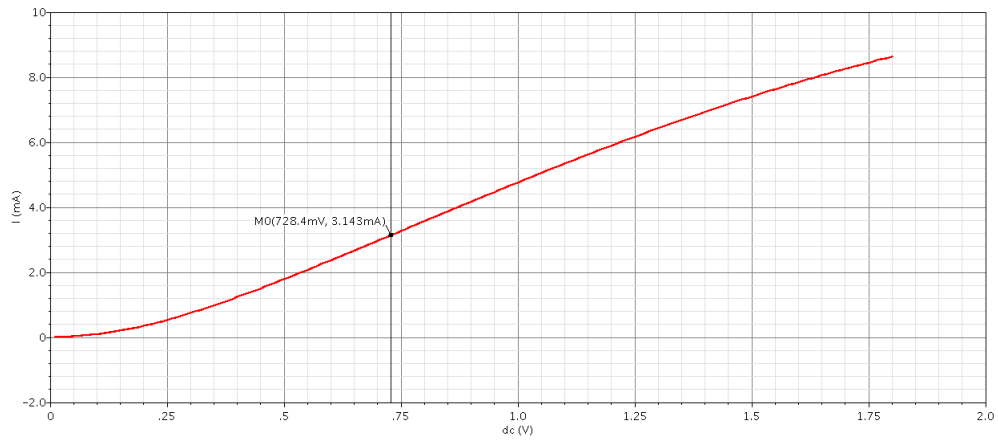


Figura 66 – Curva de corrente de dreno I_d para o transistor A, largura de porta de $5 \mu m$.

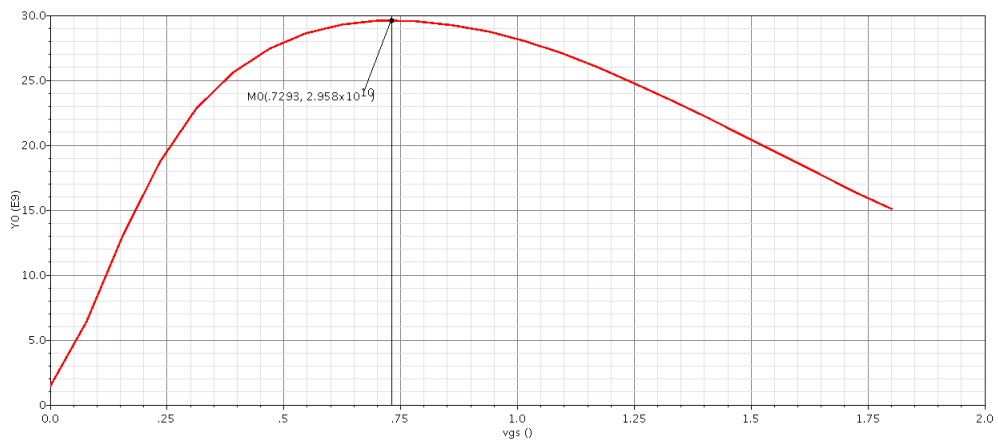


Figura 67 – Curva de frequência de para o transistor B, largura de porta de $10 \mu m$.

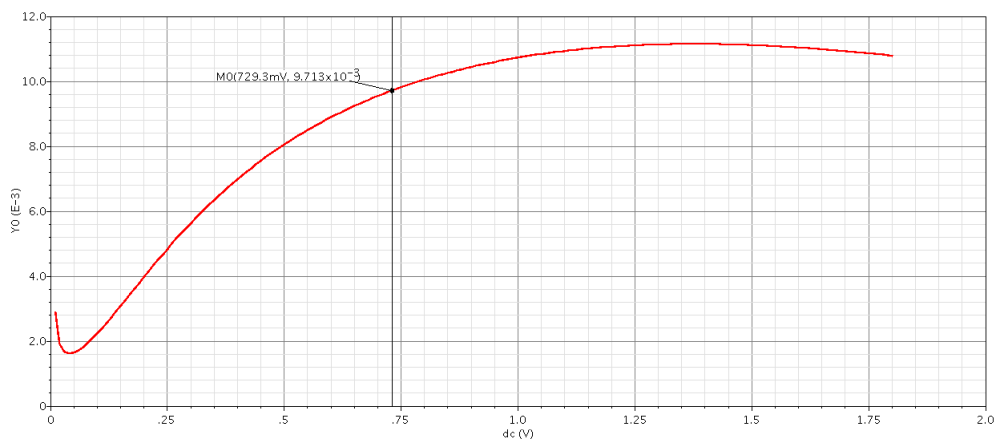


Figura 68 – Curva de transcondutância para o transistor B, largura de porta de $10 \mu m$.

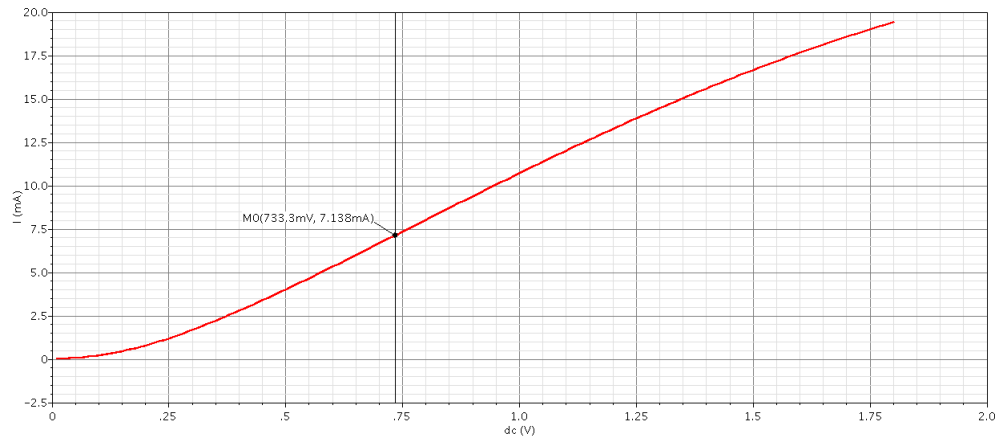


Figura 69 – Curva de corrente de dreno I_d por tensão V_{gs} . Corrente (mA) x V_{gs} (V) para o transistor B, largura de porta de $10 \mu m$.

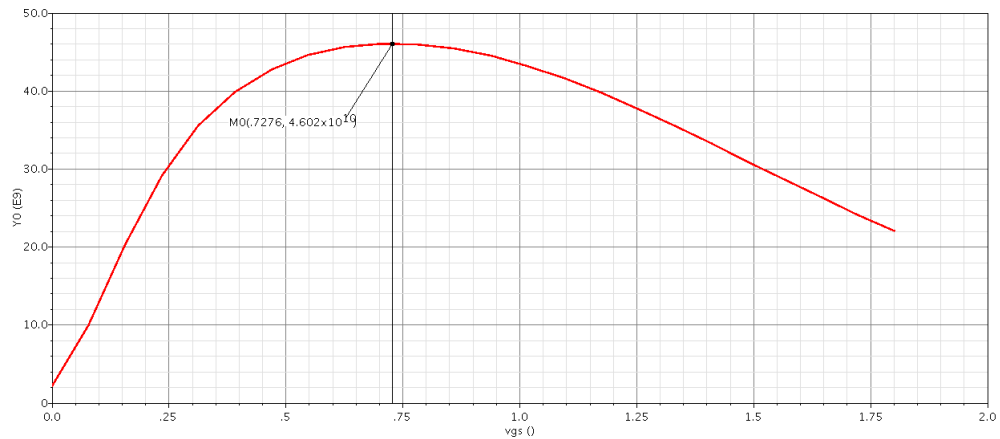


Figura 70 – Curva de frequência de trânsito para o transistor C, largura de porta de $40 \mu m$.

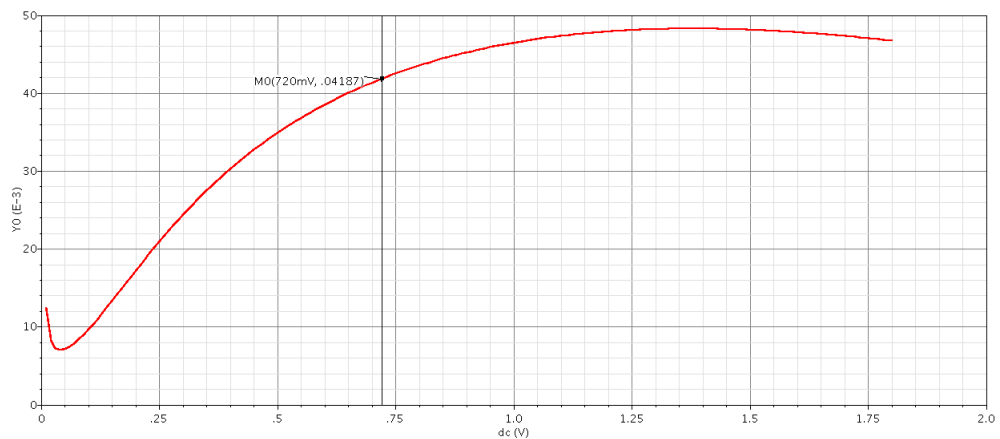


Figura 71 – Curva de de transcondutância para o transistor C, largura de porta de $40 \mu m$.

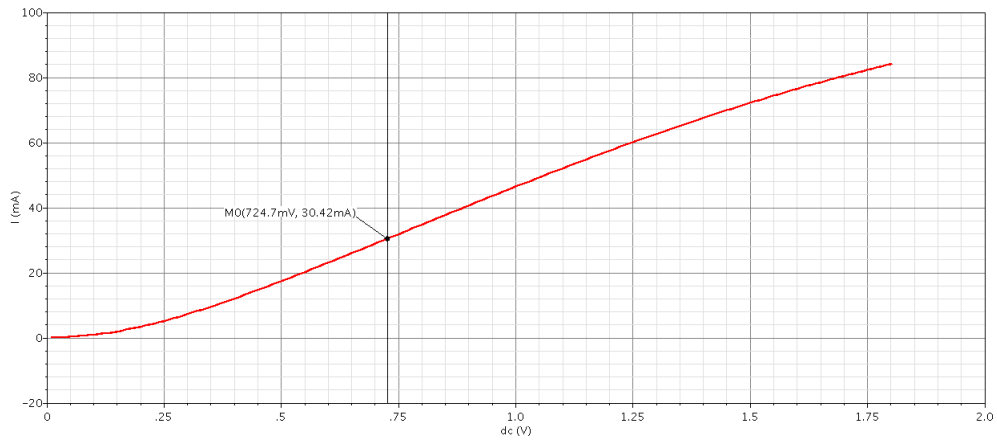


Figura 72 – Curva de corrente de dreno I_d para o transistor C, largura de porta de 40 μm .

ANEXO C – Terceiro Anexo

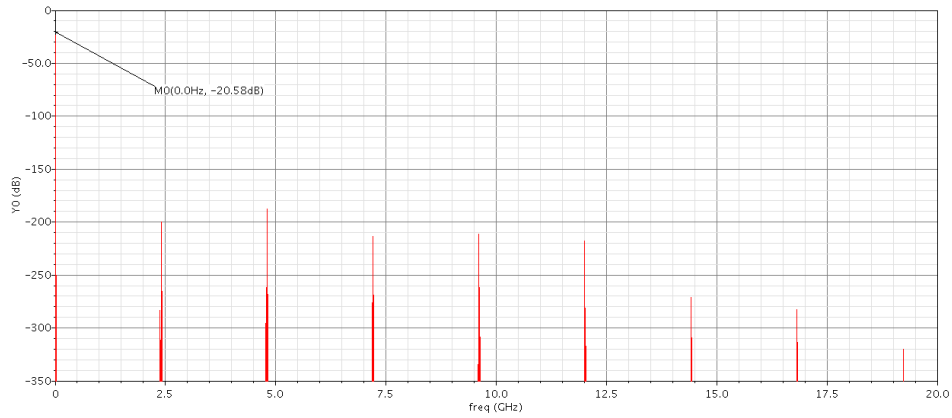


Figura 73 – Resultado de simulação de harmônicos para determinação do consumo de potência, para o misturador com porcentagem nula de nanotubos metálicos.

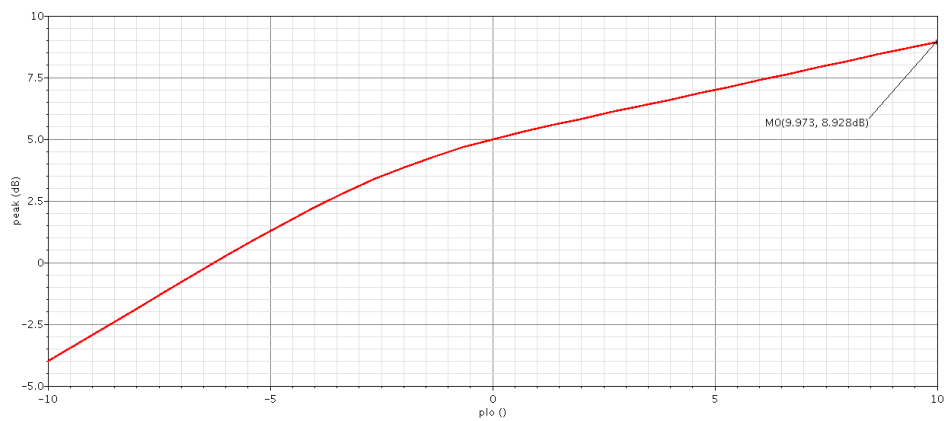


Figura 74 – Curva de conversão de ganho para o misturador intermediário.

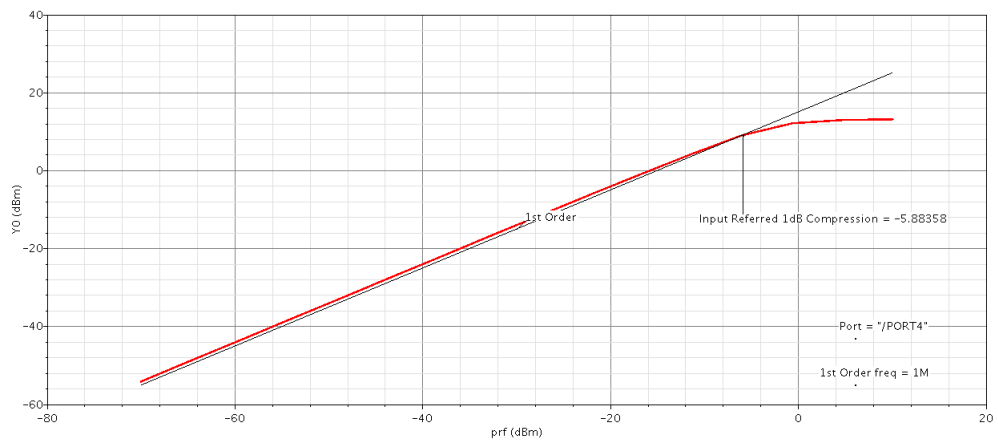


Figura 75 – Curva de P_{1dB} para misturador intermediário.

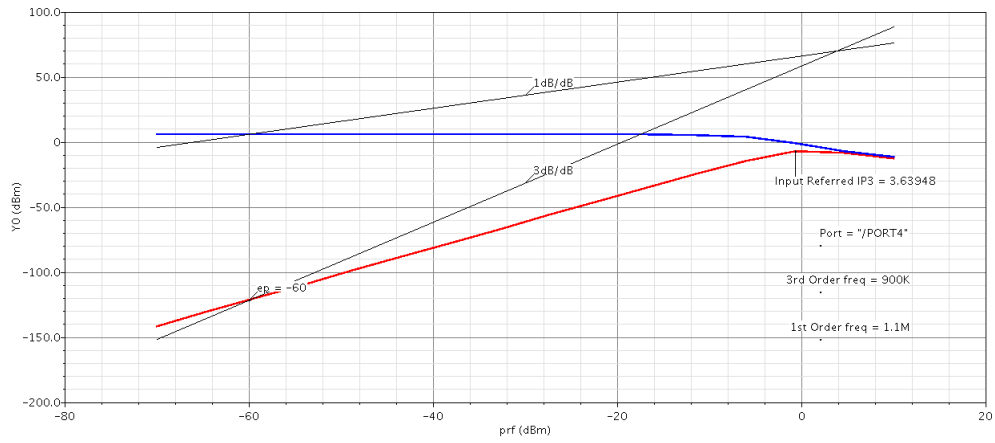


Figura 76 – Curva de IP_3 para o misturador intermediário.

ANEXO D – Quarto Anexo

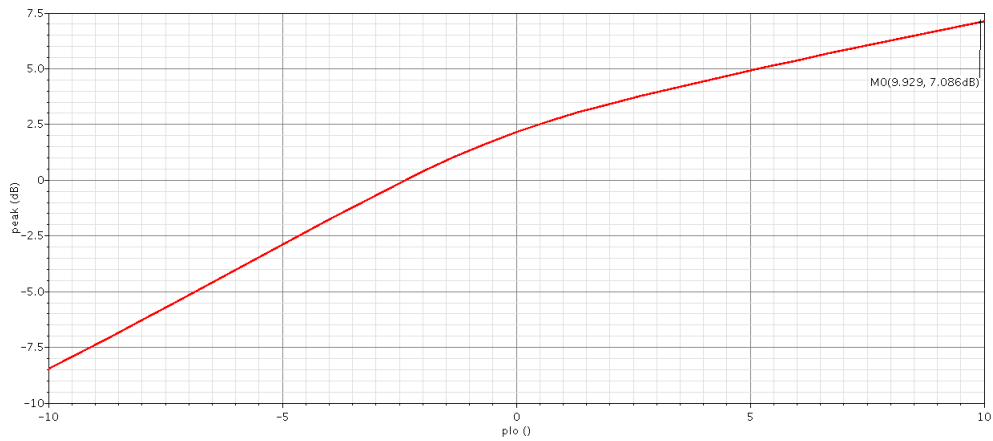


Figura 77 – Curva de conversão de ganho para o misturador de 0.4%.

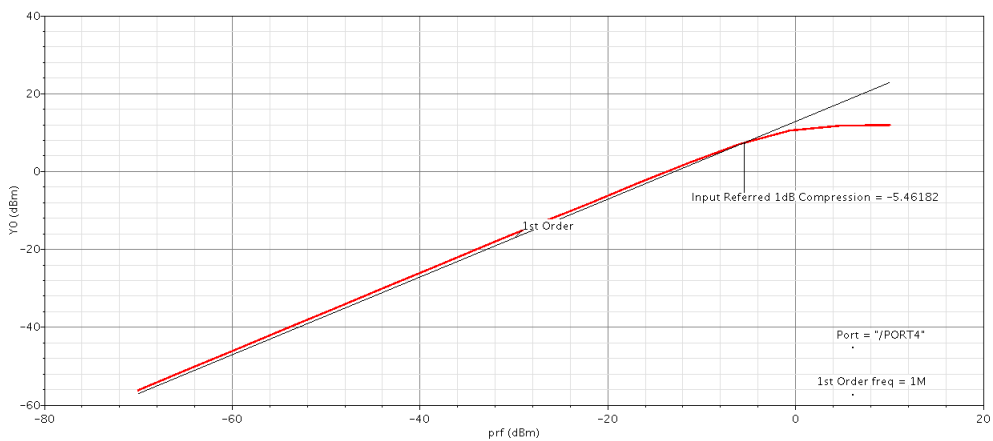


Figura 78 – Curva de P_{1dB} para o misturador 0.4% de nanotubos metálicos.

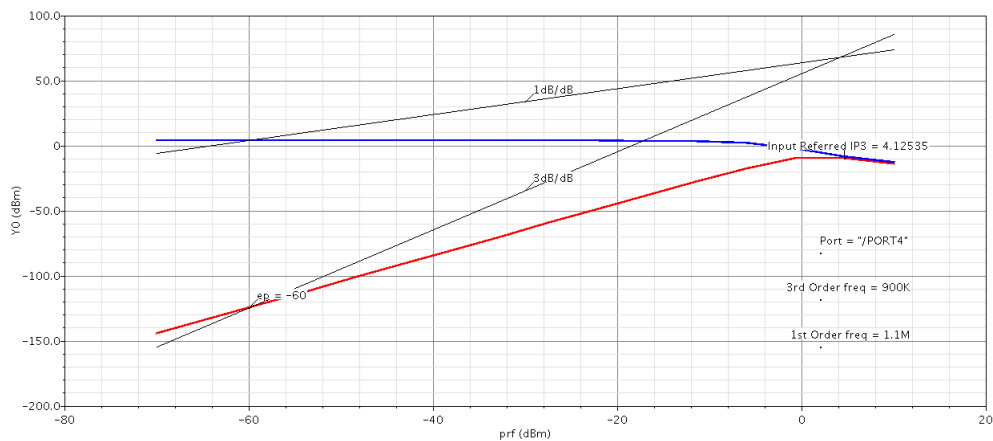


Figura 79 – Curva de IP_3 para o misturador com 0.4% de nanotubos metálicos.

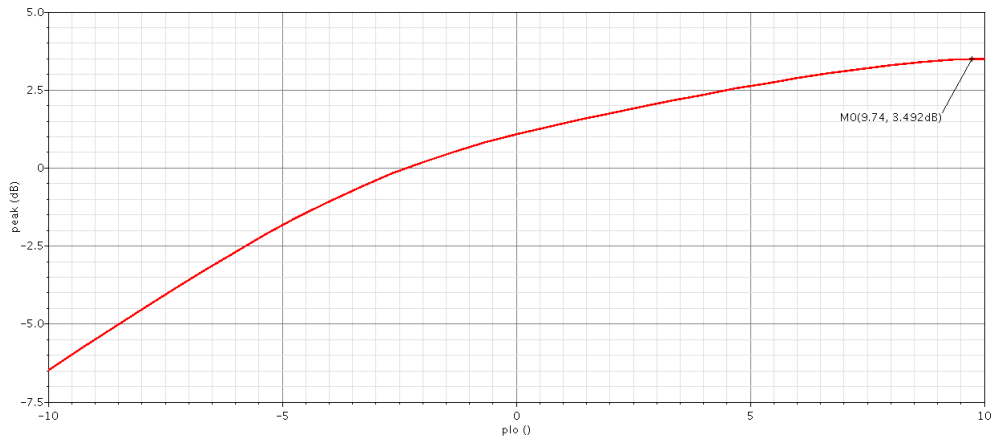


Figura 80 – Curva de conversão de ganho para o misturador de 1%.

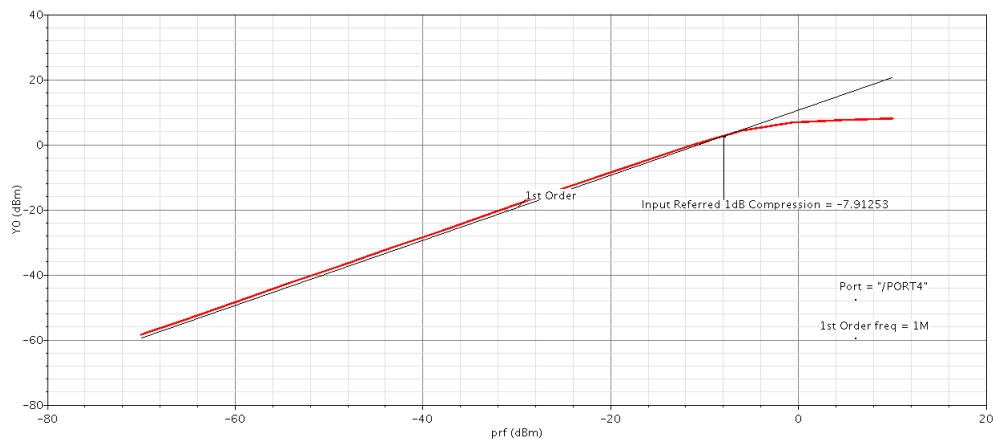


Figura 81 – Curva de P_{1dB} para o misturador 1% de nanotubos metálicos.

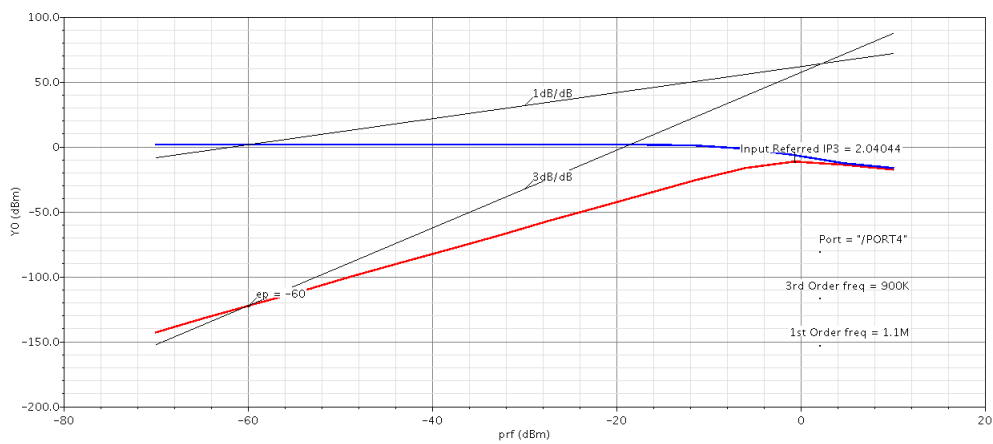


Figura 82 – Curva de IP_3 para o misturador com 1% de nanotubos metálicos.

ANEXO E – Quinto Anexo

```
// VerilogA for toc2, mixer, veriloga
//modelo de um misturador de frequencias diferencial
`include "constants.vams"
`include "disciplines.vams"

module mixer(inpos,inneg,porpos,porneg,outpos,outneg,avdd,agnd);//declarando nos do misturador
//parametros para modelamento de ruído termico
parameter real r=1 from(0:inf);
parameter real rpor=1 from(0:inf);
parameter real dc=0.5;
parameter real gain1=4.472;//ganho
parameter real gain2=4.472;//ganho
////////////////////////////////////
parameter real rdiss=324;
////////////////////////////////////
parameter real fator=0.5;//fator de proporcionalidade
////////////////////////////////////
input inpos,inneg;//tipo de no das entradas
input porpos,porneg;//tipo de no das portadoras

output outpos,outneg;//tipo de no das saidas
inout avdd,agnd;//tipo de no das referencias de alimentacao e terra

//natureza dos nos
electrical inpos,inneg;
electrical porpos,porneg;
electrical outpos,outneg;
electrical avdd,agnd;
//inicio da logica do misturador de frequencias
analog begin
//modelamento do ruído termico na entrada do sinal
V(inpos,agnd)<+r*I(inpos,agnd)+2*dc;
V(inneg,agnd)<+r*I(inneg,agnd)+2*dc;

V(inpos,agnd)<+white_noise(4*'P_K*$temperature*r,"thermal");//ruído termico
V(inneg,agnd)<+white_noise(4*'P_K*$temperature*r,"thermal");//ruído termico
////////////////////////////////////
//modelo do ruído termico na entrada dos osciladores locais
```

Figura 83 – Modelo do misturador em Verilog-A.

```
//modelo do ruído termico na entrada dos osciladores locais
//V(porpos,agnd)<+rpor*I(porpos,agnd)+2*dc;
//V(porneg,agnd)<+rpor*I(porneg,agnd)+2*dc;

V(porpos,agnd)<+white_noise(4*'P_K*$temperature*rpor,"thermal");//ruído termico
V(porneg,agnd)<+white_noise(4*'P_K*$temperature*rpor,"thermal");//ruído termico
////////////////////////////////////
V(outpos,agnd)<+((fator*(V(inneg,agnd)*V(porpos,agnd))));
V(outneg,agnd)<+((fator*(V(inpos,agnd)*V(porneg,agnd))));
////////////////////////////////////
V(avdd,agnd)<+rdiss*I(avdd,agnd);//modelando dissipacao de potencia
end
endmodule
```

Figura 84 – Modelo do misturador em Verilog-A.