

Universidade de Brasília - UnB Faculdade UnB Gama - FGA Engenharia Eletrônica

### Desenvolvimento de estimulador elétrico paraciclismo FES

Autor: Gabriel Genari Carmona e Tiago Rodrigues Pereira Orientador: Dr. Roberto de Souza Baptista

> Brasília, DF 2022



## Desenvolvimento de estimulador elétrico paraciclismo FES

Monografia submetida ao curso de graduação em (Engenharia Eletrônica) da Universidade de Brasília, como requisito parcial para obtenção do Título de Bacharel em (Engenharia Eletrônica).

Universidade de Brasília - UnB Faculdade UnB Gama - FGA

Orientador: Dr. Roberto de Souza Baptista

Brasília, DF 2022

Gabriel Genari Carmona e Tiago Rodrigues Pereira

Desenvolvimento de estimulador elétrico paraciclismo FES/ Gabriel Genari Carmona e Tiago Rodrigues Pereira. – Brasília, DF, 2022-

109 p. : il. (algumas color.) ; 30 cm.

Orientador: Dr. Roberto de Souza Baptista

Trabalho de Conclusão de Curso – Universidade de Brasília - Un<br/>B Faculdade Un B ${\rm Gama}$  - FGA , 2022.

1. Palavra-chave<br/>01. 2. Palavra-chave<br/>02. I. Dr. Roberto de Souza Baptista. II. Universidade de Brasília. III. Faculdade Un<br/>B Gama. IV. Desenvolvimento de estimulador elétrico paraciclismo FES

#### Desenvolvimento de estimulador elétrico paraciclismo FES

Monografia submetida ao curso de graduação em (Engenharia Eletrônica) da Universidade de Brasília, como requisito parcial para obtenção do Título de Bacharel em (Engenharia Eletrônica).

Trabalho aprovado. Brasília, DF, 28 de Fevereiro de 2022:

Dr. Roberto de Souza Baptista Orientador

Dra. Cláudia Patricia Ochoa Diaz Convidado 1

Dr. Euler de Vilhena Garcia Convidado 2

> Brasília, DF 2022

Este trabalho é dedicado e todas as pessoas com algum tipo de deficiência, que superam os desafios do dia a dia com a maior força de vontade que conseguem arranjar.

# Agradecimentos

Agradeço aos meus pais por possibilitarem minha formação sempre incentivando meu aprendizado e apoiando minhas decisões, mesmo nos momentos mais difíceis.

Aos meus amigos e familiares por sempre estarem comigo e me ensinarem árduas lições de perseverança e descontração.

À UnB que me proporcionou um ambiente de aprendizado muito maior do que imaginei, me ajudando a descobrir minhas habilidades e sonhos.

Aos integrantes da equipe EMA, por compartilharem suas experiências e me mostrarem a realidade e como ajudar com tecnologias assistivas.

Ao meu orientador por mostrar o caminho em uma época difícil, ajudando a superar desafios e conquistar oportunidades.

#### - Gabriel Genari Carmona

Agradeço primeiramente aos meus pais e família, que me incentivaram e continuam incentivando nas conquistas obtidas na vida.

Aos meus amigos mais queridos, que me ajudaram durante os períodos de aperto e das gargalhadas arrancadas em momentos de alegria.

À UnB, os professores e funcionários, que me proporcionaram um bom suporte para carreira profissional e acesso à educação superior de graça e de qualidade.

Aos integrantes da equipe EMA, que me mostraram oportunidades e compartilharam lições de vida nos projetos de tecnologia assistiva.

Ao meu orientador, que me mostrou oportunidades de vivência sem precedentes e foi sempre prestativo na solução de dúvidas e desafios.

#### - Tiago Rodrigues Pereira

### Resumo

A Estimulação Elétrica Funcional (FES) é uma técnica utilizada para tratamento em pessoas com paralisia motora. Dentre os grupos que são afetados por essa debilitação estão os que sofreram uma lesão medular. Dentre as possíveis plataformas de reabilitação que aplicam o FES existe o ciclismo, no qual é desenvolvido um sistema na Universidade de Brasília. Um dos principais equipamentos para ciclismo FES é o eletroestimulador (EE). Sendo responsável pela produção dos pulsos elétricos que geram movimento nos músculos paralisados. Esse trabalho descreve o desenvolvimento, implementação e validação de um sistema EE voltado para aplicação no ciclismo FES. A sua versão final permite o uso de até 2 canais em paralelo controlados por um microcontrolador central. Em que, cada canal é um conjunto de um gerador de sinal e um circuito de saída de potência. O circuito de saída foi baseado na configuração com um conversor tensão-corrente, um espelho de corrente Wilson seguido por um circuito ponte H. No caso do circuito de ponte H foram utilizados MOSFETs de canal N e, para o espelho de corrente, transistores BJT que atendiam aos requisitos de potência levantados. A saída do circuito de EE fornece um sinal bifásico de geometria quadrada para faixa de operação de: largura de pulso de 100 a 1000  $\mu$ s, frequência de 250 Hz e intensidade de corrente de até 100 mA para carga resistiva de até 1 k $\Omega$ . O conjunto do circuito gerador de sinais e de saída foi desenvolvido e validado usando testes computacionais e testes de bancada, resultando em erro médio absoluto de 3.95 mA para a intensidade de corrente e de  $15.42 \ \mu \text{s}$  para a largura de pulso. A adição da ponte H simplificou o sistema, eliminando a necessidade de uma fonte simétrica de  $\pm 101$  VDC para geração de sinal bifásico. O circuito de baixa tensão de conversão tensãocorrente não necessita de fonte simétrica para correta operação, entretanto a dificuldade de compra de amplificadores operacionais de fonte simples com alto *slew rate* impossibilitou a implementação de uma versão sem alimentação simétrica. Comparando o EE desenvolvido com o equipamento comercial RehaStim temos a equiparação da maioria dos parâmetros de estimulação. As diferenças se encontram na maior faixa de operação para os parâmetros de estimulação, passo menor de ajuste e a ausência de um detector de impedância no EE desenvolvido.

Palavras-chave: Estimulador elétrico, FES, Lesão medular, Ciclismo.

## Abstract

Functional Electrical Stimulation (FES) is a technique used to treat people with motor paralysis. By this impairment, some have suffered spinal cord injury. One of the possible rehabilitation platforms is the FES cycling, where a system is under development at the University of Brasília. One of the main components for FES cycling is the electro stimulator (EE), responsible for producing the electrical pulses that generate movement in paralyzed muscles. This work describes the development, implementation and validation of an EE system applied in FES cycling. Its final version allows up to 2 channels in parallel controlled by a central microcontroller, on which each channel is a set of signal generator circuits and a power output circuit. The output circuit is based on a voltage-current converter, a Wilson current mirror and an H-bridge circuit. N-channel MOSFETs were used on the H-bridge and BJT transistors on the current mirror that met the raised power requirements. The EE circuit output provides a square two-phase signal for an operating range of pulse width from 100 to 1000  $\mu$ s, frequency of 250 Hz and current intensity up to 100 mA for resistive load up to 1 k $\Omega$ . The signal generator and output circuit were developed and validated using computational simulations and bench tests, resulting in a mean absolute error of 3.95 mA for the current intensity and 15.42  $\mu$ s for the pulse width. The addition of the H-bridge simplified the system, eliminating the need for a  $\pm 101$  VDC symmetric source for two-phase signal generation. The low voltage voltagecurrent conversion circuit does not need a symmetric power supply for correct operation. However, the challenges faced when purchasing single source operational amplifiers with a high slew rate made it impossible to implement a version without a symmetrical power supply. Comparing the developed EE with the commercial equipment RehaStim, most parameters are equivalent. The differences between both are the higher operating range for the stimulation parameters, smaller adjustment step and the absence of an impedance detector in the developed EE compared to RehaStim.

Key-words: Electrical Stimulator, FES, Spinal Cord Injury, Cycling.

# Lista de ilustrações

Figura 1 –	Corte sagital com vista medial do encéfalo humano. Fonte: (TOR- TORA; DERRICKSON, 2016)	21
Figura 2 –	Estrutura de um neurônio padrão. Em Cinza: Dendritos; Amarelo:	
	Corpo Celular; Verde: Axônio; Vermelho: Terminais axônicos e botões	
	sinápticos. Fonte: (TORTORA; DERRICKSON, 2016)	22
Figura 3 –	Potencial de ação de um neurônio típico. Fonte: Alterado de (TOR-	
	TORA; DERRICKSON, 2016)	23
Figura 4 –	Origem e inserção dos músculos na articulação do cotovelo. Fonte:	
	(TORTORA; DERRICKSON, 2016)	24
Figura 5 –	Organização do músculo esquelético. Fonte:(GUYTON et al., 2017)	25
Figura 6 –	Medula Espinal e suas ramificações. Fonte: (TORTORA; DERRICK-	
	SON, 2016)	27
Figura 7 –	Eletrodos autoadesivos para FES e aplicações	30
Figura 8 –	Piloto Estevão Lopes utilizando sistema de ciclismo assistido da equipe	
	EMA nas duas edições da Competição Cybathlon	32
Figura 9 –	Protocolo de estimulação do quadríceps esquerda (Canal 1), ângulos	
	e sinal na faixa laranja. Faixa verde é o período de estimulação do	
	quadríceps direito (Canal 2)	33
Figura 10 –	Sistema de Ciclismo FES da Equipe EMA	34
Figura 11 –	Estimulador Elétrico Rehastim. Fonte: (SCHAUER; BEHLING, 2009) .	35
Figura 12 –	Diagrama de blocos de um sistema de EE	38
Figura 13 –	Circuito gerador de pulsos proposto por (CHENG et al., 2004). $\ldots$ .	39
Figura 14 –	Exemplo de modulação PAM. Fonte: (SOUZA et al., 2017)	40
Figura 15 –	Circuito típico de um sistema FES baseado em transformador. Fonte:	
	(CHENG et al., 2004)	40
Figura 16 –	Topologia de saída desenvolvida em (WU; YOUNG; KUO, 2002) $\ $	41
Figura 17 –	Circuito de saída básico TEREFES. Fonte: (BRUNETTI et al., 2011) $\ .$	41
Figura 18 –	Estagio de saída desenvolvido em (QU et al., 2011) $\ldots \ldots \ldots$	42
Figura 19 –	Fonte de corrente controlada por tensão desenvolvida em (SILVA, 2021)	42
Figura 20 –	Ponte H desenvolvida em (SILVA, 2021) $\ldots \ldots \ldots \ldots \ldots \ldots$	42
Figura 21 –	Esquema elétrico do ciclo-conversor CC-CC. Fonte: (GAIOTTO, 2012)	43
Figura 22 –	Esquema elétrico conversor CC-CC <i>flyback</i> . Fonte: (ILIC; VASILJE-	
	VIC; POPOVIC, 1994)	44
Figura 23 –	Diagrama de blocos geral do sistema de estimulação elétrica proposto	46
Figura 24 –	Microcontrolador ESP32 para circuito de entrada	48
Figura 25 –	Esquemático da chave analógica para circuito de entrada	49

Figura 26 –	Esquemático da chave analógica e DAC para gerador de sinal	51
Figura 27 –	Esquemático do microcontrolador ATMEGA328p para gerador de sinal.	52
Figura 28 –	Diagrama de blocos do circuito de saída	52
Figura 29 –	Esquemático do conversor de tensão-corrente	53
Figura 30 –	Topologia do espelho de corrente Wilson com transistores BJT tipo PNP.	55
Figura 31 –	Esquemático do espelho de corrente Wilson implementado	56
Figura 32 –	Topologia de um circuito Ponte H	57
Figura 33 –	Circuito típico para CI IR2111. Fonte: Traduzido de (INFINEON TE-	
	CHNOLOGIES AG, 2004)	57
Figura 34 –	Esquemático da Ponte H implementada com os drivers IR2111. $\ldots$	58
Figura 35 –	Esquemático do circuito comparador implementado para controle dos	
	drivers.	59
Figura 36 –	Botão de emergência tipo <i>push-pull</i> com trava	62
Figura 37 –	Interface de controle dos parâmetros de estimulação com dois canais	
	ativos.	63
Figura 38 –	Diagrama do <i>firmware</i> da interface de comunicação	64
Figura 39 –	Exemplo de sinal de estimulação com visualização dos momentos de	
	ativação dos <i>timers</i>	64
Figura 40 –	Diagrama do <i>firmware</i> do gerador de sinais	66
Figura 41 –	Vista 3D superior das PCIs desenvolvidas.	68
Figura 42 –	Vista superior das PCIs fabricadas	69
Figura 43 –	PCIs do circuito de saída de potência para canal 1 e canal 2	69
Figura 44 –	Circuitos montados com carga resistiva de 1 k $\Omega$	71
Figura 45 –	Esquemático representativo do Teste 4	72
Figura 46 –	Circuitos implementados em PCI para um canal	74
Figura 47 –	Esquemático do circuitos simulados no programa LTSpice	75
Figura 48 –	Sinais gerados para controle da etapa de saída	76
Figura 49 –	Sinal de estimulação bifásico para carga $R_L = 1 \ k\Omega$	77
Figura 50 –	Comparação entre sinal gerado pelo circuito e o sinal de referência. $\ .$	78
Figura 51 –	Sinal gerado com frequência de estimulação de 200 Hz	79
Figura 52 –	Gráfico do erro médio percentual vs impedância de carga entre corren-	
	tes teóricas e reais.	80
Figura 53 –	Posicionamento da ponta de temperatura no transistor de potência	
	TIP48	80
Figura 54 –	Comportamento térmico do transistor de potência TIP48	81
Figura 55 –	Redução de potência do transistor TIP48 com a temperatura. Fonte:	
	(FAIRCHILD SEMICONDUCTOR, 2014b)	82

Figura 56 –	Sinais de estimulação capturados para carga de 1 k $\Omega$ . Ambos os sinais	
	foram tratados com filtro FIR de ordem 7, frequência normalizada de	
	0.001 e janela Hamming	84
Figura 57 –	Sinais de saída para gerador de sinal V1.0 e circuito de saída V2.0. A	
	carga aplicada foi de 100 $\Omega$ e alimentação da saída com valor $+29\mathrm{V.}$	94
Figura 58 –	Diagrama esquemático do circuito de entrada - Versão 1	96
Figura 59 –	Diagrama esquemático do circuito gerador de sinal - Versão 2	97
Figura 60 –	Diagrama esquemático do circuito de saída de potência - Versão 2	98
Figura 61 –	Diagrama esquemático do circuito de saída de potência - Versão 3	99
Figura 62 –	Diagrama esquemático do circuito de saída de potência - Versão 4 10	00
Figura 63 –	Diagrama de blocos geral do circuito de alimentação proposto 10	01
Figura 64 –	Diagrama esquemático do circuito regulador de tensão e conversor	
	CC/CC	05
Figura 65 –	Diagrama esquemático do circuito carregamento e distribuição de energia.10	06
Figura 66 –	PCI do circuito de entrada do sistema proposto	07
Figura 67 –	PCI do circuito gerador de sinal do sistema proposto	07
Figura 68 –	PCI do circuito de saída de potência do sistema proposto 10	08
Figura 69 –	PCI fabricada do circuito de entrada	08
Figura 70 –	PCI fabricada do circuito gerador de sinal	08
Figura 71 –	PCI fabricada do circuito de saída de potência do canal 1 10	09
Figura 72 –	PCI fabricada do circuito de saída de potência do canal 2 10	09

# Lista de tabelas

Tabela 1	—	Parâmetros típicos de estimulação para sistemas utilizando FES. Fonte:	
		(LYNCH; POPOVIC, 2008)	31
Tabela 2	—	Requisitos dos parâmetros de estimulação do sistema proposto	46
Tabela 3	—	Características dos amplificadores operacionais testados	54
Tabela 4	—	Especificação de corrente e tensão dos componentes do sistema proposto.	61
Tabela 5	_	Requisitos de projeto para as fontes de alimentação com fator de segu-	
		rança 1,7	61
Tabela 6	_	Valores dos parâmetros configuráveis do circuito de estimulação imple-	
		mentado.	75

# LISTA DE ABREVIATURAS E SIGLAS

AIS	Escala Abreviada de Lesões • Abbreviated Injury Scale			
ASIC	Circuito Integrado de Aplicação Específica • Application Specific Integra-			
	ted Circuit			
BJT	Transistor de Junção Bipolar • Bipolar Junction Transistor			
BMS	Sistema de Gerenciamento de Bateria • Battery Management System			
CI	Circuito Integrado			
DAC	Conversor Analógico-Digital • Digital Analog Converter			
DSSS	Espectro de propagação de sequência direta • Direct Sequence Spread			
	Spectrum			
EE	Eletro-estimulador			
EEPROM	Electrically Erasable Programmable Read-Only Memory			
EMA	Empoderando Mobilidade e Autonomia			
FES	Estimulação Elétrica Funcional • Functional Electrical Stimulation			
FIR	Filtro de Resposta ao pulso Infinito • <i>Finite Impulse Response</i>			
HTTP	Protocolo de Transferência de Hipertexto • Hypertext Transfer Protocol			
$\mathbf{I}^{2}\mathbf{C}$	Circuito Inter-Integrado • Inter-Intergrated Circuit			
IDE	Ambiente de Desenvolvimento Integrado • Integrated Development Envi-			
	ronment			
IMU	Unidade de Medição Inercial • Inertial measurement unit			
ISP	In-System Programming			
LARA	Laboratório de Automação e Robótica			
LCD	Visor de Cristal Líquido • Liquid Crystal Display			
MOSFET	Transistor de Efeito de Campo Metal-Óxido-Semicondutor 			
	Semiconductor Field Effect Transistor			
NC	Normalmente Fechado • Normally Closed			
NO	Normalmente Aberto • Normally Open			
PA	Potencial de Ação			
PAM	Modulação por Amplitude de Pulso • Pulse Amplitude Modulation			
$\mathbf{PC}$	Computador Pessoal • Personal Computer			
PCI	Placa de Circuito Impresso			
PWM	Modulação por Largura de pulso • Pulse Width Modulation			
RISC	Computador com Conjunto Reduzido de Instruções ${\boldsymbol{\cdot}}$ $Reduced$ $Instruction$			
	Set Computer			
ROS	Robot Operating System			
SNC	Sistema Nervoso Central			

$\mathbf{SNP}$	Sistema Nervoso Periférico		
$\mathbf{SoC}$	Sistema-em-um-chip • System-on-a-Chip		
SPI	Interface Periférica Serial • Serial Peripheral Interface		
$\mathbf{SRAM}$	Memória de Acesso Aleatório • Static Random-Access Memory		
$\mathbf{SUS}$	Sistema Único de Saúde		
UART	Transmissor/Receptor Universal Assíncrono • Universal Asynchronous		
	Receiver/Transmitter		

# Sumário

1	INTRODUÇÃO
1.1	Contextualização
1.2	Definição do Problema
1.3	<b>Objetivos</b>
1.3.1	Geral
1.3.2	Específicos
1.4	Organização do trabalho 19
2	ESTIMULAÇÃO ELÉTRICA FUNCIONAL (FES)
2.1	Sistema Nervoso
2.1.1	Potencial de Ação
2.2	Tecido Muscular Esquelético
2.2.1	Contração Muscular
2.3	Lesão Medular
2.3.1	Definição
2.3.2	Classificação
2.3.3	Consequências e Tratamento
2.4	Estimulação Elétrica Funcional (FES)
2.4.1	Funcionamento geral da FES
2.4.2	Tipos de estimulação elétrica
2.4.3	Características da estimulação elétrica
2.4.4	Aplicações
2.5	Ciclismo por FES
2.5.1	Sistema de ciclismo FES da Equipe EMA
2.6	Soluções comerciais
3	CIRCUITO DE ESTIMULAÇÃO ELÉTRICA
3.1	Circuito de entrada
3.2	Gerador de pulsos
3.3	Circuito de saída
3.4	Fonte de alimentação 43
4	MATERIAIS E MÉTODOS
4.1	Requisitos do sistema
4.2	Hardware
4.2.1	Circuito de Entrada

4.2.2	Circuito Gerador de Sinal
4.2.3	Circuito de Saída
4.2.4	Circuito de Alimentação
4.2.5	Mecanismo de parada de emergência
4.3	Software
4.3.1	Software de controle
4.3.2	Interface de comunicação
4.3.3	Gerador de Sinais
4.4	Planos de construção das PCIs
4.4.1	Design das PCIs do sistema
4.4.2	Construção das PCIs do sistema
4.5	Plano de Testes
5	<b>RESULTADOS</b>
5.1	Testes do Sistema Proposto
5.1.1	Simulação dos circuitos gerador de onda e de saída
5.1.2	Testes de bancada para validação
5.2	Comparação técnica entre sistema proposto e outros dispositivos
	comerciais
6	<b>CONCLUSÃO</b>
6.1	Trabalhos Futuros
	<b>REFERÊNCIAS</b>
	APÊNDICES 92
	APÊNDICE A – ESQUEMÁTICOS DO SISTEMA PROPOSTO 93
	APÊNDICE B – CIRCUITO DE ALIMENTAÇÃO POR BATERIAS 101
B.1	Circuito regulador de tensão e conversor CC/CC
B.2	Circuito de carregamento e distribuição de energia
	APÊNDICE C – PLACAS DE CIRCUITO IMPRESSO 107
<b>C</b> .1	Placas desenvolvidas em software $\ldots$
<b>C.2</b>	Placas implementadas em fenolite

# 1 Introdução

#### 1.1 Contextualização

No Brasil, a prevalência para casos de lesão medular foi 363,16 por 100.000 habitantes (334,85 - 396,63) no ano de 2019 (METRICS; (IHME), 2019). Esse dado pode ser bem maior, uma vez que esta condição não gera notificação no SUS do Brasil (TABNET, 2013-2022).

A população que sofre de lesão medular perde a mobilidade voluntária de certos grupos musculares do corpo, dependendo da posição da lesão. Com a musculatura paralisada por tempo prolongado podem surgir inúmeros problemas de saúde, como: problemas cardiovasculares, osteoporoses, e diabetes mellitus tipo 2. Em conjunto, esses problemas podem ocasionar perda de independência individual e diminuição da qualidade de vida (BO et al., 2017).

Nesse contexto, a estimulação elétrica, ou eletroestimulação, é uma técnica terapêutica de reabilitação utilizando energia elétrica para contração artificial de músculos. Assim buscando a melhoria da qualidade de vida e da saúde de pessoas com problemas decorrentes da lesão medular.

As técnicas e métodos utilizados na estimulação elétrica variam bastante da aplicação e do problema a ser solucionado. Mesmo assim, todos os diferentes tipos utilizam um equipamento para gerar pulsos elétricos, denominado estimulador elétrico, e uma forma de aplicação ao corpo, como o uso eletrodos colocados superfície da pele do usuário(NELSON et al., 2003).

Quando a estimulação elétrica é aplicada para realizar ou completar tarefas funcionais em pacientes com músculos enfraquecidos ou paralisados podemos classifica-la como estimulação elétrica funcional, do inglês *Functional Eletrical Stimulation* (FES) (ZHANG et al., 2011).

A FES é um tratamento que se utiliza de pulsos elétricos de curta duração para gerar contrações nos músculos paralisados desses indivíduos, ocorrência comum devido a perda parcial ou total do controle de movimento em pessoas com lesão medular (LYNCH; POPOVIC, 2008). No entanto, o custo alto e o número limitado de equipamentos para FES disponíveis no mercado resultam na baixa acessibilidade do uso dessa tecnologia para maioria da população (MASDAR; IBRAHIM; JAMIL, 2012).

Outra limitação do uso da FES está nas diferenças de excitabilidade e capacidade de estimulação dos músculos causadas em tipos específicos de lesão (POPOVIC et al.,

2001).

Atualmente, existem diversos tipos de metodologia para reabilitação utilizando a estimulação elétrica. A mais comum é a clínica seguida de rotinas de terapia doméstica, essas que normalmente são menos eficazes devido ao equipamento disponível ser menos potente que o utilizado em ambiente clínico (NELSON et al., 2003).

Outra forma de aplicação é por meio do esporte, onde podemos destacar ciclismo por FES. Nesse tipo de modalidade, a estimulação elétrica gera artificialmente a contração dos grupos musculares dos membros inferiores, seguindo um padrão para geração do movimento de pedalada em um triciclo adaptado (Araujo Guimarães et al., 2017).

Os estudos envolvendo o ciclismo por FES e suas tecnologias constituintes são recentes e, portanto, não estão ainda disponíveis para o público geral em larga escala. Dentro desse contexto, pode-se destacar a iniciativa da ETH Zurich com a criação da competição Cybathlon.

O Cybathlon é um tipo de competição única no mundo que busca promover o desenvolvimento de tecnologias úteis para tornar o mundo mais acessível a pessoas deficientes. Nas duas edições, que ocorreram nos anos 2016 e 2020, pilotos com algum tipo de deficiência motora e/ou intelectual competiram entre si em provas que simulam tarefas do dia-a-dia com auxílio de tecnologias assistivas. Esse formato acelera a pesquisa, desenvolvimento e implementação de novas tecnologias centradas no usuário final, visto que a habilidade no uso das tecnologias está profundamente relacionada ao seu desempenho na execução das provas.

Dentre diferentes modalidades existentes no Cybathlon, existe o ciclismo por FES. Em que, a equipe EMA da UnB foi participante de ambas edições como único representante da América Latina.

O acrônimo EMA se origina da frase motivação dessa equipe de pesquisadores, Empoderando Mobilidade e Autonomia, e localizada no Laboratório de Automação e Robótica (LARA) no Departamento de Engenharia Elétrica (ENE-UnB) (BO et al., 2017).

#### 1.2 Definição do Problema

Na última década, a demanda de novas soluções para pessoas com limitação de movimento, como auxílio para andar ou pedalar, contribuiu para o aumento de estudos relacionados a uso da FES (BO et al., 2017).

Como exemplo, a aplicação do FES no ciclismo demanda vários componentes para seu correto funcionamento. Dentre esses, podemos destacar o equipamento estimulador elétrico (EE), esse que gera os pulsos elétricos e é o principal componente para qualquer sistema que aplica o FES. Existem diversas soluções na literatura que desenvolvem, implementam e validam circuitos geradores de estímulo elétrico. A escolha da topologia mais correta vai depender da geometria da forma de onda a ser gerada, requisitos de controle dos parâmetros de estimulação, como a intensidade de corrente, frequência e largura de pulso, e sua faixa de operação.

Como demonstrado em (BECK et al., 2011), as aplicações padrão da FES utilizam sinais monofásicos e bifásicos, entretanto, sinais bifásicos são considerados mais seguros por apresentarem carga balanceada. Um exemplo que gera ambos os sinais foi apresentado por (GUTIERREZ, 2019). Nesse trabalho foi utilizado, para controle e geração dos sinais, um sistema embarcado que envia sinais de controle para um circuito de potência analógico.

Para o circuito de saída é comum o uso de transformadores, pois podem isolar o sinal de saída e aumentar o nível de tensão. Entretanto, necessitam de espaço físico maior e consumo elétrico elevado (ILIC; VASILJEVIC; POPOVIC, 1994) e (POLETTO; DO-REN, 1999). Outras soluções como amplificadores operacionais de alta tensão podem ser utilizados, porém necessitam de maiores cuidados com ruído e sobretensões. Também há a possibilidade de uso de conversores CC-CC, mas a disponibilidade para implementação nos padrões necessários é reduzida (POLETTO; DOREN, 1999) e (GAIOTTO, 2012).

Também é interessante que hajam múltiplos canais para amplificar as capacidades de estimulação do sistema, pois sistemas de ciclismo FES utilizam no mínimo dois canais para realizar o movimento de pedalada (BO et al., 2017). Nesse contexto, o chaveamento do sinal de saída ou a geração de sinais independentes são possibilidades existentes para EE de múltiplos canais (GUTIERREZ, 2019; SILVA, 2021).

Por fim, o sistema de ciclismo por FES desenvolvido e implementado pela equipe EMA necessita de um equipamento de estimulação que suporta o controle em tempo real de seus parâmetros por meio de uma interface digital. No mundo existem apenas dois aparelhos comerciais que atendem a esse requisito: o RehaStim e seus sucessores (Hasomed, Alemanha) e o estimulador FES da BerkelBike (Holanda).

Diante dessas características, como desenvolver um estimulador elétrico (EE) bifásico, multicanal e com controle em tempo real que seja aplicável no ciclismo FES?

#### 1.3 Objetivos

#### 1.3.1 Geral

O objetivo principal deste trabalho é desenvolver um sistema de estimulação elétrica com uso específico, mas não exclusivo, no ciclismo por FES.

#### 1.3.2 Específicos

Os objetivos específicos envolvem:

- Desenvolver os principais circuitos para geração de estimulação, no qual tenham faixa de operação igual ou maior que equipamento comercial usado no sistema de ciclismo FES da equipe EMA;
- Implementar o sistema desenvolvido em versão de dois canais com componentes discretos;
- Desenvolver e implementar comunicação entre sistema e computador que inclua controle sem necessidade de cabos;
- Desenvolver e implementar interface de controle compatível com o sistema de ciclismo FES da equipe EMA;
- Validar por teste de bancada o sistema para faixa de operação igual ou melhor que o projetado;
- Comparar o sistema desenvolvido com equipamento comercial atualmente utilizado.

#### 1.4 Organização do trabalho

Este trabalho está dividido em seis capítulos. No capítulo 2 é apresentado a revisão teórica da estimulação elétrica funcional (FES). Primeiramente é descrito os mecanismos anatômicos envolvidos para movimentação do corpo humano, as complicações geradas em decorrência da lesão medular e o papel da FES no processo de reabilitação no sistema de ciclismo da equipe EMA, apresentando uma solução comercial de estimuladores elétricos.

No capítulo 3 são detalhadas as topologias de circuito de estimulação elétrica e o estado da arte relacionando esses tipos de sistema por meio de revisão sistemática.

O capítulo 4 descreve a metodologia utilizada para desenvolvimento, construção com componentes discretos e testes de bancada do sistema proposto.

No capítulo 5 são apresentados os resultados assim como a discussão dos mesmos. Por fim, no capítulo 6, são apresentados a conclusão desse trabalho e possíveis trabalhos a serem realizados para continuação do mesmo.

# 2 Estimulação Elétrica Funcional (FES)

Este capítulo aborda as estruturas anatômicas e princípios fisiológicos envolvidos na contração muscular humana e as consequências de uma lesão medular. Em seguida, explica sobre a técnica de terapia por FES, a sua aplicação no ciclismo para reabilitação de pessoas com lesão medular, e o equipamento de estimulação comercial disponível e aplicável no ciclismo assistido.

#### 2.1 Sistema Nervoso

O sistema nervoso tem como função geral regular as atividades do corpo por meio de respostas rápidas realizadas pelos impulsos nervosos. Dentre diversas atividades que realiza podemos agrupar-las em 3 funções básicas: sensitiva (entrada), integradora (processamento) e motora (saída). Analisando a complexa rede de células que formam o sistema nervoso podemos dividi-lo em duas partes principais: o sistema nervoso central (SNC) e o sistema nervoso periférico (SNP) (TORTORA; DERRICKSON, 2016) e (RAFF; LE-VITZKY, 2012).

O SNP tem como funções as de conectar o SNC a receptores nervosos do ambiente externo, músculos esqueléticos, a receptores nervosos internos, tecido muscular liso, tecido muscular cardíaco e glândulas e de monitorar mudanças químicas e físicas no sistema digestório como controlar os músculos do mesmo independente do SNC. No caso do SNC, temos que é responsável pelo processamento de diversas informações sensitivas, ser a fonte da interpretação e geração de pensamentos, emoções e memórias e pela geração da maioria dos estímulos de contração muscular e controle hormonal. Em termos estruturais o SNC é composto pela médula espinal e encéfalo, esse que é divido em tronco encefálico, cerebelo, diencéfalo e telencéfalo (cérebro), conforme ilustrado na Figura 1 (TORTORA; DERRICKSON, 2016).

Onde a medula espinal tem como uma de suas funções principais ser a via de propagação dos impulsos nervosos, tanto em relação aos impulsos sensitivos que se propagam em direção ao encéfalo como os impulsos motores que saem do encéfalo em direção aos músculos e outros órgãos efetores. Outra função é servir como o centro de integração dos reflexos espinais. Sendo estes uma sequência rápida e previsível de ações involuntárias geradas na medula que ocorrem em resposta a mudanças externas, como exemplo temos o reflexo de estiramento que é gerado como resposta a contração de um músculo esquelético (efetor) devido o seu estiramento (TORTORA; DERRICKSON, 2016).

O tecido que compõem o sistema nervoso é composto de dois tipos de células: os



Figura 1 – Corte sagital com vista medial do encéfalo humano. Fonte: (TORTORA; DERRICKSON, 2016)

neurônios e a neuróglia. A neuróglia (também denominada como célula glia ou glia) compõe aproximadamente metade do volume do SNC e é geralmente menor que os neurônios (RAFF; LEVITZKY, 2012). Ela tem capacidade de multiplicação e divisão e não gera ou propaga sinais elétricos ativos (TORTORA; DERRICKSON, 2016). As células glias abrange várias funções de suporte no sistema nervoso como: Suporte estrutural aos neurônios, criação e manutenção da baia de mielina, manutenção da concentração adequada de íons e neurotransmissores para geração e propagação dos sinais elétricos realizados pelos neurônios e a remoção de resíduos no sistema nervoso ocasionados por lesão, infecção e doenças (RAFF; LEVITZKY, 2012).

Os neurônios são as células no tecido nervoso que tem a capacidade de responder a um estímulo e transforma-lo em um sinal elétrico. Sendo que, um estímulo é qualquer mudança no ambiente suficiente para iniciar um potencial de ação. Dentre as diversas formas e tamanhos de neurônio presentes no SNC, em geral, eles apresentam os mesmos tipos de partes do neurônio motor espinal típico ilustrado na Figura 2. Onde o corpo celular contém o núcleo cercado por citoplasma e inclui as organelas, os dendritos são as porções que recebem o estímulo e o axônio propaga o impulso nervoso para outro neurônio, fibra muscular ou célula glândulas. No final do axônio existem várias projeções finas chamadas terminais axônicos (TORTORA; DERRICKSON, 2016) e (RAFF; LEVITZKY, 2012).

A conexão entre dois neurônios ou entre um neurônio e efetor é por uma região chamada de sinapse. A rede formada pelo grupamento de neurônios e efetores e suas interconexões são os circuitos neurais por onde o sistema nervoso recebe, processa e transmite informação no corpo por meio de potenciais de ação (GUYTON et al., 2017).



Figura 2 – Estrutura de um neurônio padrão. Em Cinza: Dendritos; Amarelo: Corpo Celular; Verde: Axônio; Vermelho: Terminais axônicos e botões sinápticos. Fonte: (TORTORA; DERRICKSON, 2016)

#### 2.1.1 Potencial de Ação

O potencial de ação (PA) são alterações no potencial de membrana que se estende ao longo da superfície membranar de uma célula excitável. Um PA é caracterizado por possuir uma diferença de potencial mínima para excitação e uma duração geralmente fixa (LANDOWNE, 2007). O mecanismo que permite a geração de um PA envolve a mudança de permeabilidade da membrana plasmática da célula. Em que a permeabilidade é controlada pela abertura e fechamento ativo de canais iônicos ou proteínas específicas existentes na membrana plasmática (GUYTON et al., 2017).

A medição do PA é feito pela grandeza elétrica volts e feita pela diferença de potencial entre a parte interna e a parte imediatamente externa da membrana. Quando um PA ocorre em um neurônio, podemos chama-lo de impulso nervoso e ocorre nas seguintes etapas, Figura 3:

- Repouso: O potencial de membrana está em repouso, cerca de -70 mV, com canais de íon sódio (Na<sup>+</sup>) dependentes de diferença de potencial estão em repouso e os canais de íon potássio (K<sup>+</sup>) estão fechados;
- 2. Estímulo: Um estímulo gera uma leve despolarização da membrana até chegar ao limiar mínimo, na maioria dos neurônios é acima de -55 mV;
- 3. Despolarização: Ao atingir o limiar ocorre uma rápida despolarização do potencial de membrana. Durante essa fase os canais de sódio dependentes de voltagem se abrem rapidamente e o gradiente eletroquímico favorecem a entrada de íon sódio na célula. O influxo de íon sódio proporcional a mudança de potencial de -55 mV para o pico de +30 mV. Durante esse período a célula não consegue gerar um segundo PA em resposta a outro estímulo;



Figura 3 – Potencial de ação de um neurônio típico. Fonte: Alterado de (TORTORA; DERRICKSON, 2016)

- 4. Repolarização: Após atingir o pico de +30 mV o potencial de membrana tenta voltar ao padrão de repouso em -70 mV. Durante essa fase os canais de sódio se fecham e ocorre a abertura dos canais de potássio dependentes de voltagem. A diminuição do influxo de íon sódio e o aumento da saída de íon potássio gera a mudança de potencial de +30 mV para -70 mV. Durante esse período a célula não consegue gerar um segundo PA em resposta a outro estímulo;
- 5. Pós-hiperpolarização: Pode ocorrer que, enquanto os canais de potássio dependentes de voltagem estejam abertos, a saída de íon potássio seja grande o suficiente para o potencial de membrana se tornar mais negativo que o de repouso em -70mV. Neste caso temos que o potencial de membrana fica hiperpolarizada, em torno de -90 mV, até os canais de potássio fecharem e o potencial voltar ao nível de repouso em -70mV. Durante esse período a célula consegue gerar um segundo PA em resposta a outro estímulo, porém precisa ser maior que o normal (TORTORA; DERRICKSON, 2016);

#### 2.2 Tecido Muscular Esquelético

O tecido muscular é o grupamento de células que realiza os movimentos corporais, transporta substâncias pelo corpo e produz energia térmica para manutenção da temperatura corporal típica. Em específico, o tecido muscular esquelético recebe tal nomenclatura pois os músculos esqueléticos realizam o movimento dos ossos do esqueleto (alguns fixam e movimentam a pele ou outro músculo esquelético). Sendo assim, é necessário a atuação de três sistemas distintos para execução de movimentos voluntários: sistema nervoso, sistema esquelético e sistema muscular (TORTORA; DERRICKSON, 2016).

O músculo esquelético realiza uma ação de alavancagem para produzir o movi-

mento. Sendo que, a maioria dos músculos cruza uma articulação e se fixa nos ossos da articulação com auxílio de tendões. O tendão são extensões de tecido conjuntivo que prende o músculo ao osso ou outro músculo. Na Figura 4 é ilustrado os músculos esqueléticos realizando movimento na articulação do cotovelo. A origem, normalmente, é o ponto de fixação do tendão ao osso que permanece estático ou próximo a sua posição original com suporte de outros músculos e o outro ponto de fixação do tendão é chamada de inserção, fixo no osso móvel. E a parte onde ocorre a geração do esforço para movimento é denominada como ventre e está entre os tendões. Na articulação do cotovelo ilustrado existe uma alternância de estado entre os músculos: caso o bíceps braquial contraia o tríceps relaxa e vice versa (TORTORA; DERRICKSON, 2016).



Figura 4 – Origem e inserção dos músculos na articulação do cotovelo. Fonte: (TORTORA; DERRICKSON, 2016)

Para o funcionamento do tecido muscular temos quatro propriedades distintas que o definem:

- Excitabilidade elétrica: Capacidade de gerar PA ao receber um estímulo. Diferente dos neurônios, os músculos são chamados de potenciais de ação musculares;
- Contratilidade: Capacidade de contrair ao ser estimulado por um PA;
- Extensibilidade: Capacidade de se estender até um limite sem sofrer lesão;

• Elasticidade: Capacidade de retornar ao comprimento e forma originais após contração ou alongamento (TORTORA; DERRICKSON, 2016).

Em termos macroscópicos cada músculo esquelético é considera um órgão separado que contém milhares de células musculares denominadas como fibras musculares, a Figura 5 ilustra a organização até nível celular do tecido em um músculo. Essas células normalmente se estender por todo comprimento de um músculo, entre 10 a 30 cm, e cada uma contém diversos núcleos (100+) (LANDOWNE, 2007).



Figura 5 – Organização do músculo esquelético. Fonte:(GUYTON et al., 2017)

#### 2.2.1 Contração Muscular

O ciclo de contração segue as seguintes etapas:

- 1. O PA nervoso chega ao final do axônio do neurônio motor e ocorre a liberação de neurotransmissores;
- Os neurotransmissores se espalham na sinapse entre neurônio motor e fibra muscular, estimulando receptores na fibra e desencadeando a ativação de um potencial de ação muscular;
- Neurotransmissores restantes na sinapse são destruídos para evitar a geração de outro potencial de ação muscular, exceto caso o neurônio motor libere mais neurotransmissores;
- O potencial de ação muscular gerado percorre toda a fibra muscular. Realizando o processo de abertura dos canais de íon cálcio da fibra muscular e a consequente liberação de íons cálcio dentro dela;
- 5. Os íons de cálcio ocasionam o movimento de contração;
- 6. Os canais de íons cálcio se fecham e ocorre uma bomba de transporte ativo de íons cálcio para restaurar os níveis originais de cálcio dentro da fibra muscular;
- A volta dos níveis originais de cálcio ocasionam o relaxamento do músculo (TOR-TORA; DERRICKSON, 2016).

#### 2.3 Lesão Medular

Como descrito na Seção 2.1, o SNC é composto do encéfalo e a medula espinal. Onde, a medula espinal, ilustrada na Figura 6, é protegida pelo conjunto de ossos que formam a coluna vertebral e fornece proteção mecânica com auxílio de estruturas como os ligamentos vertebrais, as meninges e o líquido cerebrospinal (TORTORA; DERRICKSON, 2016).

#### 2.3.1 Definição

A lesão medular pode ser causada por trauma mecânico que danifica a medula espinhal ou por doenças neurodegenerativas que afetam o seu tecido. Ela pode ser classificada em vários níveis e muitas vezes é irreversível, resultando em perdas parciais ou totais das funções sensoriais e motores dependendo do local e da gravidade de danos no tecido nervoso na medula. Sendo assim, os indivíduos que sofrem de algum grau de lesão medular tendem a ter uma vida extenuante, como impossibilidade ou dificuldade de locomoção e consequentes problemas médicos (LYNCH; POPOVIC, 2008).

Uma lesão medular é considerada completa quando a transmissão de informação nos dois sentidos, em direção ao encéfalo e em direção as regiões efetoras, em um ponto específico fica totalmente comprometido. O restante dos casos, como fraqueza parcial, são considerados como lesões parciais (IANNOTTI; PARKER, 2015).

#### 2.3.2 Classificação

A classificação de uma lesão medular é determinada pelo nível da medula espinal que está sendo afetada pois diferentes funções motoras e sensoriais são afetadas. Conforme ilustrado na Figura 6, a medula óssea é nomeada de acordo com a numeração das vértebras e sua localização, sendo separada em 4 grandes segmentos denominados cervical, torácico, lombar e sacral. Os nervos espinais são numerados e classificados de acordo com o segmento e o nível da coluna vertebral que eles emergem. Sendo que, as vértebras da coluna vertebral têm nomenclatura formada por uma letra, que representa o segmento, e um número, que representa a altura e contada em níveis de cima para baixo. Por exemplo, a terceira vértebra sacral é designada como S3 (MAYNARD et al., 1997) e (KIRSHBLUM et al., 2020).



Figura 6 – Medula Espinal e suas ramificações. Fonte: (TORTORA; DERRICKSON, 2016)

A Associação Americana de Lesão Medular (sigla ASIA, do inglês) criou o sistema

padrão de exame e classificação neurológica e funcional de pacientes com lesão medular, padrão mais utilizado para classificação de lesões medulares. A metodologia de avaliação inclui testes de função motora e sensibilidade sensorial em várias regiões do corpo para avaliar com maior acurácia em qual altura vertebral a medula espinal está lesionada.

Para função motora são testados capacidade de movimento de diferentes músculos sem, com gravidade, e com a aplicação de peso para teste de força. No caso das funções sensoriais são avaliadas diferentes áreas da pele em relação a dois aspectos: sensibilidade a toque leve até objeto pontiagudo. Com base nesses testes pode-se determinar escala de dano ASIA, em inglês ASIA Impairment Scale (AIS). Essa escala é dividida em 5 níveis: De A, lesão completa, até E, funções sensoriais e motoras normais. Caso o paciente tenha aparente classificação B, é aplicado um segundo teste para movimentar específicos de músculos com objetivo de determinar a altura aproximada que a lesão medular se encontra (MAYNARD et al., 1997) e (KIRSHBLUM et al., 2020).

#### 2.3.3 Consequências e Tratamento

As disfunções mais comuns para lesão medular estão na perda ou diminuição da mobilidade de grupos musculares inteiros e da sensibilidade sensorial em áreas da pele (dermátomos) incluindo tato, vibração, sensação de posição, dor e temperatura (IAN-NOTTI; PARKER, 2015). Em que, ambas disfunções podem ser fontes para origem de condições médicas secundárias ao longo do tempo. Como exemplo, a falta de mobilidade pode gerar atrofiamento muscular da região sem movimento, trombose, osteoporose, espasmos musculares, problemas cardiovasculares e úlceras de pressão (LYNCH; POPOVIC, 2008).

A rotina de uma pessoa com lesão medular que apresenta dificuldades de mobilidade é bastante afetada e muitas vezes requer o auxílio de outras pessoas ou equipamentos/ferramentas especificamente projetados para auxilia-los. Muitas vezes as mudanças para uma rotina sem independência e mobilidade, o aumento da quantidade de seções de reabilitação com poucas melhoras funcionais, e ocorrência maior de condições médicas secundárias são fontes para o surgimento de doenças psicológicas. Como o transtorno depressivo maior tende a aumentar, ocorrendo entre 20% a 43% das pessoas com lesão medular que realizam algum tipo de reabilitação (FANN et al., 2011).

O tratamento de indivíduos com lesão medular pode variar em diversas técnicas, porém muitos focam em restaurar a perda de função motora por melhorar significativamente sua qualidade de vida. A aplicação de um tratamento específico depende do nível da lesão, em que, excluindo a fisioterapia convencional e a terapia ocupacional, a FES é o tratamento mais comum para reabilitação da função motora (LYNCH; POPOVIC, 2008).

### 2.4 Estimulação Elétrica Funcional (FES)

A estimulação elétrica funcional (FES) é uma técnica desenvolvida para contrair e restabelecer movimento de músculos que perderam seu suprimento nervoso por meio pulsos elétricos gerados artificialmente.

#### 2.4.1 Funcionamento geral da FES

Conforme explicado na Seção 2.2.1, a contração de um músculo esquelético ocorre quando seus nervos motores recebem um estímulo e ativam as respectivas fibras musculares em que estão conectados.

O tratamento por FES tem o objetivo de melhorar a função motora de indivíduos com lesão medular por meio da aplicação de curtos pulsos elétricos nos neurônios motores dos músculos paralisados. No qual, os pulsos elétricos induzem estímulo suficiente para gerar potencial de ação nos neurônios (início da despolarização), assim se assemelhando aos gerados fisiologicamente (LYNCH; POPOVIC, 2008; NELSON et al., 2003).

A diferença entre o estímulo artificial e o fisiológico está na ordem de recrutamento voluntário das fibras musculares; ocasionando que o tipo, o número de fibras ativas e a fatigabilidade sejam diferentes entre as duas aplicações (NELSON et al., 2003).

As contrações evocadas por FES podem ser coordenadas entre vários músculos diferentes para restabelecer algum tipo de movimento padrão, como o movimento de alavanca na articulação do cotovelo (LYNCH; POPOVIC, 2008).

Para aplicar os pulsos elétricos no músculo alvo são utilizados eletrodos. Eles são a interface entre o equipamento de estimulação elétrica e o tecido vivo, e onde a corrente do circuito de saída do estimulador é convertido em um fluxo de corrente de íons nos tecidos vivos. Para contato ôhmico direto com o tecido existem diferentes tipos de métodos que podem ser utilizados, o mais comum é por meio de um eletrólito (NELSON et al., 2003).

Os eletrodos podem ser aplicados em duas possíveis disposições: monopolar ou bipolar. Na aplicação monopolar são utilizados dois elétrodos, sendo um o eletrodo negativo (cátodo) e um o eletrodo positivo (ânodo), esse ativo para cada canal de estimulação. Cada eletrodo ativo fecha um respectivo circuito com o eletrodo negativo. Na aplicação bipolar, um canal de estimulação é constituído de dois eletrodos ativos e fecham o circuito com um eletrodo negativo entre ambos (NELSON et al., 2003; FONSECA, 2015).

#### 2.4.2 Tipos de estimulação elétrica

O tipo de estimulação elétrica é determinado pelo local onde os eletrodos são aplicados e o objetivo da estimulação, como para controle de dor, aumentar a atividade funcional e reestabelecer a performance muscular (NELSON et al., 2003). No geral existem quatro posições de aplicação dos eletrodos: transcutânea (posicionados na superfície da pele), percutânea (posicionados sob a epiderme), epimisial (posicionados na superfície de um músculo), ou algema (envolto ao redor do nervo motor específico para o músculo em interesse). Em que as últimas 3 opções são consideradas aplicações subcutâneas e necessário intervenção cirúrgica (LYNCH; POPOVIC, 2008).

• Estimulação Transcutânea

Para estimulação transcutânea são utilizados eletrodos que se conectam mecanicamente à superfície da pele. Geralmente, eles são compostos de condutores elétricos de baixa impedância, como um gel condutor elétrico, e construídos com cabos flexíveis. Os mais comuns para aplicação em FES são elétrodos flexíveis autoadesivos ou de silicone com diferentes conectores, como exemplo na Figura 7a (NELSON et al., 2003).

Com relação ao formato e tamanho, temos que são diretamente proporcionais a distribuição de corrente e dependentes do tamanho do músculo alvo (NELSON et al., 2003). Ou seja, para estimular músculos grandes é preciso usar eletrodos com maior área de contato, pois, quanto maior for a área de espalhamento de corrente, maior é a quantidade de fibras musculares recrutadas. Na Figura 7b temos uma possível configuração para posicionamento de eletrodos para estimulação dos músculos do quadríceps.

As maiores desvantagens dessa aplicação estão na menor seletividade de músculo a ser estimulado e limitação da estimulação das unidades motoras mais profundas em relação a pele (NELSON et al., 2003; FONSECA, 2015).



Fonte: (ALTASTIM, 2019)

Figura 7 – Eletrodos autoadesivos para FES e aplicações

#### 2.4.3 Características da estimulação elétrica

Para estimulação muscular eficaz é necessário a escolha correta da geometria da onda de saída e dos parâmetros de estimulação, como frequência, largura de pulso e a amplitude (BRONZINO, 2015). Esses fatores são determinantes pois é necessário considerar o limiar para ativação neuromuscular efetiva, o nível de corrosão dos eletrodos, e ocasional lesão dos tecidos biológicos estimulados (BO et al., 2017).

Dentre diferentes geometrias de onda que podem ser aplicados na estimulação, como senoidal e dente de serra, a mais utilizada é o trem de pulsos retangulares bifásica. As vantagens na escolha dessa geometria de onda são: topologia do circuito gerador de sinal necessário ser mais simples; maior efetividade na estimulação do músculo alvo; e sua aplicação foi validada e é atualmente padrão no sistema de ciclismo por FES da equipe EMA (NELSON et al., 2003; BRONZINO, 2015).

Normalmente são utilizadas frequências mais baixas para diminuir a fadiga muscular e conservar a energia de estimulação. Onde, os principais fatores para escolha correta são o tipo de eletrodo utilizado, o tamanho do músculo alvo e a efetividade para recrutamento de todas as fibras musculares desse músculo (atingir contração tetânica). Normalmente, a frequência é fixa para uma mesma aplicação, não sendo necessário alteração para aplicações transcutâneas ou subcutâneas (NELSON et al., 2003).

A amplitude do estímulo está diretamente atrelada a impedância e capacidade de isolamento elétrico da pele e do tecido adiposo da área a ser estimulada. No caso do FES, a amplitude de estímulo é controlada pela intensidade de corrente aplicada. Para uso na estimulação transcutânea é comum realizar a modulação da força muscular variando a amplitude e mantendo constante a frequência e largura de pulso (NELSON et al., 2003). Na tabela 1 está detalhado as faixas típicas para os parâmetros de frequência, largura de pulso e intensidade de corrente utilizadas por aplicações usando FES.

	Mínimo	Máximo
Frequência [Hz]	20	50
Largura de pulso $[\mu s]$	50	500
Intensidade de corrente [mA]	0	100

Tabela 1 – Parâmetros típicos de estimulação para sistemas utilizando FES. Fonte: (LYNCH; POPOVIC, 2008)

#### 2.4.4 Aplicações

Atualmente, existe uma gama de diferentes sistemas que aplicam a FES na modalidade esportiva, como o remo estacionário e o ciclismo. No segundo caso, os músculos dos membros inferiores são estimulados seguindo um padrão para gerar as pedaladas típicas para o ciclismo.

#### 2.5 Ciclismo por FES

A aplicação da estimulação elétrica funcional em conjunto com o ciclismo vem sendo desenvolvido por algumas décadas e se mostrou benéfico para reduzir complicações relacionadas a paralisia causada pela lesão medular (BAPTISTA; SIJOBERT; COSTE, 2018). Conforme estudo em (LUO et al., 2020), foram observados a diminuição na espasticidade muscular, melhora na pontuação da função motora e na escala de dano ASIA, esse explicado na seção 2.3.2. Assim se apresentando como uma opção de tratamento adequada para substituir os tratamentos convencionais de reabilitação (YASAR et al., 2015).

O tratamento usando o ciclismo FES tipicamente envolve o uso do cicloergômetro, também podendo ser aplicado em plataformas móveis para uso recreativo ou em competições esportivas (FONSECA, 2015). Como exemplo, existe uma categoria para ciclismo FES na competição Cybathlon, conforme pode-se visualizar na Figura 8 a participação da equipe EMA nas edições de 2016 e 2020. O Cybathlon é a maior competição internacional para tecnologias assistivas e tem como objetivo promover o avanço das tecnologias para melhorar qualidade de vida e independência de pessoas com deficiência motora e/ou intelectual.



(a) Edição 2016 - Triciclo em Pista de Corrida. Fonte: (BO et al., 2017)



(b) Edição 2020 - Triciclo fixo. Fonte: (Raphael de Loyola, 2020)



Durante uma sessão para ciclismo por FES, o paciente fica sentado com os membros inferiores fixos no pedal com auxílio de uma órtese adaptada. Essa fixação é feita para segurança dos membros inferiores e prevenir movimentos em planos ineficientes para o movimento do ciclismo e segurança do paciente (Araujo Guimarães et al., 2017).

Usualmente, os sistemas desenvolvidos para ciclismo FES realizam a medição do ângulo do pedivela usando um *encoder* ou um sensor inercial para acompanhar a posição das pernas esquerda e direta em uma sessão de exercício. Os dados de ângulo atual são usados para realizar a estimulação na ordem correta em diferentes grupos musculares, em específico os do Quadríceps, Ísquio e Glúteos (BAPTISTA; SIJOBERT; COSTE, 2018).

O movimento evocado para ciclismo segue um padrão específico. Tanto a perna direita como esquerda são estimulados de forma alternada, realizando movimentos de extensão e flexão na articulação do joelho. Usualmente são estimulados os músculos do quadríceps usando dois canais pois são a fonte de força principal de extensão. Podendo ser utilizados os músculos do ísquio e glúteo para força adicional, ambos realizam movimentos de flexão do joelho (BO et al., 2017).

Na Figura 9 pode ser observado, em laranja, os ângulos inicias e finais para uma estimulação com amplitude máxima de 100 mA e o sinal de estimulação tipo trem de pulsos esperado a ser gerado pelo estimulador. A faixa laranja representa os ângulos que a perna esquerda é estimulada e, em verde, para a perda direita.



Figura 9 – Protocolo de estimulação do quadríceps esquerda (Canal 1), ângulos e sinal na faixa laranja. Faixa verde é o período de estimulação do quadríceps direito (Canal 2).

Dentro do contexto de desenvolvimento de sistemas para ciclismo FES na Universidade de Brasília (UnB) temos a equipe de projeto EMA, sua sigla significa "Empoderando Mobilidade e Autonomia".

#### 2.5.1 Sistema de ciclismo FES da Equipe EMA

O projeto para ciclismo FES da equipe EMA foi desenvolvido na plataforma móvel de um triciclo tipo girino. Esse tipo possui uma melhor estabilidade ao compara-lo ao triciclo do tipo delta. Esse fato vem da forma que este tipo triciclo é construído: duas rodas frontais e uma traseira ao invés de uma frontal e duas traseiras (Figura 10) (BO et al., 2017).

A última interação do projeto é constituída dos seguintes componentes, identificados na Figura 10:



Figura 10 – Sistema de Ciclismo FES da Equipe EMA.

A Sensor inercial:

Sua função é capturar a posição (graus) e a cadência (graus/s) do pedivela do triciclo em tempo real. Sendo utilizado o sensor inercial IMU (3space, Yei Technology, Estados Unidos) que captura dados de acelerômetro em 3 eixos (X, Y e Z), giroscópio e magnetômetro. A transmissão dos dados é feita por comunicação sem fio e utiliza protocolo de comunicação DSSS à 2.4GHz para um dispositivo receptor com conexão USB.

B Botas ortopédicas adaptadas:

Sua função é fixar as penas direita e esquerda do usuário ao pedivela do triciclo. Sendo utilizado órteses ortopédicas com suporte adaptado para se fixar aos pedais com engate rápido.

C Tela LCD:

Sua função é servir como interface visual para visualização dos menus de configuração fixa do sistema, inicialização em uma sessão de treino ou corrida, e a intensidade de corrente atual sendo aplicada, caso esteja em um treino.

D Botões de comando:

A função dos botões de comando é ser as entradas para controle da interface. Sendo utilizado 2 botões do tipo *push-pull* fixadas no guidão esquerdo e direito do triciclo.

E Botão de emergência:

A função do botão de emergência é parar a estimulação ao ser pressionado. Esse botão é um dos acessórios do EE utilizado e atua diretamente nele, desligando-o por completo sem intervenção do sistema de controle.

F Rolo de Treinamento:

Sua função é simular características reais da resistência na roda traseira em treinamento fixo. O modelo utilizado (KICKR *Smart Trainer*, Wahoo, Estados Unidos) é um rolo de treinamento instrumentado que pode capturar dados como cadência, potência, distância e velocidade. Também podem ser feitos ajustes, em tempo real, de valores para treinamentos mais leves ou mais pesadas, como resistência linear de giro.

G Compartimento contendo baterias, estimulador, sistema embarcado e receptor do sensor:

Sua função é armazenar e proteger contra respingos as baterias que alimentam o sistema embarcado, o EE e o receptor do sensor inercial.

O sistema embarcado (Raspberry Pi 3, Raspberry Pi Foundation, Inglaterra) é o componente integrador do sensor inercial, comandos realizados pelo piloto (paciente), e o estimulador; incluindo onde está implementado o controlador da estimulação. Os algoritmos para funcionamento do sistema de ciclismo foram implementados em Python, em que o processo de controle funciona na frequência de 50 Hz (frequência máxima típica para aplicações FES conforme tabela 1 (BO et al., 2017).

O estimulador usado é o Rehastim (Hasomed, Alemanha) com 8 canais de estimulação e descrito em detalhes na Seção 2.6. As principais características para seu uso é a portabilidade e a possibilidade de atualização dos parâmetros de estimulação (frequência, largura de pulso, e intensidade de corrente) em tempo real. A característica em tempo real é vital para funcionamento do controlador implementado para esse projeto de ciclismo FES (BO et al., 2017).

#### RehaStim War Prog 2 mm Nave Nave

#### 2.6 Soluções comerciais

Figura 11 – Estimulador Elétrico Rehastim. Fonte: (SCHAUER; BEHLING, 2009)

Existem diversos tipos de equipamentos para estimulação elétrica disponíveis no mercado. Porém, a maioria não possui a função de mudança dos parâmetros de estimulação em tempo real, requisito necessário para sistema de ciclismo FES da equipe EMA conforme
descrito na Seção 2.5.1. Abaixo, será apresentado o EE que atende a essa característica e utilizado no sistema de ciclismo atual: o Rehastim (Hasomed, Alemanha).

O RehaStim, Figura 11, é um EE controlável com 8 canais de estimulação e é um produto médico certificado segundo a norma EN 60601-2-10 para equipamentos eletromédicos. O seu sistema interno de estimulação é composto de dois módulos de estimulação independentes multiplexados em 4 canais cada. Cada módulo de estimulação é composto de uma fonte de corrente e um microprocessador (MSP430) para geração dos pulsos iniciais. Como ambos módulos são independentes, a geração de pulsos pode ser feita de forma simultânea entre os canais 1 a 4 e 5 a 8. A principal unidade de processamento é um microprocessador (MSP430, Texas Instruments, Estados Unidos), com arquitetura RISC de 16 Bits e com baixo consumo de potência (SCHAUER; BEHLING, 2009).

Característica	Descrição		
Frequência de estimulação	10 a 50 Hz em passos de 5 Hz		
Largura de pulso	0 a 500 $\mu$ s em passos de 1 $\mu$ s		
Intensidade de corrente	0 a 130 mA em passos de 2 mA		
Número de canais	2 módulos independentes com 4 canais cada		
Forma de onda de saída	Bifásica com carga balanceada		
Reserva de tensão elétrica	150 V		
Tensão máxima de saída	154 V		
Tempo de Operação	de 2 a 2,5 horas com padrões de estimulação intermediários		
Tempo de recarga para bateria integrada	cerca de 3,5 horas		
Comprimento	$13.6 \mathrm{~cm}$		
Largura	$15 \mathrm{~cm}$		
Altura	$7 \mathrm{~cm}$		
Peso	5  kg		
Indiana de comunes de limbe	TR 30RAM090 EN60601-1 e SANYO,		
Isolamento de corrente de linna	NiMh, $C= 2700 \text{ mAh}$		
Fonte de Alimentação	100-240 VAC 50-60 Hz		
Potência de Entrada	max. 150 W		
Temperatura de uso	$0~^{\circ}\mathrm{C}$ a $40~^{\circ}\mathrm{C}$		
Visor/Interface	LCD sensível ao toque		
Comunicação	USB / RS232		
Sistema Operacional	Software customizado		
Grau de proteção	Classe II do tipo BF		

Quadro 1 - Especificações do Estimulador RehaStim. Fonte: (HASOMED, 2009) e (SCHAUER; BEHLING, 2009)

Este produto utiliza uma tela sensível ao toque retro iluminada como interface humano-máquina. Para aumentar a segurança do paciente, ele contém um verificador de impedância da pele para evitar aplicação de estímulos quando existe mau contato dos eletrodos. Antes de cada pulso de estimulação é realizado um pequeno teste de impedância, em que é enviado um impulso de baixa amplitude e é analisado seu efeito na saída. Caso a resistência calculada esteja fora da faixa normal de valores, a estimulação não é aplicada (SCHAUER; BEHLING, 2009). O diferencial desse equipamento, e uma das justificativas para seu uso no sistema de ciclismo FES do EMA, é a existência do modo científico. Esse modo permite o controle dos parâmetros da estimulação em tempo real por meio do protocolo de comunicação serial (HASOMED, 2009). No Quadro 1 são listadas as algumas características técnicas do EE Rehastim.

# 3 Circuito de Estimulação Elétrica

Neste capítulo é apresentado uma revisão da literatura a respeito dos circuitos estimuladores adequados para uso no ciclismo FES. Em que são detalhadas as topologias de circuitos aplicáveis na geração de sinal bifásico em nível de hardware.

De acordo com (SILVA, 2021), os sistemas modernos de estimulação elétricas podem ser divididos como ilustrado no diagrama de blocos da Figura 12.



Figura 12 – Diagrama de blocos de um sistema de EE.

## 3.1 Circuito de entrada

O circuito de entrada é responsável por transmitir as configurações dos parâmetros de estimulação para o sistema. A solução mais simples é a utilização de potenciômetros para controle de corrente como em (CHENG et al., 2004), entretanto é mais desejável a construção de uma interface Homem-Máquina por meios digitais, como teclados e telas. Para que o controle possa ser automatizado.

Em (QU et al., 2011) é utilizado um microcontrolador STM32 para gerenciar a entrada de parâmetros de estimulação por meio de um teclado com apoio visual de uma tela LCD. Uma abordagem semelhante foi feita em (ALONSO; MINOR; ESCAMILLA, 2007) utilizando-se um microcontrolador PIC16.

No trabalho de (ILIC; VASILJEVIC; POPOVIC, 1994) uma interface de botões e alto-falantes foi utilizada, porém os parâmetros do estimulador eram transmitidos ao estimulador pelo protocolo RS232 por meio de um aplicativo *desktop*.

Em (GUTIERREZ, 2019) a interface foi desenvolvida em aplicativo *desktop* e utiliza comunicação UART para transmitir os parâmetros para o microcontrolador *Teensy* que é o controle central do estimulador.

## 3.2 Gerador de pulsos

Na geração de pulsos para o EE, os parâmetros a serem controlados são a amplitude, largura e frequência dos pulsos. O controle pode ser analógico com circuitos osciladores ou digital utilizando conversores digitais-analógicos (DAC) em conjunto com algum microprocessador que cria o sinal.

Em (BRUNETTI et al., 2011) foi utilizado um microcontrolador em conjunto com um DAC. Em (QU et al., 2011) a mesma estratégia foi utilizada, porém para reduzir o tamanho do circuito foi desenvolvido um circuito integrado de aplicação específica (ASIC).

O controle por circuito analógico é utilizado em (CHENG et al., 2004), como mostrado na Figura 13. São utilizados dois CIs 555 nas configurações de oscilador monoestável e multivibrador astável para modular o sinal de saída.



Figura 13 – Circuito gerador de pulsos proposto por (CHENG et al., 2004).

A modulação do sinal dos pulsos é muito utilizada em sinais para estimulação, onde a composição matemática de dois sinais forma um terceiro. Ela facilita o estímulo das fibras musculares com frequência e largura de pulso adequadas (GAIOTTO, 2012). Os principais tipos de modulação aplicados na estimulação elétrica são a modulação por amplitude de pulso (PAM) e a modulação por largura de pulso (PWM).

Como demonstrado na Figura 14, a modulação PAM multiplica a portadora pelo sinal de modulação criando um sinal modulado em amplitude, onde a informação presente são os pulsos com valores proporcionais ao da modulação.

## 3.3 Circuito de saída

O circuito de saída do EE possui a função de amplificar os sinais gerados no circuito gerador de sinal com o intuito de prover potência aos eletrodos (GAIOTTO, 2012). Serão abordadas diferentes topologias de saída utilizando transformadores, espelho de corrente Wilson, amplificadores de transcondutância e ponte H.



Figura 14 – Exemplo de modulação PAM. Fonte: (SOUZA et al., 2017)

Os transformadores são utilizados para elevação da tensão em diversos circuitos de saída, pois possibilitam o isolamento entre a saída de alta tensão e circuito gerador de sinal. A topologia desenvolvida por (CHENG et al., 2004), representada na Figura 15, utiliza quatro amplificadores operacionais, um transistor NPN, um transformador e componentes passivos. Essa topologia funciona por meio da retroalimentação do erro causado no transformador utilizando o amplificador diferenciador, identificado na figura como OP1, e retroalimentação por meio dos amplificadores OP4 e OP3, nesse caso funcionando como *buffer* isolador e amplificador respectivamente. A pré-amplificação do sinal final é feita por meio do amplificador OP2 e o transistor possuindo controle do ganho no potenciômetro  $R_2$ . Por fim, a amplificação final nessa topologia é feita pelo transformador.



Figura 15 – Circuito típico de um sistema FES baseado em transformador. Fonte: (CHENG et al., 2004)

O circuito de saída desenvolvido em (WU; YOUNG; KUO, 2002) utiliza espelhos de corrente Wilson controlados por um conversor tensão-corrente, como mostrado na Figura 16. O espelho de corrente Wilson possui a propriedade de que a corrente em RL1 é a mesma que passa pelo coletor do transistor Q3, devido a simetria dos espelhos de corrente Wilson, a corrente em RL1 também é a mesma que passa pelo coletor de

Q6. Porém as características opostas dos transistores tornam o acionamento individual reverso. A corrente I<sub>1</sub> é definida como a razão  $\frac{Vs}{R1}$  e i2 é definida por  $\frac{Vs}{R9}$ , como I<sub>1</sub> e I<sub>2</sub> possuem sentidos opostos, sua somatória cria um sinal bifásico na carga.



Figura 16 – Topologia de saída desenvolvida em (WU; YOUNG; KUO, 2002)

Os amplificadores de transcondutância de alta tensão permitem o desenvolvimento de circuitos de saída simples e compactos como a topologia TEREFES desenvolvida em (BRUNETTI et al., 2011) presente na Figura 17. O amplificador operacional está em uma configuração de conversor tensão-corrente clássico possibilitando o controle da corrente na carga por meio da tensão de entrada Vin.



Figura 17 – Circuito de saída básico TEREFES. Fonte: (BRUNETTI et al., 2011)

O circuito de saída desenvolvido em (QU et al., 2011) utiliza uma ponte H e dois circuitos conversores de tensão-corrente construídos com amplificadores operacionais e MOSFETs para controlar a corrente na carga. A ponte H possui três estados de operação: no primeiro estado todas as chaves estão desligadas inibindo qualquer corrente na carga; no segundo estado apenas as chaves S1 e S4 estão ligadas proporcionando a corrente  $I_2$  sobre a carga; no terceiro e último estado apenas as chaves S2 e S3 estão ligadas, assim proporcionando a corrente  $I_1$  sobre a carga. Como as correntes  $I_1$  e  $I_2$  estão em sentidos opostos na carga, o sinal composto é bifásico.



Figura 18 – Estagio de saída desenvolvido em (QU et al., 2011)

Em (SILVA, 2021) a estratégia utilizada simplifica a topologia de ponte H de (QU et al., 2011) utilizando apenas uma fonte de corrente semelhante a (WU; YOUNG; KUO, 2002), como pode ser visto nas Figuras 19 e 20



Figura 19 – Fonte de corrente controlada por tensão desenvolvida em (SILVA, 2021)



Figura 20 – Ponte H desenvolvida em (SILVA, 2021)

## 3.4 Fonte de alimentação

A alimentação do EE pode ser feita pela rede elétrica quando o aparelho é fixo ou por meio de baterias, que tornam o sistema portátil e isolado da rede elétrica. Um conversor CC-CC *boost* é utilizado em (GAIOTTO, 2012) para atingir tensões de 300V presente na Figura 21.

Em (BRUNETTI et al., 2011) baterias de 9V são utilizadas como fonte para o conversor CC-CC. O circuito conversor CC-CC boost cria uma tensão de saída maior que a entrada por meio de chaveamento da fonte utilizando capacitores ou indutores para armazenar a carga. Entretanto a saída possui uma conexão com a entrada por meio da realimentação do circuito. Uma das formas de isolar o sistema é a utilização de um transformador na saída, que recebe o nome de conversor *flyback*. Na Figura 22 é apresentado uma topologia *flyback* que pode ser alimentada com tensões de 3 V a 6 V.



Figura 21 – Esquema elétrico do ciclo-conversor CC-CC. Fonte: (GAIOTTO, 2012)



Figura 22 – Esquema elétrico conversor CC-CC *flyback.* Fonte: (ILIC; VASILJEVIC; POPOVIC, 1994)

# 4 Materiais e Métodos

Neste capítulo primeiro é apresentado os requisitos para o sistema de estimulação baseado no uso em sistema de ciclismo FES. Em que, são detalhados cada circuito do sistema em nível de hardware, de software, da metodologia, dos materiais usados para design e construção em PCI e dos métodos utilizados para validação em testes de bancada do protótipo final.

É de se esclarecer que o sistema apresentado neste capítulo é a última versão em relação a outras que foram testadas e validadas. Nesse sentido, o Apêndice A apresenta detalhes adicionais do desenvolvimento de outras versões e dificuldades encontradas durante a evolução do sistema.

## 4.1 Requisitos do sistema

Como pressuposto desse projeto, temos que os circuitos propostos são um passo importante para desenvolvimento de um equipamento de estimulação, podendo assim ser classificado como um protótipo que se encaixa na definição de equipamento eletromédico. Dessa forma, os requisitos técnicos levantados foram baseados nas necessidades mínimas que garantam a segurança operacional desse tipo de equipamento, regulamentado pela norma geral ABNT NBR IEC 60601-1. Também foi utilizado como base para o desenvolvimento e validação dos circuitos, as especificações regularizadas pela norma específica NBR IEC 60601-2-10. Ela apresenta os requisitos particulares para segurança básica e desempenho essencial de estimuladores de nervos e músculos.

Sendo assim, o sistema de estimulação elétrica proposto pode ser visualizado segundo diagrama ilustrado na Figura 23. Cada parte pode ser desenvolvida de diversas formas e características, dependendo dos requisitos finais. Como exemplo, o circuito de saída pode ser implementado com diversas especificações de tempo de resposta, potência, e topologias de circuito, conforme visto na seção 3.3. Nessa situação será estabelecido os requisitos gerais a serem alcançados para cada parte.

A interface do usuário deve atender a especificação de controle em tempo real dos parâmetros de estimulação do sistema e integrar, em seu código básico de funcionamento, com os outros sistemas que utilizam um equipamento EE, como o ciclismo FES. A parte interativa com usuário fornece o controle manual de ativação de cada canal e os parâmetros de estimulação específico de cada (frequência, largura de pulso e intensidade de corrente), tudo dentro dos limites e incrementos definidos para o sistema. Neste caso, a interface interativa será projetada para funcionamento em PC.



Figura 23 – Diagrama de blocos geral do sistema de estimulação elétrica proposto.

O principal foco será em três dos quatro circuitos necessários para geração da estimulação elétrica com controle de corrente. Assim, o circuito de entrada, o gerador de sinais e o circuito de saída devem atender especificações elétricas e digitais que suportam a integração com a interface de usuário proposta e as características de potência necessárias de forma segura e eficiente.

As especificações de estimulação que o sistema proposto deve atender é, de no mínimo, aquelas que o equipamento atual utilizado para o ciclismo FES (Rehastim, Hasomed, Alemanha) consegue fornecer (HASOMED, 2012; BO et al., 2017). Além disso, o sistema atual de ciclismo FES (descrito em (BO et al., 2017)) requer uma quantidade mínima de dois canais de saída de estimulação para funcionamento básico. As especificações de estimulação para o sistema são mostradas na Tabela 2.

Parâmetro	Grandeza [min máx.]	Tipo ou Unidade
Forma de onda (sinal)	Bifásico	Quadrada
Frequência	1 - 250	Hz
Largura de Pulso	0, 100 - 1000	$\mu { m s}$
Intensidade de Corrente	1 - 100	${ m mA}$
Faixa de impedância de carga	$100 - 1.10^3$	$\Omega$
Tempo de terapia	Ilimitado	-

Tabela 2 – Requisitos dos parâmetros de estimulação do sistema proposto.

Conforme a Tabela 2, é possível observar que o sistema proposto deve gerar pelo menos um tipo de forma de onda: quadrada e bifásica (também denominada como trem de pulsos retangulares bifásicos). Portanto, o circuito gerador de sinal, em conjunto com circuito de saída, deve ser desenvolvido para atender geração de uma forma de onda quadrada como sinal de estimulação. Sendo necessário que se garanta uma geometria próxima ao da onda para toda faixa de frequência, largura de pulso e intensidade de corrente.

Em seguida, serão descrição as soluções de hardware (Seção 4.2) desenvolvidos para o sistema proposto.

## 4.2 Hardware

O hardware do sistema de estimulação elétrica proposto é composto de quatro partes principais: Um circuito de entrada, um circuito gerador de sinal, um circuito de saída de potência e uma fonte de alimentação. A fonte de alimentação não foi foco desse trabalho, portanto, serão apenas descritos os equipamentos comerciais utilizados para alimentação dos circuitos desenvolvidos.

Em relação aos circuitos a serem desenvolvidos foram realizados testes e validação em diversas versões (4 no total no caso do circuito de saída, descrito no Apêndice A) até culminar na versão final descrita nesse trabalho. Acerca de características, essa versão foi projetada com suporte para quatro canais de estimulação elétrica de ativação serial e validação de um circuito gerador de sinal e de saída de potência para os requisitos estipulados.

Os aspectos que fundamentaram o desenvolvimento de todos os circuitos foi a estimulação contínua em longos períodos de aplicação (até 24 horas) com mudança em tempo real dos parâmetros de frequência, largura de pulso e intensidade de corrente. Sendo assim, os componentes eletrônicos, em especial os de potência, foram escolhidos com características elétricas que superam as necessidades e garantem o bom funcionamento do sistema como um todo.

Com exceção da fonte de alimentação e interface do usuário, a Figura 23 ilustra cada circuito desenvolvido e sua integração para o sistema de estimulação elétrica proposto.

#### 4.2.1 Circuito de Entrada

O circuito de entrada tem como funcionalidade de se comunicar com a interface de usuário, funcionando em um PC externo, e solicitar ao circuito gerador de sinal a resposta requisitada para um dos canais de estimulação. Para realizar essas funções foram testadas duas placas de desenvolvimento com microcontroladores embarcados. A primeira versão foi a placa de desenvolvimento com módulo ESP8266 (SoC ESP8266, Espressif Systems, China) e a segunda (versão final) utiliza a placa de desenvolvimento com módulo ESP32-WROOM-32 (SoC ESP32-D0WDQ6, Espressif Systems, China). Ambas placas foram utilizadas pois fornecem facilidade de prototipagem e programação de seu *firmware* pela compatibilidade com a plataforma wiring. A plataforma wiring é um tipo de *framework* de código-livre que disponibiliza um tipo de linguagem baseada em C/C++ e um ambiente integrado de desenvolvimento (IDE) para rápida programação de microcontroladores e computadores de placa-única. Sua larga utilização disponibiliza compatibilidade com diversos sensores e protocolos de comunicação, possibilitando o rápido desenvolvimento de diferentes versões do controle e integração de recursos do estimulador.

Na versão final do circuito de entrada foi utilizado uma placa de desenvolvimento tipo DEVKIT1 do microcontrolador ESP WROOM 32 (Foto na Figura 24a). Em que, são integrados um SoC Xtensa de dois núcleos que opera entre 80 MHZ á 240 MHZ (ESP32-D0WDQ6, Espressif Systems, China), vários protocolos de comunicação (UART, SPI, I<sup>2</sup>C), suporte aos protocolos sem fio Bluetooth e Wi-Fi.

Durante essa etapa não foram considerados necessidades do hardware quanto a tempo de atraso na execução de processos do *firmware* desenvolvido pelo SoC. Qualquer tipo de análise quanto a esse requisito será avaliado durante o processo de implementação e testes de bancada descritos mais a frente.

A integração entre o circuito de entrada e o usuário será por meio de interface de usuário executada em PC e conectada via cabo USB tipo A.

Na Figura 24b está representado o esquemático das conexões da ESP32 (ESP32 WROOM DEVKIT V1) no circuito de entrada. Ele realiza as seguintes tarefas: gerenciamento do protocolo de comunicação de entrada e saída via USB e Wi-Fi; seleção do circuito gerador de sinal (canal) na chave analógica (SW\_S0 e SW\_S1) que receberá os comandos de controle; desativar os canais da chave analógica Controle do microcontrolador do circuito gerador de sinal via protocolo serial I<sup>2</sup>C (SERIAL\_TX) atualmente conectado; verificar o estado do botão de emergência (SOS\_BUTTON\_IN). O gerenciamento dessas tarefas é determinado pelo *firmware*, explicação feita na Seção 4.3.2.



Figura 24 – Microcontrolador ESP32 para circuito de entrada.

Para possibilitar que um microcontrolador ESP32, apenas uma porta serial TX,

consiga controlar mais de um circuito gerador de sinal foi adicionado um multiplexador analógico 1:8 (CI CD4051, Texas Instruments, EUA). Assim possibilitando a multiplexação da porta de comunicação serial (SERIAL\_TX) com quatro possíveis conjuntos de circuitos geradores de sinal, conectados as portas SERIAL\_CH1 - SERIAL\_CH4 conforme esquemático da Figura 25. A porta SW\_ENABLE possibilita a desativação de todos os canais no estado lógico 1.



Figura 25 – Esquemático da chave analógica para circuito de entrada.

Para alimentar este circuito é necessário uma fonte de alimentação de pelo menos 5  $V_{DC}$  com, no mínimo, 510 mA (500 mA para ESP32 e 10 mA para CD4051). Sendo que, a discussão das fontes utilizadas para alimentação desse e outros circuitos durante os testes de bancada são descritos na seção 4.2.4.

O esquemático completo do circuito de entrada pode ser visualizado na Figura 58 no Apêndice A. Nele são incluídos todos os componentes e conexões extras utilizadas para versão final implementada.

#### 4.2.2 Circuito Gerador de Sinal

O circuito gerador de sinal cria é responsável dos sinais de controle para geração do sinal de estimulação na forma de onda e valores necessários. Utilizando como base os testes realizados em diferentes tipos de topologia de circuito gerador de sinal, feitas em (GUTIERREZ, 2019), foi escolhido a solução que utiliza um DAC controlado por microcontrolador.

A solução utilizando DAC foi escolhida pela facilidade de mudança do sinal de saída e compatibilidade de comunicação com o uso do protocolo I<sup>2</sup>C para gerar o sinal de controle de corrente do estimulador. Dependendo do tipo de topologia utilizada no circuito de potência de saída essa solução permite a criação de qualquer forma de onda e oferece o controle simples dos parâmetros de frequência, largura de pulso e intensidade de corrente. No caso desse trabalho é utilizado uma topologia específica em que o DAC tem como papel realizar o controle da intensidade de corrente, mas não é o único componente necessário para gerar a forma de onda para o circuito de saída. Essa escolha vem de uma limitação do circuito de saída, explicado em mais detalhes na Seção 4.2.3.

O DAC escolhido foi o módulo com MCP4725 da Microchip. Ele contém um canal de conversão digital de analógico (DA) de 12 bits e tem protocolo de comunicação padrão I<sup>2</sup>C, suportando o SPI caso necessário. Sua escolha foi embasada na alta resolução de 12 bits de seu conversor e disponibilidade de compra durante o período de desenvolvimento do projeto. Como a topologia de integração entre gerador de sinal e circuito de saída leva em consideração que é gerado apenas um sinal de estimulação na saída a quantidade de canais desse DAC, nesse caso um, é suficiente para esta solução.

O circuito gerador de sinal teve duas versões durante a fase de desenvolvimento e testes de bancada. Na versão inicial (1.0) era utilizada apenas um DAC para controle do circuito de saída de corrente, em específico o conversor tensão-corrente. Porém, ficou evidente que o *slew rate* era baixo demais para a topologia do circuito de saída escolhido. Para resolver esse problema foi adicionado o multiplexador/chave analógica CD4052 na versão 2.0, semelhante ao utilizado no circuito de entrada.

Na versão final (2.0), o DAC controla o conversor tensão-corrente mantendo nível  $V_{DC}$  constante e a chave analógica alterna entre o sinal do DAC e o GND. Essa mudança teoricamente aumentou o *slew rate* de 0,55 V/ $\mu$ s para 166,67 V/ $\mu$ s, conforme especificações dos fabricantes (MICROCHIP TECHNOLOGY INC., 2009; TEXAS INS-TRUMENTS INC., 2017).

O esquemático de integração entre o DAC e a chave analógica está representado na Figura 26. A conexão do DAC no circuito gerador de sinal (CONEXAO\_MCP4725) integra as duas portas do protocolo I<sup>2</sup>C com microcontrolador (SDA e SCL), porta analógica de saída do DAC (DAC\_IN) e a alimentação do módulo (+5V e GND). Na chave analógica a saída do DAC (DAC\_IN) é conectada ao CH1 IN/OUT (Porta 14), o GND no CH0 IN/OUT (Porta 12) e o sinal de saída é a porta COM IN/OUT (Porta 13 - DAC\_OUT).

A porta de controle da chave analógica (SW\_IN) realiza a alternância entre sinal do DAC e o GND dependendo do nível lógico aplicado. Nesse caso a porta 9, que é a segunda porta de controle da chave analógica, está sempre no GND (estado lógico 0). Portanto, quando o sinal de controle está no estado lógico 0 (00) a saída está ligada diretamente ao GND e no estado 1 (01) ligada ao DAC\_OUT.

A utilização da chave analógica ocasiona uma pequena queda de tensão entre o sinal DAC na entrada comparado ao na saída. Essa diferença no sinal de controle cria uma alteração na intensidade de corrente solicitada pelo usuário e a entregue. Sendo assim necessário uma compensação em software para alcançar o valor de intensidade de corrente esperado.

Outro componente importante do circuito gerador de sinal é o microcontrolador. Ele recebe os comandos do microcontrolador central e traduz em sinais de controle para



Figura 26 – Esquemático da chave analógica e DAC para gerador de sinal.

o DAC, chave analógica e os *drivers* existente no circuito de saída.

Para sua escolha, os principais aspectos que devem ser considerados são a quantidade de *timers* integrados em sua arquitetura, respectivas resoluções em bits, e compatibilidade com protocolo de comunicação I<sup>2</sup>C. Esses dois aspectos são importantes pois determinam o incremento mínimo possível para uma faixa de valores dos parâmetros de largura de pulso e frequência de estimulação. O incremento da intensidade de corrente é determinado pela resolução do módulo DAC escolhido. Outro aspecto importante devido tempo limitado de desenvolvimento e implementação é compatibilidade do microcontrolador a arquitetura wiring. Assim facilitando a desenvolvimento e depuração de erros durante a etapa de implementação.

Nesse contexto, foi escolhido o microcontrolador ATmega328P (ATMEGA328P, Atmel Corporation, EUA). Sua arquitetura é baseada na plataforma RISC de 8 bits, suporte de até 16 Mhz como frequência de operação, 32 KBs de memória flash ISP, 1 KB de memória não-volátil EEPROM, 2 KBs de memória SRAM, 1 *Timer* de 16bits, 2 *Timers* de 8-bits, e compatibilidade com os protocolos I<sup>2</sup>C, SPI, UART. Esse microcontrolador suporta a plataforma wiring e o *firmware* desenvolvimento é detalhado no item 4.3.3.

Na Figura 27 está o esquemático das conexões realizadas do microcontrolador ATmega328P no circuito gerador de sinal.

Analisando a Figura 27, pode-se observar os seguintes componentes e portas: um oscilador tipo cristal quartzo (X1) com 16 MHz de frequência (XTAL1 e XTAL2); um botão tipo *push-button* sem trava (KEY1) com função de resetar o microcontrolador e permitir o carregamento de novos versões do *firmware*; um jumper (JUMPER1) para desconectar o botão KEY1 do microcontrolador; duas portas para conexão do protocolo I<sup>2</sup>C ao DAC (SCL e SDA) e porta seletora da chave analógica (SW\_IN); cinco jumpers (JUMPER2-6) que possibilitam a escolha dos dois sinais de controle dos *drivers* do circuito de saída (SIG1 e SIG2) entre cinco portas digitais (PINOUT1-5).

Para alimentar este circuito é necessário uma fonte de alimentação de pelo menos 5  $V_{DC}$  com, no mínimo, 48 mA (14 mA para ATMEGA328P, 10 mA para CD4052 e 24



Figura 27 – Esquemático do microcontrolador ATMEGA328p para gerador de sinal.

mA para MCP4725). Sendo que, a discussão das fontes utilizadas para alimentação desse e outros circuitos durante os testes de bancada são descritos na seção 4.2.4.

O esquemático completo do circuito gerador de sinal pode ser visualizado na Figura 59 no Apêndice A. Nele são incluídos todos os componentes e conexões extras utilizadas para versão final implementada.

#### 4.2.3 Circuito de Saída

O circuito de saída pode ser desenvolvido com diversas topologias diferentes, conforme descrito na seção 3.3 da revisão bibliográfica. Nesse contexto, foi escolhida a topologia composta por um conversor tensão-corrente, um espelho de corrente de Wilson e uma ponte H, conforme diagrama de blocos da Figura 28.



Figura 28 – Diagrama de blocos do circuito de saída.

A definição final da escolha dessa topologia para o circuito de saída foi fundamentada no objetivo de continuar os trabalhados realizados em (SILVA, 2021), autor ex-membro da equipe EMA. A análise feita por esse trabalho foi apenas em ambiente computacional e, portanto, não valida a topologia proposta em uma versão implementada com componentes físicos. Mesmo assim, existem fortes evidências que esse tipo de topologia funciona e consegue realizar a função de geração de estimulação para os requisitos proposto anteriormente, conforme visto na Tabela 2.

#### • Conversor tensão-corrente

O conversor de tensão-corrente é um circuito com função que assemelha a uma fonte de corrente controlada por sinal de tensão elétrica. Seu uso é devido a necessidade que um estimulador elétrico garanta que o sinal de estimulação na sua saída tenha uma mesma intensidade de corrente independente da impedância da carga. Sendo essa carga, os grupos musculares que sofrem a estimulação em cada canal e variam dependendo do posicionamento dos eletrodos.

A Figura 29 mostra o esquemático geral do circuito conversor tensão-corrente proposto. A porta ENTRADA recebe o sinal DAC\_OUT do circuito gerador de sinal, variando entre a tensão de 0 V a 5 V. Além disso, a porta EP é a conexão desse circuito com o espelho de corrente e a corrente de referência  $(I_{REF})$  que é gerada como saída.



Figura 29 – Esquemático do conversor de tensão-corrente.

Para determinação do amplificador operacional (AMPOP) foram testados vários modelos diferentes para garantir a necessidade do uso de fonte de alimentação simétrica. Uma vez que a topologia utilizada do conversor tensão-corrente não recebe e/ou gera sinais com polaridade negativa. Porém, é necessário que o amplificador escolhido tenha resposta em frequência suficiente e o maior valor de *slew rate* para cumprir os requisitos do sistema.

Nessa perspectiva, foram testados quatro amplificadores operacionais, conforme caracterizado na Tabela 3.

Analisando a Tabela 3, pode-se concluir que amplificadores que suportam alimentação apenas positiva, nesse caso o LM2904 e LM358, tem limitação na resposta em frequência e *slew rate* comparado aos com alimentação apenas simétrica. Caso fosse utili-

Modelo	Qtd. de AMPOPs	Resposta em Freq. [MHz]	$Slew \; Rate \ [{ m V}/\mu{ m s}]$	Tensão de saída pico a pico [V]	Fonte de Alimentação [V]
TL082	2	4	13	27	$\pm 15$
NE5532	2	10	9	26	$\pm 15$
LM2904	2	1,1	0,6	27	$30 \text{ ou } \pm 15$
LM358	2	1	0,1	26	$26 \text{ ou } \pm 13$

Tabela 3 – Características dos amplificadores operacionais testados.

zado um amplificador com baixo *slew rate* iria acontecer um aumento do tempo de subida e descida do sinal de excitação do transistor NPN. O que promove picos de corrente nos transientes do sinal de estimulação final na ponte H.

Sendo assim, o amplificador escolhido foi o TL082 (Texas Instruments, EUA) devido ao maior valor de *slew rate* entre os testados e resposta em frequência alta (4 MHz). A tensão recomendada de alimentação desse componente é de  $\pm$  15 V.

Como o transistor de potência BJT tipo NPN está em contato direto com a fonte de tensão +150V, ele deve suportar essa diferença entre seus terminais coletor e emissor  $(V_{CE})$ . Sendo assim, o transistor escolhido (TIP48, Fairchild Semiconductor, EUA) possui tensão máxima  $V_{CE}$  de 400 V, corrente de coletor em nível DC máxima ( $I_C$ ) de 1 A, e corrente de coletor pulsada máxima ( $I_{CP}$ ) de 2 A. Outra característica importante é a dissipação de potência no coletor ( $P_C$ ) ser 40W. Assim garantindo que a temperatura do encapsulamento do transistor não ultrapasse os valores máximos suportados, 150 °C conforme especificação do fabricante (FAIRCHILD SEMICONDUCTOR, 2014b).

A relação da tensão de entrada com a corrente que passa em no resistor R1 (Figura 29) é dada pela equação 4.1.

$$I_{ref} = \frac{\text{ENTRADA}}{R_1} \tag{4.1}$$

Como a corrente máxima do sistema será 100 mA, com passos de 1 mA, o resistor R1 escolhido foi o de valor comercial 39  $\Omega$  (±5% de tolerância e 2 W). Assim obtendo o passo de tensão para a corrente de 1 mA será de 39 mV para estar dentro da faixa de operação do conversor digital-analógico.

#### Espelho de Corrente Wilson

O espelho de corrente Wilson possui a propriedade de espelhar a corrente de referência de um ramo do circuito em outro, fornecendo uma corrente constante. Como ilustrado na Figura 30, se a corrente de referência em Q1 ( $I_{REF}$ ) variar, também haverá a mesma variação na corrente espelhada que passa por Q2 e Q3. Outras duas características da topologia de espelho de corrente Wilson são: dispor de maior estabilidade, oferecendo uma corrente constante mesmo com a variação da carga devido alta impedância na sua saída; oferecer menor dependência quanto ao casamento entre transistor, ou seja, não requer que o  $\beta$  do transistor Q1 seja compatível com o de Q3 e/ou Q4 da topologia da Figura 30.



Figura 30 – Topologia do espelho de corrente Wilson com transistores BJT tipo PNP.

Conforme levantado nos requisitos (Seção 4.1, o circuito de saída e, consequentemente, o espelho de corrente deve suportar: intensidade de corrente máxima de ±100 mA para uma carga máxima de 1 k $\Omega$  por tempo de terapia ilimitado. Utilizando a lei de Ohm com o valor máximo de intensidade de corrente e resistência pode-se calcular o valor da tensão DC (V<sub>DC</sub>) máxima requerida pelo espelho de corrente em ±100 VDC. Consequentemente, o transistor de potência BJT tipo PNP escolhido foi o MJE350 (Fairchild Semiconductor, EUA). Sua tensão máxima V<sub>CEO</sub> é de -300 V, corrente máxima I<sub>C</sub> de -500 mA, e dissipação de potência no coletor (P<sub>C</sub>) de 20W(FAIRCHILD SEMICONDUCTOR, 2001).

Mesmo sendo utilizado transistores do mesmo modelo, principalmente quando se considera sendo componentes discretos, existirá uma diferença do valor  $\beta$  entre eles. Consequentemente, (WU; YOUNG; KUO, 2002) sugeriu o uso de duas resistências no terminal coletor dos transistores PNP Q1 e Q2 para diminuir o descasamento de  $\beta$  entre eles. A adição desses componentes gera um aumento de tensão de operação do espelho de corrente, porém acarretará a degeneração do coletor, assim limitando os efeitos da variação de  $\beta$  entre os transistores. Para produzir as melhorias esperadas, tais resistências precisam ter valores aproximadamente iguais, considerando que também existe uma pequena tolerância na fabricação dos mesmos.

Nesse contexto, alguns estudos realizados que continham essa configuração (GU-TIERREZ, 2019; SILVA, 2021; WU; YOUNG; KUO, 2002) chegaram a conclusão, por meio de simulações, que o valor deve ser algo entre 5,6  $\Omega$  e 200  $\Omega$ . Sendo assim, foi escolhido para versão final as resistências de valor comercial 5,6  $\Omega$  (±1% de tolerância e 0,5 W), pois tem perda de potência menor em relação a valores maiores e foi validado em ambiente de simulação.

A topologia final do espelho de corrente utilizado pode ser visualizada na Figura 31. Contendo os resistores de casamento ( $R_2 \in R_3$ ), os transistores PNP (Q5, Q6 e Q7), a ligação com o circuito conversor tensão-corrente (IREF) e a ligação com a ponte H (HV). Também pode ser visualizado a tensão  $V_{HV}$  do circuito com valor de +150 V. O seu cálculo será descrito no item explicando a ponte H.



Figura 31 – Esquemático do espelho de corrente Wilson implementado.

#### • Ponte H

Um circuito Ponte II tem como funcionalidade básica inverter o sentido da corrente na carga. Sendo comumente utilizado em motores elétrico, pois a inversão da corrente de alimentação inverte o sentido de rotação deles. Em aplicações desse EE, a ponte II é utilizada para gerar sinais bifásicos com apenas uma fonte de alimentação positiva. O que simplifica os requisitos técnicos da fonte de alimentação do sistema pois não haverá a necessidade de uma fonte simétrica  $V_{HV}$ .

A Figura 32 demonstra o sentido em que a corrente flui na ponte H por meio do acionamento dos pares de transistores tipo MOSFET. Quando Q1 e Q4 são acionados, a corrente segue o sentido I<sub>1</sub>, quando Q2 e Q3 são acionados, o sentido oposto é seguido formando a corrente I<sub>2</sub>. Sendo observado na carga um sinal com forma de onda tipo trem de pulsos bifásico com tensão máxima  $\pm V_{CC}$ .



Figura 32 – Topologia de um circuito Ponte H.

Considerando a tensão DC máxima de 100 V<sub>DC</sub> na carga, no circuito implementado foram utilizados transistores MOSFET de canal N (IRF840, Vishay Siliconix, EUA). Eles têm tensão máxima de operação ( $V_{DS}$ ) de 500 V, corrente de dreno contínua máxima I<sub>D</sub> de 8 A, corrente de dreno pulsada máxima ( $I_{DM}$ ) de 32 A, e impedância de comutação ( $r_{DS(ON)}$  de 0,85  $\Omega$  (FAIRCHILD SEMICONDUCTOR, 2002).

Como o IRF840 precisa de alta tensão para acionamento, foram utilizados dois drivers de meia-ponte (IR2111, Infineon Technologies, Alemanha) para versão final implementada. Sua tensão máxima de operação é de 600 V e uma conexão típica para um driver pode ser observada na Figura 33.



Figura 33 – Circuito típico para CI IR2111. Fonte: Traduzido de (INFINEON TECHNOLOGIES AG, 2004)

Seguindo o esquemático da Figura 33 e as especificações sugeridas pelo fabricante, em (INFINEON TECHNOLOGIES AG, 2004), foram utilizados os seguintes componentes: quatro resistores de 22  $\Omega$  (5% tolerância); dois capacitores de 1  $\mu$ F; dois diodos retificadores de potência (1N5408, Vishay General Semiconductor, EUA).

Outro componente necessário para a ponte H implementada são diodos retificadores para cada MOSFET. Sua função é evitar danos nos *mosfets* caso ocorra um surto de corrente quando é ativado e desativado. Os diodos escolhidos são os mesmos utilizados no *driver* de meia-ponte (Quatro 1N5408). Eles têm corrente direta máxima de 3 A, corrente de surto máxima de 200 A e tensão reversa máxima de 1000 V (VISHAY GENERAL SEMICONDUCTOR, 2013).

A integração entre a ponte H, os *drivers* de meia-ponte e os diodos pode ser visualizada no esquemático final (Figura 34).



Figura 34 – Esquemático da Ponte H implementada com os drivers IR2111.

Os sinais de controle dos *drivers* de meia ponte (SIG1 e SIG2), gerados pelo circuito gerador de sinal, tem amplitude de 5 V. Porém, a entrada dos *drivers* registram como estado lógico 1 (ativado) apenas sinais com uma tensão mínima de 9,5 V, caso a alimentação ( $V_{CC}$ ) for de 15 V.

Para que os sinais de controle funcionem de forma correta foi utilizado um circuito com amplificadores no modo comparador não inversor, conforme visualizado na Figura 35. Esse circuito tem função de aumentar os sinais de controle originais (SIG1 e SIG2), com valor máximo de 5 V, para uma tensão máxima entre 12 V e 15 V. Nesse tipo de topologia, o circuito comparador tem como ponto de desengate, referência ligada na porta inversora, a tensão  $V_{REF}$ . Quando o sinal de controle for maior que  $V_{REF}$ , a saída do amplificar  $(V_{O(UX)})$  satura para tensão máxima positiva  $(V_{SAT+})$ , caso contrário,  $V_{O(UX)} = V_{SAT-}$ . Os valores de  $V_{SAT+}$  e  $V_{SAT-}$  para amplificado utilizado (TL082) serão  $\approx \pm 13,5$ V.

No caso do circuito proposto (ver Figura 35), o valor de  $V_{REF}$  é calculado pelo divisor de tensão entre as resistências  $R_8 \in R_9$ , conforme equação 4.2.

$$V_{REF} = V_{CC} \cdot \frac{R_9}{R_8 + R_9} = 15 \, [V] \cdot \frac{37 \cdot 10^3}{137 \cdot 10^3} = 4,05 \, [V]$$
(4.2)

Utilizando o valor de  $V_{REF}$ , calculado na equação 4.2, podemos afirmar que a característica de transferência da saída dos amplificadores U8.1 e U8.2 serão:

$$V_{\text{OUT(U8.1)}} = \begin{cases} V_{SAT+}, & \text{quando SIG1} > 4,05 \ [V] \\ V_{SAT-}, & \text{quando SIG1} < 4,05 \ [V] \end{cases}$$
(4.3)

$$V_{\text{OUT}(\text{U8.2})} = \begin{cases} V_{SAT+}, & \text{quando SIG2} > 4,05 \text{ [V]} \\ V_{SAT-}, & \text{quando SIG2} < 4,05 \text{ [V]} \end{cases}$$
(4.4)

Por último, foi necessária a adição de um resistor para cada amplificador ( $R_{11}$  e  $R_{12}$ ) para realizar o casamento de impedância com as portas de entrada dos drivers (SIG1\_1 e SIG1\_2). No qual tornam a saída de controle apenas positiva, tensão máxima de até  $\approx 13$ V, e evitam o sobreaquecimento dos amplificadores (U8.1 e U8.2). O sobreaquecimento é causado porque a entrada do driver IR2111 tem uma resistência de pull-down de baixa impedância e, consequentemente, ocorre fluxo desnecessário de corrente para referência (INFINEON TECHNOLOGIES AG, 2004).

O esquemático final do circuito comparador pode ser visualizado na Figura 35.



Figura 35 – Esquemático do circuito comparador implementado para controle dos drivers.

Com os três sub-circuitos determinados para o circuito de saída, podemos calcular o valor máximo de  $V_{+150V}$  utilizando a equação 4.5, tensão da fonte do espelho de corrente implementado.

$$V_{+150V} = V_{REF_{CARGA}} + V_{CE(Q7)} + V_{BE(Q6)} + V_{R_3} + V_{r_{DS(ON)}(Q12/Q14)} + V_{r_{DS(ON)}(Q11/Q13)}$$
(4.5)

Em que  $V_{R_{\text{CARGA}}}$  é a tensão aplicada na carga do estimulador;  $V_{CE(Q7)}$  a tensão entre coletor e emissor do transistor PNP Q7;  $V_{BE(Q6)}$  a tensão entre base e emissor do transistor PNP Q6;  $V_{R_3}$  a tensão no resistor  $R_3$  (5,6  $\Omega$ );  $V_{r_{\text{DS}(\text{ON})}(Q12/Q14)}$  é a tensão devido impedância de comutação dos MOSFETs Q12 ou Q14 (se alternam);  $V_{r_{\text{DS}(\text{ON})}(Q11/Q13)}$  é a tensão devido impedância de comutação dos MOSFETs Q11 ou Q13 (se alternam).

Para fins de simplificação do cálculo de  $V_{+150V}$ , pode-se considerar um valor de corrente de referência do espelho (I<sub>REF</sub>) constante. Assim,  $V_{BE(Q6)} \in V_{R_3}$  tem valores fixos. Pra funcionamento correto do espelho de corrente, ele deve conseguir suprir 100 mA para um valor de  $R_{CARGA}$  entre  $\approx 0$  á 1  $k\Omega$ . Ou seja, o valor de  $V_{R_{CARGA}}$  é variável conforme mudança de  $R_{CARGA}$ , esse dado podendo ser calculado pela lei de Ohm. Em compensação, a tensão  $V_{CE(Q7)}$  se reduz para balancear a alteração da tensão  $V_{R_{CARGA}}$  pois  $V_{+150V}$  é um valor fixo, conforme a equação 4.5.

O circuito espelho de corrente irá espelhar a corrente  $I_{REF}$  quando a tensão de coletor do transistor Q5 ( $V_{C(Q5)}$ ) for maior que a tensão que a tensão de sua base ( $V_{B(Q5)}$ ) e quando Q5 está dentro da sua região ativa. Dessa forma, o espelho de corrente irá funcionar para os requisitos levantados apenas com valor  $V_{R_{CARGA}}$  de no mínimo 100 VDC mais a quedas de tensão  $V_{R3}$ ,  $V_{r_{DS(ON)}(Q12/Q14)}$  e  $V_{r_{DS(ON)}(Q11/Q13)}$ . Calculando as quedas para corrente máxima (100 mA) obtemos valor 0,56 V para  $V_{R3}$ , 0,085 V para  $V_{r_{DS(ON)}(Q12/Q14)}$  e 0,085 V para  $V_{r_{DS(ON)}(Q11/Q13)}$ . Enfim, obtemos que a tensão  $V_{+150V}$  precisa ser maior ou igual a  $\approx$ 101 VDC.

O esquemático completo do circuito de saída final pode ser visualizado na Figura 62 no Apêndice A. Nele são incluídos todos os componentes e conexões extras utilizadas para versão final implementada.

#### 4.2.4 Circuito de Alimentação

Inicialmente, o escopo desse projeto incluía o desenvolvimento e implementação de um circuito de alimentação para garantir funcionamento portátil do sistema proposto. Como surgiu a dificuldade em adquirir os componentes necessários no mercado brasileiro e a compra no comércio internacional não era opção, esse circuito saiu do escopo de desenvolvimento. No Apêndice B está a descrição do circuito de alimentação parcialmente desenvolvido para uma versão portátil do sistema proposto.

Apesar disso, é necessário algum tipo de fonte de alimentação para realizar o teste de bancada do sistema de estimulação elétrica desenvolvido. Cada circuito desse sistema possui um consumo total e cada componente um consumo máximo esperado quando está sendo utilizado. Dessa forma, foi listado na Tabela 4 uma aproximação para os valores de consumo de corrente para diferentes tensões de operação para dois canais de estimulação.

Analisando a Tabela 4, pode-se determinar que são necessárias três fontes de tensão diferentes: duas fontes simples de +5 VDC e de +101 VDC, e uma simétrica de  $\pm 15$  VDC. Considerando o cenário de pior caso, aquele que a corrente de operação total é a listada para cada componente, e, adicionando um fator de segurança igual a 1,7, é obtido as

Componente ou Circuito	Quantidade total	Tensão de Operação [VDC]	Corrente de Operação Un. [mA]	Corrente de Operação Total [mA]
Circuito de Entrada				
ESP32 WROOM 32 CD4051	1 1	5 5	500 10	500 10
Circuito Gerador de Sinal				
ATMEGA328P MCP4725 CD4052	2 2 2	5 5 5	14 24 10	28 48 20
Circuito de Saída				
Conversor V/I Espelho de Corrente Ponte H (IR2111)	2 2 4		5,6 100 $\approx 6$	$\begin{array}{c c} 11,2\\ 200\\ \approx 12 \end{array}$

Tabela 4 – Especificação de corrente e tensão dos componentes do sistema proposto.

correntes de consumo máximas para cada fonte (ver Tabela 5).

Tabela 5 – Requisitos de projeto para as fontes de alimentação com fator de segurança 1,7.

Tipo de Fonte	Parâmetro	Valor
Simples	Tensão Corrente	+5 e +101 VDC 1003 e 340 mA
Simétrica	Tensão Corrente	$\pm 15$ 40 mA

Levando em consideração que os testes realizados são exclusivamente de bancada, foram escolhidos as seguintes fontes de alimentação que atendem os requisitos levantadas na Tabela 5: +5 VDC foi utilizado a alimentação DC vinda da conexão via USB 2.0 com a plataforma PC (suporta até 1,5A); ±15 VDC a fonte de alimentação DC regulada MPL-3303M (Minipa do Brasil, Brasil), tem saída ajustável de 0-32 VDC e até 3 A e modo série ou paralelo; +101 VDC foi utilizado parte da fonte desenvolvida em (GUTIERREZ, 2019). Ela utiliza uma fonte chaveada para aplicações médicas (GSM160B15-R7B, MeanWell, EUA), saída 15VDC e 9,5A, para alimentar um conversor CC/CC isolado (B096, Tecnotrafo, Brasil) e gerar saída +150 VDC de até 500 mA.

Para alguns dos testes de bancada também foi utilizado outra fonte de alimentação DC regulada MPL-3303M como substituído da fonte de +150 VDC para menores cargas. A explicação desses testes é explicada na seção 4.5.

#### 4.2.5 Mecanismo de parada de emergência

Para cumprimento da norma geral ABNT NBR IEC 60601-1 e a norma específica ABNT NBR IEC 60601-2-10 foi desenvolvido um dos requisitos de segurança mínima para equipamento eletromédicos. Nesse sentido, um sistema de estimulação elétrica muscular (equipamento eletromédico) teve incluir mecanismo de parada de emergência que desativa o processo de estimulação.

Em equipamentos de estimulação elétrica comerciais que já foram validados, normalmente existem um conjunto de mecanismos de parada de emergência, como: botão físico que realiza a estimulação de todos os canais e desliga o aparelho; detecção automatizada de carga flutuante ou curto-circuito de cada canal, ou seja, detecta caso exista desconexão ou curto dos eletrodos de cada canal de estimulação (SCHAUER; BEHLING, 2009).

Nesse contexto, foi desenvolvido e implementado um botão físico de emergência, conforme Figura 36a. Sendo um botão tipo *push-pull* com travamento quando pressionado, quatro terminais (dois NO e dois NC) e suporta até 660 VAC e 10 A. Para sua construção, foram adicionados uma fiação de dois canais nos terminais NO com conexão P2 de 3,5mm (estéreo - 2 canais). Na Figura 36b está representado a conexão do botão de emergência com o circuito de entrada (ESP32).

Quando pressionado, o botão de emergência interrompe a geração de todos os sinais de controle de todos canais, localizados em seus respectivos circuitos gerador de sinal, assim interrompendo a estimulação gerada na carga. Em seguida, acontece a desativação de todos os quatro canais do multiplexador no circuito de entrada, causando a parada de envio de comandos pros circuitos geradores de sinal. Todas essas etapas são gerenciadas pelo *firmware* do circuito de entrada, explicado na seção 4.3.2.



Figura 36 – Botão de emergência tipo *push-pull* com trava.

## 4.3 Software

O software do sistema desenvolvido pode ser separado em três partes: o software de controle, a interface de comunicação e o gerador de sinais. Em que, os dois últimos são embarcados em microcontroladores, os quais tem componentes ESP32 e o ATMega328p, respectivamente.

#### 4.3.1 Software de controle

O software de controle é responsável por enviar parâmetros do estimulador elétrico. Ele foi desenvolvido na plataforma ROS para simplificar a integração com o sistema de ciclismo FES existente. Na Figura 37 observamos a interface na qual o usuário pode modificar os parâmetros de entrada. Seu funcionamento se baseia em enviar bytes que estão armazenados em um vetor representando o canal de estimulação e os parâmetros de controle, que são: a intensidade de corrente, largura de pulso e frequência de estimulação ou dados de calibração interna. O envio é realizado por meio de protocolo UART ou requisições HTTP.



Figura 37 – Interface de controle dos parâmetros de estimulação com dois canais ativos.

#### 4.3.2 Interface de comunicação

O *firmware* da interface de comunicação foi desenvolvido no microcontrolador ESP32 pelas capacidades de comunicação por Wi-Fi e bluetooth presentes. Seu intuito é receber os bytes dos parâmetros de controle ou calibração e direcioná-los para o canal correspondente por meio do acionamento de um demultiplexador controlado por dois sinais lógicos para definir o canal e um sinal lógico de ativação. A Figura 38 representa o caminho dos parâmetros no *firmware* da interface de comunicação.

Quando a comunicação é UART, por USB ou Bluetooth, os dados são passados diretamente para os canais de estimulação por essa comunicação. Porém, se a comunicação utilizada é HTTP, os dados são interpretados da requisição e então transmitidos pelo protocolo UART para o canal correspondente.

Todos os parâmetros podem ser modificados em tempo real e enviados ao gerador de sinal, esse que modifica a saída aplicada nos eletrodos.



Figura 38 – Diagrama do firmware da interface de comunicação.

### 4.3.3 Gerador de Sinais

O firmware do gerador de sinais foi implementado no microcontrolador ATMega328p e utiliza os parâmetros de entrada para criar um sinal bifásico retangular, que pode ser observado na Figura 39 com destaque aos momentos de ativação dos *timers*. A Figura 40 contém o diagrama de funcionamento do firmware com os parâmetros de entrada e as funções executadas.



Figura 39 – Exemplo de sinal de estimulação com visualização dos momentos de ativação dos timers

A intensidade de corrente é transmitida diretamente por protocolo  $I^2C$  para um conversor digital-analógico. O valor da largura de pulso é representado por 8 bits no registrador do TIMER2, descrito pela Equação 4.6. Onde CLK representa o *clock* do microcontrolador, a LARGURA representa a largura de pulso e a ESCALA representa o divisor de *clock* do TIMER2. O passo da largura de pulso é de  $4\mu$ S por limitações do tamanho do *timer*.

$$Registrador = \frac{\text{CLK} * \text{LARGURA}}{\text{ESCALA}} - 1$$
(4.6)

A frequência de estimulação é um valor de 16 bits alocado nos registradores do TIMER1, também descrito pela Equação 4.6, com passo de frequência em 1 Hz. Ela cria um trem de pulsos que pode ser visto na Figura 40 representado pela linha pontilhada

Há três sinais de saída lógicos responsáveis por ativar a chave analógica e os drivers da ponte H.

Após configurar os *timers*, o ciclo de estimulação é iniciado. A cada ciclo do TI-MER1, o TIMER2 é ativado três vezes como podemos observar na Figura 39. Os ciclos do TIMER2 representam três estados: no primeiro os sinais de controle da chave analógica e da ponte H são direcionados para que a primeira fase de estimulação seja acionada; no segundo estado a primeira fase é desativada, um período de  $10\mu$ s é esperado e a segunda fase ativada; no terceiro, a fase e o TIMER2 são desativados, criando um ciclo de estimulação. Portanto na Figura 39 observa-se os momentos de acionamento de cada *timer* para a geração do sinal.

O botão de emergência é acionado por uma interrupção de nível lógico baixo. Caso acionado, a lógica de estimulação é bloqueada em um *loop* de desativação que termina apenas quando o sistema é reiniciado manualmente.

A calibração do sistema via software pode ser feita por meio de 2 bytes de configuração. O primeiro determina qual parâmetro será modificado na memória interna do microcontrolador e o segundo representa o novo valor. Os parâmetros de configuração são:

- Endereço  $I^2C$  do conversor A/D;
- Escala de corrente;
- Viés de corrente;
- Multiplicador de viés de corrente;
- Viés de largura de pulso esquerdo;
- Viés de largura de pulso direito.



Figura 40 – Diagrama do *firmware* do gerador de sinais.

## 4.4 Planos de construção das PCIs

A construção dos circuitos do sistema de estimulação elétrica proposto foi implementada a partir dos esquemáticos descritos na seção 4.2. Das versões finais dos esquemáticos, disponíveis no apêndice A, foram geradas o *design* das placas de circuito impresso (PCI). No total foram desenvolvidos três PCIs: uma com o circuito de entrada, uma para o circuito gerador de sinal e uma para o circuito de saída.

#### 4.4.1 Design das PCIs do sistema

Para projetar as PCIs, utilizado o software *EasyEDA*, o primeiro aspecto a ser definido é a placa de cobre a ser utilizada. Como o processo de fabricação, definido mais a frente, é manual foram utilizados apenas uma das faces da PCI para design das trilhas. A espessura da camada de cobre na placa é outra característica importante, pois determina as características de largura da trilha, distância entre trilhas, e comprimento total de trilha, esses que são definidos pela norma industrial IPC-2221B.

Nesse projeto podem ser utilizados dois tipos diferentes de placa: fenolite, com espessura da camada de cobre de 1 Oz ( $35\mu$ m ou 1,37 mils); ou fibra de vidro, com espessura da camada de cobre de 3 Oz ( $104,4 \mu$ m ou 4,11 mils). Para garantir que o design das PCIs não precise de modificação, caso o tipo de placa deseja mudado, foi

selecionado a com menor espessura da camada de cobre, ou seja, a feita de fenolite. A principal vantagem desse tipo de placa é a fácil prototipagem, visto que é um material menos trabalhoso. Todavia, é mais suscetível a quebra dos pontos de contato dado que a espessura do cobre ser mais fina em comparação a fibra de vibro.

Levando em consideração os requisitos de tensão e corrente das fontes de alimentação, conforme Tabela 5, e a placa utilizada, fenolite com espessura de 1 Oz, é possível determinar a largura da trilha, utilizando as fórmulas da norma IPC-2221. Primeiramente, deve-se calcular a área da seção transversal conforme a Equação 4.7.

$$A = \frac{i \,[A]}{\left[k \,\left[\frac{W}{m \cdot {}^{\circ}C}\right] \cdot \left(dT \,\left[{}^{\circ}C\right]^{0,44}\right)\right]^{\frac{1}{0,725}}} \quad [mils^2]$$
(4.7)

Em que A é a área da seção transversal, i é a corrente máxima, dT é o aumento da temperatura acima da temperatura ambiente, fixado no valor 5 °C com temperatura ambiente de 25°C, e k é a constante de condutividade térmica, a qual, para camadas internas é k = 0,024, ou então k = 0,048 para camadas externas (ANSI/IPC, 2003). Em seguida, a largura de trilha é calculada conforme a Equação 4.8.

$$L = \frac{A \,[\text{mils}^2]}{\left[ (E \,[\text{oz}] \cdot 1, 378 \,[\frac{\text{mils}}{\text{oz}}]) \right]} \quad [\text{mils}]$$
(4.8)

Em que L é a largura da trilha e E é a espessura do cobre na placa. A conversão da largura L para milímetros pode ser feita por:  $L[mm] = L[mil \cdot 0, 0254.$ 

A partir das Equações 4.7 e 4.8, foi calculado uma largura de trilha recomendada de 18,9 mils ( $\approx 0,48$  mm) para as trilhas com até 1,03A (tensão +5VDC) e 3,9 mils ( $\approx 0,10$  mm) para as trilhas com até 0,340 A (tensões ±15 VDC e 101 VDC). Adicionando uma margem de segurança e diminuindo a chance de falhas durante a fabricação foi aplicado a largura de trilha mínima em 20 mils ( $\approx 0,508$  mm) para as três PCIs desenvolvidas.

Por fim, as angulações para todas as PCIs foram de 45° e 60° para as vias roteadas. Os espaçamentos entre trilhas e furos estão acima do mínimo presente na norma (ANSI/IPC, 2003). A distância de uma trilha para outra foi de 15 mils (0,381 mm) para trilhas de 15V e 150 mils (3,83mm) para trilhas de 150V, soma do valor mínimo 9 mils (0,229 mm) com uma folga para fabricação.

A distância de uma trilha para um furo foi definido, de no mínimo, 8 mils (0,200 mm) e a distância entre as inscrições da serigrafia e os *pads* (*Through Hole*) de, no mínimo, de 5 mil (0,127mm). Para a referência (GND) foi aplicado uma malha com distância das trilhas, furos e *pds* de 50 mils (1,27 mm).

Desse modo, a Figura 41 mostra a vista superior, com componentes em 3D, das três PCIs desenvolvidas nesse projeto. A Figura da vista inferior, em 3D, e a máscara das



trilhas da camada inferior dos três circuitos estão identificados no Apêndice C, seção C.1.

Figura 41 – Vista 3D superior das PCIs desenvolvidas.

A PCI do circuito de entrada, na Figura 41a, contém: cinco conectores *Molex* KK de 2 pinos, um para o botão de emergência e quatro pra cada um dos 4 canais disponíveis, e um conector tipo borne para alimentação de +5V para a PCI do circuito gerador de sinal.

Além disso, a PCI do circuito gerador de sinal, na Figura 41a, foram colocados: um conector *Molex* KK de 2 pinos (botão de emergência); dois conectores *Molex* KK de 3 pinos, um para sinal de controle do microcontrolador e um para os sinais de controle do circuito de saída; um conector tipo borne para alimentação de +5V.

Por fim, o design PCI do circuito saída teve a adição de três *jumpers* para isolar os três sub-circuitos em si contidos (conversor tensão-corrente, espelho de corrente Wilson e ponte H). Isso possibilita que cada sub-circuito possa ser testado e validado separadamente, garantindo que a PCI foi fabricada de forma correta. Os conectores adicionados foram: um do tipo *Molex* KK de 3 pinos para receber os sinais de controle do circuito gerador de sinal; um do tipo *Molex* KK de 2 pinos, que serve como saída para a carga/eletrodos, e três tipo borne para alimentação de +15V, -15V e +150V.

#### 4.4.2 Construção das PCIs do sistema

Após conclusão da esquematização e design das PCIs, descritos anteriormente (ver item 4.4.1), sua fabricação foi feita de forma manual seguindo os seguintes passos:

- 1. Impressão em papel de vinil transparente as máscaras das trilhas (face inferior) e terminais de solda com orientação invertida;
- 2. Aplicação de tinta fotossensível uniformemente em toda face com cobre de uma placa de fenolite;

- 3. Posicionamento da máscara das trilhas (face inferior) por cima da tinta fotossensível;
- 4. Expor face com tinta a luz UV por período mínimo de 1:30 minutos;
- 5. Limpeza da tinta fotossensível não curada em solução de carbonato de cálcio;
- 6. Corrosão da camada de cobre exposta em solução de perclorato de sódio;
- 7. Limpeza da tinta fotossensível curada em solução de soda cáustica;
- 8. Repetir passos 2 e 3 colocando máscara dos terminais de solda;
- 9. Repetir passos 4 e 5;
- 10. Perfuração dos terminais que necessitam de furo (respeitando diâmetro do furo);
- 11. Soldagem dos componentes seguindo design desenvolvido.

A Figura 42 mostra a foto superior da versão final das três PCIs fabricadas para o sistema proposto. Como o sistema proposto teve ter dois canais foram fabricadas duas das PCIs gerador de sinal e de saída de potência. Na Figura 43 pode ser visualizado as duas placas com o circuito de saída. Todas elas seguiram o processo de fabricação descrito anteriormente e usaram placas de fenolite virgem de 1 Oz de espessura da camada de cobre.



(a) Circuito Entrada

(b) Gerador de Sinal

(c) Circuito de Saída

Figura 42 – Vista superior das PCIs fabricadas



Figura 43 – PCIs do circuito de saída de potência para canal 1 e canal 2.

## 4.5 Plano de Testes

Os procedimentos descritos nessa seção tiveram o objetivo de verificar a conformidade dos resultados entre o sistema construído e o que foi projetado. Assim garantindo que cada circuito funcione separadamente conforme foi projetado e o sistema de estimulação elétrica proposto como um todo, quando integrados.

Os testes propostos foram desenvolvidos com base nas normas ABNT NBR 60601-1 e 60601-2-10 e com principal objetivo foi de verificar se o sistema proposto gera um sinal de estimulação com forma de onda bifásica quadrática. Em que, conseguem funcionar para os requisitos levantados anteriormente, mas um pequeno erro entre o sinal desejado e final não é crítico, desde que a forma de onda esteja correta. Essa definição vem da prerrogativa que o sinal pode ser calibrado posteriormente, via *firmware*, mas não a forma de onda bifásica, caso o circuito analógico não cumpra as necessidades de potência necessária.

### Circuito Gerador de Sinal e Circuito de Saída

Os testes iniciaram validando o circuito gerador de sinal e de saída para verificar o sinal de estimulação era gerado conforme requisitos propostos.

Primeiramente, ambos circuitos foram testados em uma versão adaptada em ambiente computacional. O programa utilizado (LTSpice XVII) é baseado em SPICE e foi utilizado para simulação do comportamento elétrico dos circuitos analógicos gerador de sinal e circuito de saída.

Sendo observado comportamento no regime do tempo para garantir que os sinais de controle e sinal de estimulação na saída estava de acordo com os parâmetros especificados nos requisitos. Os testes computacionais em SPICE também fornecem uma estimativa de como os circuitos analógicos propostos irão se comportar nos testes de bancada.

Em seguida, ambos os circuitos foram testados em uma versão montada em placa de ensaio, também conhecida como *protoboard* (em inglês), conforme visualizado na Figura 44. O conjunto desses dois circuitos consegue gerar o sinal de estimulação sem o teste prévio do circuito de entrada.

Para controlar o circuito gerador de sinal sem o circuito de entrada foi utilizado um módulo conversor USB 2.0 para comunicação UART (CP2101, Silicon Labs, EUA). Esse módulo realiza a alimentação (+5 V / 100 mA), comunicação, controle e atualização de *firmware* para o microcontrolador ATMega328p do circuito gerador de sinal.



Figura 44 – Circuitos montados com carga resistiva de 1 k $\Omega$ .

No primeiro teste foi verificado os sinais de controle gerados pelo microcontrolador, tanto os dos *drivers* de meia-ponte (IR2111) quanto o de controle da corrente (DAC e chave analógica). Eles eram visualizados e avaliados utilizando um osciloscópio de dois canais (DPO2012, Tektronix, China). Sendo verificado: a tensão de nível lógico 1 das portas digitais, a tensão de saída do DAC, a largura de pulso e a frequência estavam de acordo com o esperado. Nesse teste, os sinais de controle foram avaliados para: frequência de 1 a 500 Hz, largura de pulso de 50 a 1000  $\mu$ s e intensidade de corrente de 0 a 125 mA (limite superior maior que o requisito do sistema).

O segundo teste teve objetivo de verificar a conexão do microcontrolador com circuito de saída e o funcionamento do circuito comparador (esquemático da Figura 35). Primeiro, foi verificado, usando um multímetro (ET-2082E, Minipa do Brasil, Brasil), a tensão de saída do divisor de tensão era próximo á 4,05V. Em seguida, foi avaliado os sinais de entrada (SIG1 e SIG2) em comparação aos de saída (SIG1\_1 e SIG2\_1) quanto: diferença do tempo de subida e descida entre os sinais de entrada e saída, para verificar o *slew rate* do amplificador; tensão máxima dos sinais de saída; diferença da largura de pulso entre o sinal de entrada e saída. Nesse teste ocorreu a avaliação dos diferentes amplificadores operacionais do circuito de saída, descritos no item 4.2.3.

No terceiro teste foi avaliado o funcionamento do conversor tensão-corrente com uma tensão fixa no coletor do transistor NPN. Como tensão fixa foi aplicado +10V, gerado por uma fonte de alimentação DC regulada (MPL-3303M, Minipa do Brasil, Brasil). Nesse circuito foi avaliado o sinal da realimentação, entre resistor de 39  $\Omega$  e a referência, usando o osciloscópio. Em que, foi variado o sinal de controle de 0 a 125 mA.

Com o conversor de tensão-corrente funcionando, foi realizado o quarto teste, esse que avalia o funcionamento do espelho de corrente ligado ao conversor tensão-corrente. Nesse caso, foi conectado uma carga 100  $\Omega$  (5% tolerância - 2W) na saída espelho de corrente, conforme mostrado na Figura 45. Como essa carga pode gerar um sinal com
até 12,5VDC para corrente máxima de 125mA, foi colocado a tensão Vcc em +15V. O sinal esperado na carga, visualizado utilizando um osciloscópio, foi de um trem de pulsos retangulares monofásico positivo com tensão máxima variando próximo a 0 a 12,5V para sinal de controle de 0 a 125 mA.



Figura 45 – Esquemático representativo do Teste 4.

O quinto teste foi realizado no circuito de ponte H isolado do resto e tem objetivo de verificar a função geradora de sinal bifásico. A montagem é semelhante ao visto Figura 34 (Seção 32). Em que, é aplicado nas saídas EL1 e EL2 as cargas de 100 e tensão variável de 0 a 12 VDC na porta HV. O sinal de saída é observado no osciloscópio, sendo esperado um sinal com forma de onda bifásica quadrada de valor de tensão máxima  $\pm V_{HV}$ , dependendo da tensão regulada. Nesse teste não foi aplicado a tensão de +150V pois isso resultaria em uma corrente próxima a 150mA, 50% a mais o requisito do sistema.

O sexto e último teste é realizado integrando todos os circuitos do gerador de sinal e saída de potência. A tensão de alimentação do espelho é de +150V, conforme definido na seção 4.2.4, e todos os amplificadores mantém a alimentação simétrica de ±15VDC. Como carga são utilizados três valores, 100  $\Omega$ , 500  $\Omega$  e 1 k $\Omega$ ), conforme definido nos requisitos do sistema.

O sinal de estimulação na carga foi medido pelo osciloscópio para os seguintes parâmetros, frequência fixa em 50 Hz: largura de pulso de 500  $\mu$ s e intensidade de corrente de 10, 50 e 100 mA; largura de pulso de 1000  $\mu$ s e intensidade de corrente de 10, 50 e 100 mA; largura de pulso de 1000  $\mu$ s e intensidade de corrente de 10, 50 e 100 mA. Ao final, foi testado o mecanismo de parada de estimulação no microcontrolador gerador de sinal, realizada pelo botão de emergência.

Em todas as capturas foi registrado a temperatura do transistor NPN (TIP48) do circuito tensão-corrente para verificar o pior caso e garantir que não ultrapasse a temperatura máxima especificada pelo fabricante (150°C) (FAIRCHILD SEMICONDUCTOR, 2014b).

Após validação que o circuito gerador de sinal e de saída funcionava em protoboard,

as PCIs desses circuitos foram fabricadas (ver seção 4.4) e repetido os testes para verificar se o design e fabricação não tiveram problemas.

### • Circuito de Entrada e Gerador de Sinal

Os testes realizados no circuito de entrada e gerador de sinal também se iniciaram em uma versão conectada em *protoboard*. Após a realização de todos os testes nessa versão foram refeitos na versão final implementada em PCI.

O primeiro teste (teste 7) verificou a possibilidade de controle de quatro circuitos geradores de sinal no protocolo UART. Como existia uma limitação de dois microcontroladores disponíveis e de dois canais de controle na interface, o teste foi realizado em pares de conexão pros canais (1,2) e depois (3,4). O resultado esperado é igual as saídas obtidas no primeiro teste feito nos circuitos gerador de sinal e de saída.

O segundo teste (teste 8) verificou o funcionamento de todos os mecanismos do botão de emergência. Quando pressionado o botão de emergência foi verificado se os sinais de controle do microcontrolador gerador de sinal eram zerados e a porta inibidora do multiplexador do circuito de entrada recebia nível lógico 1.

### Sistema Completo

Com todos os circuitos validados separadamente, foi realizado o teste final que integra os três circuitos em suas respectivas versões finais em PCI. Esse teste seguiu a mesma metodologia descrita no teste 6, realizado para os circuitos gerador de sinal e de saída.

Os resultados dos testes de bancada, na seção 5.1.2 do próximo capítulo, surgiram da análise dos dados capturados nesse último teste.

# 5 Resultados

Neste capítulo serão apresentados os resultados obtidos em cada um dos testes realizados no sistema de estimulação elétrica proposto, assim como sua comparação com o equipamento de estimulação elétrica comercial RehaStim.

# 5.1 Testes do Sistema Proposto

Nesse trabalho foi desenvolvimento, implementado e testado em bacada os principais circuitos de um sistema para estimulação elétrica funcional. Em que, uma das principais características é o controle em tempo real dos parâmetros de estimulação (frequência, largura de pulso e intensidade de corrente) para um sinal de estimulação bifásico com forma de onda quadrática.

Os circuitos implementados foram o de entrada, o gerador de sinal e o de potência de saída, conforme Figura 46. Sendo também montando um botão tipo *push-pull* com trava para parada de emergência da estimulação. Outros acessórios utilizados para teste de bancada, como fonte de alimentação, cabos e aparelhos de medição, são de tipo comercial e disponíveis entre os equipamentos do laboratório. A interface gráfica de controle foi desenvolvida para plataforma PC e com retrocompatibilidade com o sistema de ciclismo FES da equipe EMA, desenvolvido em (FONSECA, 2015).



Figura 46 – Circuitos implementados em PCI para um canal.

Conforme determinado pelos requisitos do projeto, seção 4.1, o controle dos parâmetros de estimulação elétrica é limitado na interface gráfica, conforme os valores da tabela 6.

Tabela 6 – Valores dos parâmetros configuráveis do circuito de estimulação implementado.

Parâmetro	Grandeza [min máx.]	Passo
Frequência [Hz]	1 - 250	1
Largura de Pulso $[\mu s]$	0, 100 - 1000	1
Intensidade de Corrente [mA]	1 - 100	1
Carga $[\Omega]$	Até 1000	
Tempo de terapia	Ilimitado	

Os testes propostos se iniciaram com testes em ambiente computacional, em sequência, os testes de bancada para validação do funcionamento e determinação das possibilidades e limitações do sistema de estimulação elétrica proposto.

### 5.1.1 Simulação dos circuitos gerador de onda e de saída

A simulação do circuito gerador de onda e circuito de saída foi esquematizada, conforme visualizado na Figura 47, e realizada no software LTSpice XVII, versão 17.0.32.0.



Figura 47 – Esquemático do circuitos simulados no programa LTSpice.

As duas primeiras etapas do circuito de estimulação, o de entrada e o gerador de sinal, foram simplificados na simulação por fontes geradoras de sinal de parâmetros fixos. Essa escolha vem da limitação do software LTSpice ser um programa de simulação rigorosamente analógica, assim limitando a verificação de componentes de comportamento digital (ESP32 e ATMEGA328p).

Outra alteração realizada na simulação foi a troca da chave analógica CD4052 pela ADG5433. Como a chave analógica utilizada tem função simples de realizar troca direta entre sinal vindo do DAC e o GROUND, essa alteração não aplica diferenças significativas para validação dessa etapa.

Os sinais de controle dos *drivers* da ponte H após condicionamento, SIG1\_1 e SIG2\_1, e o sinal de controle do conversor tensão-corrente ( $V_{in_2}$ ) estão presentes na Figura 48. Os sinais foram configurados para gerar estimulação de 100 mA, largura de pulso de 500  $\mu$ s e frequência de 50 Hz.



Figura 48 – Sinais gerados para controle da etapa de saída.

Analisando os sinais  $V_{SIG1_1}$  e  $V_{SIG2_1}$ , pode-se afirmar que o circuito comparador proposto atende as especificações e gera sinais que variam entre  $\approx 1,44$  VDC (nível lógico 0) e  $\approx 12,64$  VDC (nível lógico 1). Esses valores estão de acordo com o necessário para controle dos *drivers* de meia-ponte (IR2111).

Conforme levantado em (GUTIERREZ, 2019), a topologia com circuito conversor tensão-corrente conectado ao espelho de corrente de Wilson sofre sobretensão na ausência de resistência de carga (carga flutuante) no período que está sendo solicitado uma corrente não-nula. Essa situação acontece exatamente entre o tempo de desativação de um par de transistores ( $V_{SIG1_1}$ ) e ativação do outro par ( $V_{SIG2_1}$ ) na ponte H. A correção desse efeito foi possível ao aplicar no sinal de controle da corrente ( $V_{in_2}$ ), conforme observado na Figura 48, o valor de tensão 0 VDC (0mA) dentro dessa transição.

Em relação ao circuito de saída de potência, que inclui o conversor tensão-corrente,

o espelho de corrente e a ponte H, temos como sinal de estimulação resultante na simulação a forma de onda apresentada na Figura 49. Esse sinal é o resultado para uma carga resistência  $R_L = 1 \ k\Omega$  e os sinais de controle da Figura 48. Para que fosse possível realizar a simulação desse circuito foi necessário adicionar dois capacitores de 1 nF na ponte H, conforme Figura 47.



Figura 49 – Sinal de estimulação bifásico para carga  $R_L = 1 \ k\Omega$ .

Analisando o sinal resultante para o estágio de potência (Figura 49), pode-se afirmar que o circuito proposto cria a forma de onda bifásica quadrática e gera um sinal com tensão positiva de 103,38 V e negativa -103,39 V, intensidade de corrente 103,38 mA com erro absoluto percentual de 3,27%. Para largura de pulso, temos 478,95  $\mu$ s para pulso positivo e 479,26  $\mu$ s para pulso negativo, erro absoluto percentual de 4,36%. Por fim, a frequência ficou constante em 50 Hz para sinal de estimulação durante 1 segundo.

Pode-se concluir que o conjunto dos circuitos gerador de sinal e de saída geram um sinal conforme especificado nos requisitos. Porém, é de se notar que, mesmo com sinais de controle e componentes ideais, existe um erro absoluto constante para a intensidade de corrente e largura de pulso. Sendo assim necessário sua compensação nos sinais de controle do circuito gerador de sinal para versão implementada.

### 5.1.2 Testes de bancada para validação

Os testes de bancada evidenciados nessa subseção estão relacionados as versões finais implementadas em PCI dos circuitos do estimulador elétrico proposto, representadas na Figura 46.

### • Testes de caracterização do sinal de estimulação

Utilizando o sistema proposto foram configurados os seguintes parâmetros na interface do usuário: CH1 ativado, largura de pulso em 500  $\mu$ s, frequência a 50 Hz e corrente em 100 mA. O sinal de estimulação gerado pelo sistema foi aplicado a uma carga de 1 k $\Omega$  (±5% de tolerância e 5W), valor real medido de 0,984 k $\Omega$ . Utilizando um osciloscópio (DPO2012, Tektronix, China), foi capturado um pulso do sinal de estimulação, apresentado na Figura 50 em azul, com frequência de amostragem ( $f_s$ ) de 100 MHz. Nessa figura temos uma comparação do sinal real com o de referência para os mesmos parâmetros de estimulação. Variando a largura de pulso para 1000  $\mu$ s e a frequência para 200 Hz em tempo real obtivemos o trem de pulsos observado na Figura 51.



Figura 50 – Comparação entre sinal gerado pelo circuito e o sinal de referência.

Realizando uma análise de um pulso do sinal de estimulação (Figura 50), foi obtido um erro médio absoluto da largura de pulso de 14,98  $\mu$ s, valor que corresponde a uma diferença de 3,09 % do sinal de referência e o real. E um erro médio absoluto de 3,95 mA para a intensidade de corrente, valor esse que representa uma diferença de 3,8% entre o sinal de referência e o real. O formato da onda real está de acordo com o proposto pelos requisitos e observado no sinal de referência, em que se destaca um ruído inerente do ambiente e das fontes de alimentação utilizadas.

Na Figura 51 é apresentado o sinal de estimulação gerado pelo sistema proposto com três pulsos à mostra.



Figura 51 – Sinal gerado com frequência de estimulação de 200 Hz

#### Testes de controle de corrente

Durante os testes realizados para o sistema implementado, conforme descrita na seção 4.5, foi capturado dados referentes as cargas resistivas de 100 $\Omega$ , 500 $\Omega$  e 1k k $\Omega$  para toda a faixa de controle dos parâmetros de estimulação. Utilizando esses dados, foi calculado que erro médio percentual da intensidade do sinal real em relação a referência para cada carga, visualizado no gráfico da Figura 52. Em relação a largura de pulso, foi obtido um erro médio absoluto de 15,42  $\mu$ s, valor esse constante para todas os sinais capturados. Em todos os casos a frequência observada teve erro médio de 0,01 Hz (erro percentual  $\approx 0\%$ ).

O gráfico da Figura 52 mostra que o erro médio percentual da corrente máxima, de 100 mA, tende a diminuir quanto maior a carga, enquanto tende a aumentar para a corrente próxima ao mínimo (10 mA). Para a corrente no meio da faixa de operação, 50 mA, esse erro se mantém aproximadamente constante abaixo dos 1%.

Pode-se assim afirmar que o sistema necessita de calibração para os sinais de controle, tanto em relação a largura de pulso como para intensidade de corrente. Nesse caso, foi implementado uma versão de *firmware* para calibração dos parâmetros e seu armazenamento na memória EEPROM do microcontrolador ATMega328p, porém não foram realizados testes específicos de calibração.



Figura 52 – Gráfico do erro médio percentual vs impedância de carga entre correntes teóricas e reais.

#### • Comportamento térmico dos componentes de potência

O teste de comportamento térmico tem como objetivo verificar a temperatura de funcionamento do transistor de potência TIP48 no circuito de saída e ver a necessidade de alguma solução de dissipação térmica. Devido a forma que o circuito de saída funciona esse componente é o que mais dissipa calor durante operação do sistema. Adicionalmente, não foi possível prever o comportamento térmico desse componente de potência no software de simulação utilizado.

Para avaliar a necessidade do uso de dissipador passivo no transistor TIP48 foram realizados dois experimentos. Onde, em ambos, a ponta para medição de temperatura foi colocada na face traseira da região metálica do transistor, conforme visualizado na Figura 53).



Figura 53 – Posicionamento da ponta de temperatura no transistor de potência TIP48.

No primeiro experimento foi avaliado a temperatura para a geração de um sinal de estimulação aplicado a uma carga de  $1k\Omega$  e parâmetros de estimulação padrão do

ciclismo. Os parâmetros aplicados foram: Largura de pulso de 500  $\mu$ s; Frequência de 50 Hz; Intensidade de corrente variando de 10 mA á 100mA em passos de 10 mA a cada 3 minutos. O gráfico da Figura 54 mostra o comportamento da temperatura obtido em ambiente de temperatura controlada à 25°C.



Figura 54 – Comportamento térmico do transistor de potência TIP48.

No segundo experimento foi avaliado a temperatura máxima para pior situação de estimulação para frequência de 50 Hz. Nesse caso, essa situação foi com parâmetros de estimulação em uma carga de 1k $\Omega$  de: largura de pulso em 1000 $\mu$ s e intensidade de corrente em 100 mA. O valor máximo medido foi de 95 °C com 5 minutos de estimulação contínua. Esse valor pode ser maior pois esse teste incluiu um valor de segurança de 95 °C, evitando qualquer possibilidade do componente queimar.

Segundo especificação do fabricante, a temperatura de 95 °C está dentro do suportado pelo transistor NPN TIP48A (limite de 150 °C). Porém, é recomendado o uso de um dissipador de calor passivo ou ativo para uso contínuo da versão final, porque, em temperaturas de maiores que 120 °C, a dissipação de potência cai para 1/4 da potência, conforme gráfico da Figura 55.

#### Teste de variação dos parâmetros de estimulação em tempo real

Como o sistema de estimulação elétrica proposta foi projetado para funcionar no sistema de ciclismo FES da equipe EMA é requisito crítico que os parâmetros de estimulação sejam alterados em tempo real. Nesse teste foi verificado que o sistema implementado alterava o sinal de estimulação na saída de forma rápida e segura. Assim comprovando que esse sistema pode ser utilizado no ciclismo FES em desenvolvimento pela equipe sem perdas de resposta no tempo aparente.



Figura 55 – Redução de potência do transistor TIP48 com a temperatura. Fonte: (FAIRCHILD SEMICONDUCTOR, 2014b)

#### Teste de estabilidade do hardware

Para validar a estabilidade e robustez do sistema proposto foi realizado uma bateria de testes com carga resistiva fixa em 1 k $\Omega$  para os dois canais. Nesse contexto, foi aplicado uma estimulação com para parâmetros típicos do ciclismo, semelhante ao primeiro teste de condicionamento térmico (500  $\mu$ s e 100 mA), em um período de 1 hora.

Durante todo o período desse teste foram monitorados a temperatura dos transistores TIP48 e a forma de onda dos sinais de estimulação na carga. A conclusão desse teste mostrou que o sistema foi capaz de gerar estímulos elétricos sem alteração da forma de onda e temperatura estável de  $\approx 61$  °C.

# 5.2 Comparação técnica entre sistema proposto e outros dispositivos comerciais

A primeira comparação realizada foi a das características técnicas especificadas para o sistema proposto em relação ao equipamento utilizado no ciclismo FES (RehaStim), conforme o Quadro 2.

Como os requisitos do sistema proposto foram baseados no RehaStim, ambas características são bastante semelhantes caso comparados. Analisando características específicas do Quadro 2, é possível observar que nosso sistema proposto tem menor passo para os parâmetros de estimulação (frequência, largura de pulso e intensidade de corrente) e, portanto, mais ajustável em relação ao RehaStim. As faixas de operação para frequência e largura de pulso foram expandidas quanto: valores máximos e mínimos de frequência e dobro de valor máximo para largura de pulso (1000  $\mu$ s comparado a 500  $\mu$ s do RehaStim).

Quanto ao número de canais, o RehaStim tem mais que o sistema proposto, porém é possível expandir para total de 4 caso seja fabricado mais circuitos gerador de sinal e

	Equipamento	
Característica	Origem: Alemanha Fabricante: Hasomed Modelo: RehaStim	Sistema proposto
Frequência de estimulação	10 a 50 Hz em passos de 5 Hz $ $	1 a 250 Hz em passos de 1 Hz
Largura de pulso	0, 20 a 500 $\mu {\rm s}$ em passos de 1 $\mu {\rm s}$	0, 100 a 1000 $\mu {\rm s}$ em passos de 1 $\mu {\rm s}$
Intensidade de corrente	$\left  {\begin{array}{*{20}c} 0 \mbox{ a 126 mA em passos de 2 mA } } \right.$	0 a 100 mA em passos de 1 mA
Número de canais	2 módulos independentes com 4 canais cada (8 no total)	2 módulos independente com 1 canal cada (possível até 4)
Forma de onda de saída	Bifásica com carga balanceada	Igual
Carga de operação	Até $1100\Omega$ e $100nF$	Até 1000Ω
Mecanismos de Segurança	Botão de Emergência / Verificação de impedância por pulso	Botão de emergência
Tempo de Operação	De 2 a 2,5 horas com padrões de estimulação intermediários	Sem limite
Portabilidade	Sim (funcionamento a baterias)	Não
Visor/Interface	LCD sensível ao toque	Diretamente no PC
Comunicação	USB / RS232	USB / Wi-Fi / Bluetooth
Sistema Operacional	Software customizado	Controle por software livre ROS
Normas de referência	EN60601-1, EN60601-1-1, EN60601-2-10	Nenhuma se aplica em sua totalidade

Quadro 2 - Comparação das específicos entre equipamento Rehastim 1 e o proposto.

de saída. Devido ao uso do software livre ROS, a alteração da interface para controle de N canais é possível comparado a limitação por uso de software fechado no RehaStim.

Uma vantagem encontrada no sistema proposto é a possibilidade comunicação sem-fio (Wi-Fi ou Bluetooth), assim permitindo o controle dos parâmetros de estimulação remotamente.

A Figura 56 mostra um sinal de estimulação capturado no sistema proposto e outro no equipamento RehaStim com largura de pulso em 500  $\mu$ s, frequência de 50 Hz e intensidade em 100 mA. Desconsiderando o pequeno pulso no começo, utilizado no RehaStim para verificar a impedância na saída, é possível concluir que o sistema proposto gera sinal de estimulação com geometria igual ao RehaStim.

Em conjunto, tanto o Quadro 2 quanto a Figura 56 mostram que o sistema de estimulação elétrica proposto é melhor que o equipamento comercial, pois tem faixa de operação maior, controle de passo dos parâmetros mais preciso, e o sinal de estimulação ser equivalente. Adicionalmente, é possível melhorar mais o sinal gerado por existir acesso ao *firmware* do gerador do sinal e as condições inerentes impostas em sua arquitetura.



Figura 56 – Sinais de estimulação capturados para carga de 1 k $\Omega$ . Ambos os sinais foram tratados com filtro FIR de ordem 7, frequência normalizada de 0.001 e janela Hamming.

# 6 Conclusão

O uso do FES como técnica de terapia em pessoas que sofrem algum grau de lesão medular ou doença que afeta o movimento muscular voluntário promove a recuperação e fortalecimento do tecido muscular. Dentre diversas aplicações do FES temos o ciclismo e, para seu uso, é necessário um equipamento EE para realizar o estímulo elétrico que contrai os grupos musculares das pernas.

Nesse contexto, foi implementado um sistema que contém os principais circuitos necessários para controle e geração da estimulação de um equipamento EE. Em que, os requisitos propostos desse sistema, focados para uma aplicação do ciclismo FES, foram satisfeitos em uma versão final implementada e validada com componentes discretos. O desenvolvimento levou em consideração aspectos das normas ABNT NBR IEC 60601-1 e ABNT NBR IEC 60601-2-10.

A versão final do sistema permite o uso de até 2 canais em paralelo, controlados por um microcontrolador central, em que cada canal é um conjunto de um circuito gerador de sinal e um circuito de saída de potência. As características de controle dos parâmetros de estimulação desse sistema permitem alteração em tempo real dos mesmos, característica normalmente não presente na maioria dos equipamentos comerciais.

Os testes de bancada permitiram a validação do funcionamento do sistema implementado. Onde foi possível verificar a geração de sinais de estimulação com forma de onda bifásica quadrada para: largura de pulso entre 100 a 1000  $\mu$ s, frequência de 1 á 500 Hz, impedância de carga de 100 á 1 k $\Omega$ , e intensidade de corrente de 0 a 100 mA.

A topologia do circuito de saída implementado foi baseado na proposta de (SILVA, 2021) e contém um conversor tensão-corrente, um espelho de corrente Wilson e um circuito ponte H. Na versão atualizada e implementada nesse trabalho foi necessário a inclusão de componentes extras e ajustes nos sinais de controle para que a forma de onda do sinal resultante não apresentasse picos nas transições de baixa para alta tensão, conforme evidenciado no Capítulo 5.

Uma característica importante da topologia de circuito de saída final implementado é a adição da ponte H simplificou os requisitos da fonte de alimentação, pois, é gerado um sinal de estimulação bifásica sem necessidade de fonte de valor simétrico, apenas positivo (+101 VDC).

Outra característica encontrada foi que o circuito conversor tensão-corrente utilizado não precisa de alimentação simétrica para funcionar no sistema desenvolvido. Porém, a grande dificuldade de encontrar amplificadores operacionais com alto valor de *slew rate*  e fonte de alimentação apenas positiva impossibilitou a implementação de uma versão sem a alimentação simétrica  $\pm 15$  V. O uso de amplificadores de baixo valor de *slew rate* causa o aumento no tempo de subida e descida dos sinais de controle da ponte H e, consequentemente, surgimento de picos de tensão nas transições de baixo para alta tensão do sinal final, por características inerentes da interação entre espelho de corrente e ponte H.

Comparando o sistema desenvolvido com o equipamento RehaStim temos a equiparação da maioria dos parâmetros de funcionamento. O sinal de estimulação é equivalente e o sistema desenvolvimento possibilita ajuste mais fino e contém faixa de operação maior para os parâmetros de estimulação que o aparelho comercial. Entretanto, não há a presença de um detector de impedância no desenvolvido.

## 6.1 Trabalhos Futuros

O trabalho desenvolvido apresenta avanços para desenvolvimento e validação de um sistema de eletro-estimulação completo que atenda normas brasileiras de equipamentos eletromédicos. Nesse contexto, são listados abaixo algumas propostas de melhorias com base no sistema implementado:

- Um aspecto observado nesse trabalho foi que o circuito conversor tensão-corrente utilizado não precisa de fonte de alimentação simétrica. Uma melhoria que poderia ser estudada seria a de comparar vários amplificadores de fonte simples com *slew rate* alto (10 ou maior) no sistema implementado. Assim removendo o requisito de fonte simétrica para a fonte de alimentação que deve ser desenvolvida.
- Conforme mencionado na seção 4.2.4, esse trabalho tinha um escopo inicial o desenvolvimento de um circuito de alimentação para tornar o sistema portátil. Uma proposta é a continuação do seu desenvolvimento (Apêndice B) e implementação seguindo os requisitos levantados para as fontes de alimentação do sistema até aqui desenvolvido.
- No *firmware* do circuito gerador de sinal foi desenvolvido uma versão funcional para calibração dos sinais de controle da estimulação, porém não foi utilizada por falta de tempo. Nessa versão desenvolvida o microcontrolador armazena os valores de calibração em sua memória EEPROM. Assim, um possível estudo é a calibração fina e comparação dos resultados com equipamentos médicos semelhantes.
- O sistema desenvolvido precisa cumprir todos os aspectos levantados pelas normas de segurança e requisitos ABNT NBR IEC 60601-1 e ABNT NBR IEC 60601-2-10 para ser aplicado em pessoas. Dessa forma, é necessário a realização de um tipo de estudo que levante as necessidades e alterações necessárias para cada circuito desenvolvido para chegar em uma versão que possa ser usada em testes clínicos.

- Considerando a topologia do circuito gerador de sinal e de saída, temos que o conjunto desses dois geram apenas um canal de estimulação. Se baseando nas topologias implementadas do EE RehaStim e (GUTIERREZ, 2019), uma melhoria a ser estudada é a expansão da quantidade de canais por meio da multiplexação na saída de 1:2 ou mais.
- Uma opção para aumentar a segurança do sistema é a implementação de um verificador de impedância para evitar estimulação quando ocorre perda ou mau contato dos eletrodos de cada canal, semelhante ao observado no equipamento comercial RehaStim.

# Referências

ALONSO, L.; MINOR, A.; ESCAMILLA, C. Design of a transcutaneous electrical stimulator to avoid the postoperative intestinal effects. In: IEEE. 2007 4th International Conference on Electrical and Electronics Engineering. [S.l.], 2007. p. 90–93. Citado na página 38.

ALTASTIM. FES Electrode Placements: Lower Body. 2019. Disponível em: <a href="https://www.ualberta.ca/steadward-centre/media-library/altastim/fes\_electrode\_placement\_lower\_body-2018.pdf">https://www.ualberta.ca/steadward-centre/media-library/altastim/fes\_electrode\_placement\_lower\_body-2018.pdf</a>>. Citado na página 30.

ANSI/IPC. Ipc-2221a generic standard on printed board design. Association Connecting Eletronics Industries, 2003. Citado na página 67.

Araujo Guimarães, J. et al. FES Bike Race preparation to Cybathlon 2016 by EMA team: a short case report. *European Journal of Translational Myology*, v. 27, n. 4, p. 272–278, 2017. ISSN 2037-7452. Citado 2 vezes nas páginas 17 e 32.

BAPTISTA, R.; SIJOBERT, B.; COSTE, C. A. New Approach of Cycling Phases Detection to Improve FES-Pedaling in SCI Individuals. *IEEE International Conference on Intelligent Robots and Systems*, p. 5181–5186, 2018. ISSN 21530866. Citado 2 vezes nas páginas 32 e 33.

BECK, E. K. et al. Efeitos da estimulação elétrica funcional no controle neuromuscular artificial. *Revista Neurociências*, v. 19, n. 3, p. 530–541, 2011. Citado na página 18.

BO, A. P. et al. Cycling with spinal cord injury: A novel system for cycling using electrical stimulation for individuals with paraplegia, and preparation for cybathlon 2016. *IEEE Robotics & Automation Magazine*, IEEE, v. 24, n. 4, p. 58–65, 2017. Citado 8 vezes nas páginas 16, 17, 18, 31, 32, 33, 35 e 46.

BRONZINO, J. D. *The Biomedical Engineering Handbook.* 4. ed. [S.l.]: Springer Science & Business Media, 2015. Citado na página 31.

BRUNETTI, F. et al. Enhancing functional electrical stimulation for emerging rehabilitation robotics in the framework of hyper project. In: IEEE. 2011 IEEE International Conference on Rehabilitation Robotics. [S.l.], 2011. p. 1–6. Citado 4 vezes nas páginas 8, 39, 41 e 43.

CHENG, K. et al. Development of a circuit for functional electrical stimulation. Neural Systems and Rehabilitation Engineering, IEEE Transactions on, v. 12, p. 43 – 47, 04 2004. Citado 4 vezes nas páginas 8, 38, 39 e 40.

FAIRCHILD SEMICONDUCTOR. *PNP Epitaxial Silicon Transistor*. [S.l.], 2001. Rev. A1. Citado na página 55.

FAIRCHILD SEMICONDUCTOR. *N-Channel Power MOSFET*. [S.1.], 2002. Rev. B. Citado na página 57.

FAIRCHILD SEMICONDUCTOR. 3-Terminal 1 A Positive Voltage Regulator. [S.l.], 2014. Number 1.3.1. Citado na página 102.

FAIRCHILD SEMICONDUCTOR. NPN Silicon Transistor. [S.l.], 2014. Rev. 1.1.0. Citado 4 vezes nas páginas 9, 54, 72 e 82.

FANN, J. R. et al. Depression after spinal cord injury: Comorbidities, mental health service use, and adequacy of treatment. *Archives of Physical Medicine and Rehabilitation*, v. 92, n. 3, p. 352–360, 2011. ISSN 0003-9993. Disponível em: <<u>https://www.sciencedirect.com/science/article/pii/S0003999310003746</u>. Citado na página 28.

FONSECA, L. O. da. Instrumentação e controle em ciclismo assistido por estimulação elétrica para indivíduos com lesão medular. 84 p. Dissertação (Mestrado) — Departamento de Engenharia Elétrica, Faculdade de Tecnologia, Universidade de Brasília, Brasília, DF, 2015. Citado 4 vezes nas páginas 29, 30, 32 e 74.

GAIOTTO, M. d. C. C. Estimulador elétrico neuromuscular bifásico com saída em ponte H isolada eletricamente. Dissertação (Mestrado) — Universidade Tecnológica Federal do Paraná, 2012. Citado 4 vezes nas páginas 8, 18, 39 e 43.

GUTIERREZ, M. E. P. Investigação da relação entre a redução da força em contração isométrica e a corrente obtida em teste de excitabilidade em pessoas com lesão medular. 152 p. Tese (Doutorado em Engenharia de Sistemas Eletrônicos e de Automação, Publicação PPGEA.TD-149/2019) — Departamento de Engenharia Elétrica, Universidade de Brasília, Brasília, DF, 2019. Citado 7 vezes nas páginas 18, 38, 49, 56, 61, 76 e 87.

GUYTON, A. C. et al. *Fisiologia médica*. 13. ed. [S.l.]: Elsevier, 2017. Citado 4 vezes nas páginas 8, 21, 22 e 25.

HASOMED. Operational Manual RehaStim 2, RehaMove 2 Version 1.3. 2009. Citado 2 vezes nas páginas 36 e 37.

HASOMED. Operational Manual RehaStim 2, RehaMove 2 Version 1.4. 2012. Disponível em: <a href="https://issuu.com/anatomicalconcepts/docs/rehastim2\_>">https://issuu.com/anatomica

IANNOTTI, J. P.; PARKER, R. Sistema Musculoesquelético-Volume 6-: Coluna Vertebral e Membro Inferior. [S.l.]: Elsevier Brasil, 2015. Citado 2 vezes nas páginas 27 e 28.

ILIC, M.; VASILJEVIC, D.; POPOVIC, D. B. A programmable electronic stimulator for fes systems. *IEEE Transactions on rehabilitation engineering*, IEEE, v. 2, n. 4, p. 234–239, 1994. Citado 4 vezes nas páginas 8, 18, 38 e 44.

INFINEON TECHNOLOGIES AG. *Half-Bridge Driver*. [S.l.], 2004. Rev. 1.0. Citado 3 vezes nas páginas 9, 57 e 59.

KAGA ELECTRONICS INC. *HIGH VOLTAGE SINGLE OUTPUT 20 WATTS DC/DC CONVERTERS*. [S.l.], 2017. Citado na página 102.

KIRSHBLUM, S. et al. Updates of the international standards for neurologic classification of spinal cord injury: 2015 and 2019. *Physical Medicine and Rehabilitation Clinics*, Elsevier, v. 31, n. 3, p. 319–330, 2020. Citado 2 vezes nas páginas 27 e 28.

LANDOWNE, D. *Fisiologia celular*. 1. ed. [S.l.]: LANGE, 2007. Citado 2 vezes nas páginas 22 e 25.

LUO, S. et al. A review of functional electrical stimulation treatment in spinal cord injury. *Neuromolecular medicine*, v. 22, n. 4, p. 447—463, December 2020. ISSN 1535-1084. Disponível em: <a href="https://doi.org/10.1007/s12017-019-08589-9">https://doi.org/10.1007/s12017-019-08589-9</a>). Citado na página 32.

LYNCH, C. L.; POPOVIC, M. R. Functional electrical stimulation. *IEEE Control Systems Magazine*, v. 28, n. 2, p. 40–50, 2008. Citado 7 vezes nas páginas 11, 16, 26, 28, 29, 30 e 31.

MASDAR, A.; IBRAHIM, B. S. K. K.; JAMIL, M. M. A. Development of wireless-based low-cost current controlled stimulator for patients with spinal cord injuries. In: . [S.l.: s.n.], 2012. p. 493–498. ISBN 978-1-4673-1664-4. Citado na página 16.

MAYNARD, F. M. et al. International standards for neurological and functional classification of spinal cord injury. *Spinal cord*, Nature Publishing Group, v. 35, n. 5, p. 266–274, 1997. Citado 2 vezes nas páginas 27 e 28.

METRICS, I. for H.; (IHME), E. *GBD Compare Data Visualization*. 2019. Disponível em: <a href="http://vizhub.healthdata.org/gbd-compare">http://vizhub.healthdata.org/gbd-compare</a>. Citado na página 16.

MICROCHIP TECHNOLOGY INC. 12-Bit Digital-to-Analog Converter with EEPROM Memory in SOT-23-6. [S.l.], 2009. Rev. D. Citado na página 50.

NCMEDICALPRODUCTS. ValuTrode<sup>©</sup> Electrodes. 2021. Disponível em: <https://www.ncmedical.com/item\_103.html>. Citado na página 30.

NELSON, R. M. et al. *Eletroterapia clínica*. [S.l.]: Manole, 2003. Citado 5 vezes nas páginas 16, 17, 29, 30 e 31.

POLETTO, C. J.; DOREN, C. L. V. A high voltage, constant current stimulator for electrocutaneous stimulation through small electrodes. *IEEE Transactions on Biomedical Engineering*, IEEE, v. 46, n. 8, p. 929–936, 1999. Citado na página 18.

POPOVIC, M. et al. Functional electrical stimulation for grasping and walking: indications and limitations. *Spinal cord*, Nature Publishing Group, v. 39, n. 8, p. 403–412, 2001. Citado na página 17.

QU, H. et al. Development of a network fes system for stroke rehabilitation. In: IEEE. 2011 Annual International Conference of the IEEE Engineering in Medicine and Biology Society. [S.l.], 2011. p. 3119–3122. Citado 5 vezes nas páginas 8, 38, 39, 41 e 42.

RAFF, H.; LEVITZKY, M. G. *Fisiologia médica*. [S.l.]: AMGH Editora, 2012. Citado 2 vezes nas páginas 20 e 21.

SCHAUER, T.; BEHLING, C. ScienceMode – RehaStim<sup>™</sup>Stimulation Device : Description and Protocol. 2009. Disponível em: <https://hasomed.de/wp-content/ uploads/hasomed-fileadmin/RehaMove/ScienceMode/science\_mode\_200909.pdf>. Citado 4 vezes nas páginas 8, 35, 36 e 62.

SILVA, T. Estudo computacional para projeto de estimulador elétrico portátil. 81 p. Dissertação (Mestrado) — Publicação PPGEA.TD-001/11, Departamento de Engenharia Elétrica, Faculdade de Tecnologia, Universidade de Brasília, Brasília, DF, 2021. Citado 8 vezes nas páginas 8, 18, 38, 42, 52, 56, 85 e 94. SOUZA, D. C. d. et al. Power amplifier circuits for functional electrical stimulation systems. *Research on Biomedical Engineering*, scielo, v. 33, p. 144 – 155, 06 2017. ISSN 2446-4740. Disponível em: <a href="http://www.scielo.br/scielo.php?script=sci\_arttext&pid=s2446-47402017000200144&nrm=iso">http://www.scielo.br/scielo.php?script=sci\_arttext&pid=s2446-47402017000200144&nrm=iso</a>. Citado 2 vezes nas páginas 8 e 40.

TABNET. Informações de saúde - TABNET. [S.l.]: Ministério da Saúde, Departamento de Informática do SUS, 2013–2022. Internet. Citado na página 16.

TEXAS INSTRUMENTS INC. Stand-Alone USB-Friendly Synchronous Switched-Mode Li-Ion or Li-Polymer Battery Charger With System Power Selector and Low Iq. [S.l.], 2015. Rev. SLUSA55B. Citado na página 104.

TEXAS INSTRUMENTS INC. Switched-Capacitor Voltage Converters With Regulators. [S.I.], 2015. Rev. SLVS033G. Citado na página 102.

TEXAS INSTRUMENTS INC. *CD405xB CMOS Single 8-Channel Analog Multiplexer/Demultiplexer with Logic-Level Conversion*. [S.I.], 2017. Rev. SCHS047I. Citado na página 50.

TORTORA, G. J.; DERRICKSON, B. *Princípios de Anatomia e Fisiologia*. 14. ed. [S.l.]: Guanabara Koogan, 2016. Citado 9 vezes nas páginas 8, 20, 21, 22, 23, 24, 25, 26 e 27.

VISHAY GENERAL SEMICONDUCTOR. General Purpose Plastic Rectifier. [S.l.], 2013. Number 88516. Citado na página 58.

WU, H.-C.; YOUNG, S.-T.; KUO, T.-S. A versatile multichannel direct-synthesized electrical stimulator for fes applications. *IEEE Transactions on Instrumentation and Measurement*, IEEE, v. 51, n. 1, p. 2–9, 2002. Citado 6 vezes nas páginas 8, 40, 41, 42, 55 e 56.

YASAR, E. et al. The effect of functional electrical stimulation cycling on late functional improvement in patients with chronic incomplete spinal cord injury. *Spinal cord*, v. 53, n. 12, p. 866–869, dec 2015. ISSN 1476-5624 (Electronic). Citado na página 32.

ZHANG, Q. et al. FES-induced torque prediction with evoked emg sensing for muscle fatigue tracking. *IEEE/ASME Transactions on Mechatronics*, v. 16, n. 5, p. 816–826, 2011. ISSN 10834435. Citado na página 16.

# Apêndices

# APÊNDICE A – Esquemáticos do sistema proposto

Neste apêndice é apresentado todos os esquemáticos desenvolvidos e relacionados aos circuitos de entrada, gerador de sinal e de saída. Sendo também detalhados cada uma das versões esquematizadas e testadas durante o período de desenvolvimento desse trabalho. Todos os esquemáticos

### Circuito de Entrada

O circuito teve apenas uma versão desenvolvida (1.0) e com esquemático final na Figura 58. O microcontrolador ESP32 foi inicialmente testado usando uma placa de ensaio (em inglês - *protoboard*) e não continha o CI CD4052, multiplexador do sinal de controle do circuito gerador de sinal. Depois da validação do controle direto sem multiplexador foi realizado testes para validar o controle de quatro canais.

O design final e foto da PCI gerada e implementada para versão final do circuito de entrada está representado nas Figuras 66 e 69, respectivamente.

### Circuito Gerador de Sinal

O circuito gerador de sinal teve no total duas versões, em que se pode visualizar o esquemático final da versão 2 na Figura 59.

A primeira versão não continha o CI CD4051 realizando o chaveamento analógico entre o sinal do DAC e o GROUND. Nessa versão a saída do DAC era conectado diretamente no circuito de saída para controle da corrente. Nesse circuito foi observado que o sinal de estimulação gerado continha picos de corrente na transição de baixo para alta, conforme visualizado na Figura 57. Uma das causas era que o tempo de subida e descida do DAC, utilizando o protocolo I<sup>2</sup>C, era lento comparado ao sinal de controle dos *drivers* de meia-ponte da ponte H, localizados no circuito de saída (Versão 2.0) na Figura 60.

Também foi descoberto que o protocolo  $I^2C$  acrescentava um atraso constante ao sinal de controle da corrente e limitava o valor mínimo possível para largura de pulso sem distorção da forma de onda na saída. A correção desses problemas veio pela adição da chave analógica, conforme esquemático da versão 2.0 e final na Figura 59. O design final e foto da PCI gerada e implementada por esse esquemático está representado nas Figuras 67 e 70, respectivamente.



(c) Sinal de saída com 100 mA e três pulsos visíveis

Figura 57 – Sinais de saída para gerador de sinal V1.0 e circuito de saída V2.0. A carga aplicada foi de 100  $\Omega$  e alimentação da saída com valor +29V.

## • Circuito de Saída de Potência

O circuito de saída teve no total quatro versões desenvolvido. A versão 1, não esquematizada nesse trabalho, é a versão sugerida em (SILVA, 2021). A versão 2, visualizada na Figura 60, foi a primeira versão testada em bancada e, em relação a versão 1, usava um novo transistor NPN MPSA42 para o conversor tensão-corrente e novos transistores PNP MJE350 para o espelho de corrente.

A versão 2 foi montada junto com a versão 1 do circuito gerador de sinal em *protoboard* para testes de funcionamento. Os resultados obtidos foram sinais de estimulação bifásicos, porém com problemas de picos de corrente até a tensão máxima da fonte aplicada no espelho de corrente. Como exemplo, temos os sinais da Figura 57.

As mudanças da versão 2 e 3 foram: atualização para última versão dos *drivers* de meia ponte, IR2111; adição do circuito comparador para possibilitar o controle dos *drivers* de meia-ponte por um sinal inicialmente em 5V; troca dos conectores de entrada e saída para evitar desconexão ou mal-contato, do tipo pino macho para Molex KK que possui trava; troca dos conectores de alimentação tipo pino para conector borne com parafuso com intuito de suportar as correntes de alimentação e fornecer maior segurança.

A versão 3 do circuito de saída, esquemático na Figura 62 junto a versão 2 e final do circuito gerador de sinal melhorou os problemas anteriores citados. Porém, foram encontrados pontos possíveis de falha no transistor NPN MPSA42 e entre a conexão do circuito comparador e os *drivers* IR2111. No caso do transistor MPSA42 foi observado que a especificação de dissipação de potência (625 mW) atendia o uso para estimulação em uma carga de 100  $\Omega$  (sinal final com tensão de até 10 V), entretanto falhava para cargas de 1 k $\Omega$  (sinal final com tensão de até 100 V). Para a conexão do circuito comparador e IR2111 foi medido uma temperatura acima do normal no amplificador operacional TL082. A causa dessa temperatura foi o gasto excessivo de corrente em sua saída devido a configuração *pull-down* com baixa resistência na entrada do IR2111.

A versão 4 e final, esquemático na Figura 62, resolveu os problemas da versão 3 adicionando dois resistores de 33 k $\Omega$  nas saídas do circuito comparador e trocando o transistor NPN pelo modelo TIP48 (dissipação de potência de 40W). O design final da PCI gerada por esse esquemático está representado na Figura 68. Nas Figuras 71 e 72 está a fotos das PCIs implementadas para os canais 1 e 2, respectivamente.



Figura 58 – Diagrama esquemático do circuito de entrada - Versão 1.

96



Figura 59 – Diagrama esquemático do circuito gerador de sinal - Versão 2.



Figura 60 – Diagrama esquemático do circuito de saída de potência - Versão 2.



Figura 61 – Diagrama esquemático do circuito de saída de potência - Versão 3.



Figura 62 – Diagrama esquemático do circuito de saída de potência - Versão 4.

# APÊNDICE B – Circuito de alimentação por baterias

Nesse apêndice é descrito o desenvolvimento realizado para uma versão não validada do circuito de alimentação para proposta de um EE portátil. Esse circuito tem objetivo de fornecer fontes de alimentação que visam atender os requisitos levantados na Tabela 5 da Seção 4.2.4. Nesse contexto, é proposto o circuito de alimentação com diagrama de blocos da Figura 63.



Figura 63 – Diagrama de blocos geral do circuito de alimentação proposto.

Na proposta da Figura 63, o circuito de alimentação tem duas fontes primárias de energia: uma bateria para, quando o sistema é utilizado no modo portátil, e uma fonte externa de parede, quando necessário carregamento das baterias com possibilidade uso normal. O circuito de carregamento e distribuição de energia (Seção B.2) tem função de alternar a fonte primária de energia entre bateria e fonte externa, e realizar o carregamento das baterias quando não usadas. Por fim, os circuitos de estimulação recebem os valores de tensão 5 VDC e  $\pm 15$  VDC do circuito regulador de tensão e o valor de tensão final para espelho de corrente vem do conversor CC/CC. A explicação do circuito regulador de tensão com conversor CC/CC está descrita na Seção B.1.

# B.1 Circuito regulador de tensão e conversor CC/CC

O circuito regulador de tensão e conversor CC/CC foi desenvolvido para cumprir os requisitos de tensão e corrente levantados para fonte do sistema proposto. Dessa forma, é necessário que forneça as seguintes especificações: +5V de tensão contínua para corrente até 1003 mA,  $\pm 15$  VDC de tensão contínua para corrente até 40 mA e +101 VDC de tensão contínua para corrente até 340 mA.

Para cumprir as especificações levantadas foi desenvolvido e esquematizado o circuito da Figura 64. A topologia desenvolvida se baseou ao redor do uso do conversor

isolado CC/CC VG20-12S250 (Kaga Electronics, EUA). Esse conversor tem entrada de 9 à 18 VDC, saída de +250 VDC com corrente de até 80 mA (potência máxima 20 W) (KAGA ELECTRONICS INC., 2017). Sua escolha foi pela tensão de saída atender uma das saídas necessárias (+101 VDC) e disponibilidade imediada entre os componentes do laboratório.

Como é necessária uma saída de  $\pm 15$  V e o conversor CC/CC utilizado suporta +15 VDC, foi utilizado um circuito regulador de tensão DC +15 utilizando dois reguladores +15 VDC (LM7815, Fairchild). Como os componentes discretos desses reguladores não tem características semelhantes é necessário adicionar um amplificador no modo diferenciador para balancear a carga de saída entre eles. O resultado desse circuito é tensão contínua de +15 VDC e corrente máxima de 4,4 A com uso de dissipador (FAIRCHILD SEMICONDUCTOR, 2014a). O valor de corrente é bem mais alto comparado ao necessário porque esse regulador fornece tensão regulada para os outros regulares (-15 VDC e +5 VDC) e o conversor CC/CC.

Para fornecer a tensão regulada de -15 VDC, foi escolhido o CI LT1054 (Texas Instruments, EUA), um componente tipo *charge pump*. Esse tipo de componente realiza a inversão da tensão de entrada, fixa em +15 VDC, e fornece corrente para até 100 mA na forma que foi esquematizado. A escolha dos resistores e capacitores foram com base nas especificações fornecidas pelo fabricante. Segundo (TEXAS INSTRUMENTS INC., 2015b), o resistor R<sub>4</sub> pode ser calculado utilizando a equação B.1.

$$R_4 = R_{eq} \cdot \left(\frac{|V_{\text{OUT}}|}{\frac{V_{\text{REF}}}{2} - 40 \text{ mV}} + 1\right) = 20,15 \text{ [k}\Omega] \cdot \left(\frac{|+15| \text{ [V]}}{\frac{2,5[\text{V}]}{2} - 40 \text{ mV}} + 1\right) \approx 270 \text{ k}\Omega \quad (B.1)$$

O resistor  $R_{eq}$  representa a resistência equivalente dos resistores  $R_1$ ,  $R_2$  e  $R_3$  do esquemático da Figura 64. A tensão  $V_{REF}$  é nominal e sempre fixo em 2,5 VDC.

Conforme recomendação do fabricante, o capacitor  $C_1$  escolhido tem valor 10  $\mu$ F do tipo tântalo (polarizado). E o capacitor  $C_4$  tem valor de 2,2 nF do tipo cerâmico.

Para fornecer a tensão de +5 VDC, foi escolhido o regulador de tensão DC LM7805 (Fairchild Semiconductor, EUA). Esse regulador suporta valores de entrada entre 7 VDC á 20 VDC e fornece uma tensão de saída típica de 5,00 VDC para corrente até 2,2 A com dissipação. Dessa forma, esse regulador é conectado ao de +15 VDC (LM7815) para fornecer uma corrente de até 1,003 A, conforme especificado.

Por fim, foi necessário definir a tensão de entrada (+BAT) do circuito regulador de tensão proposto. Utilizando como base a faixa aceitável de tensão de entrada para o CI LM7815, entre 17,5 VDC à 30 VDC, foi definido um valor esperado de tensão de entrada entre 18 à 27 VDC. As baterias escolhidas foram seis células em série do tipo íon-lítio de valor de tensão nominal 3,7 VDC. Nessa configuração a variação de tensão total entre completamente descarregado e carregado é de 18 VDC à 25,2 VDC.

Para definir o consumo total desse circuito foi somado as potências totais das fontes de tensão +5,  $\pm 15$  e +250, adicionado 20% para contabilizar ineficiências inerentes a conversão e regulação de tensão e adicionado um fator de segurança de 1,7. Dessa forma, foi obtido que o circuito regulador de tensão proposto deve consumir 57,43 W para fator de segurança de 1,7 W. Pode-se assim afirmar que o conjunto dos reguladores DC +15 VDC (potência máxima de 66 W) suprem o requisito de consumo total para o circuito regulador de tensão esquematizado.

## B.2 Circuito de carregamento e distribuição de energia

O circuito de carregamento e distribuição foi desenvolvido para realizar automaticamente a mudança da fonte primária de energia. As seguintes características são necessárias: detectar automaticamente da fonte a ser utilizada; carregar a bateria sem perda de energização do sistema quando fonte externa está conectada; fornecer regime de carregamento compatível com o tipo de bateria utilizada; possuir mecanismos de proteção contra ruídos durante a conexão e desconexão da fonte externa. Também foi adicionado o requisito de disponibilidade dos componentes no mercado brasileiros para possibilitar a sua fabricação.

Dentre diversas topologias e soluções pesquisadas, foi escolhido desenvolver um circuito que embarca o CI controlador de baterias de íon-lítio BQ24617 (Texas Instruments, EUA). Esse CI realiza todas as funções necessárias para baterias do tipo íon-lítio.

Utilizando a documentação detalhada fornecido pelo fabricante para escolha dos componentes, foram definidos os seguintes parâmetros de design:

- Tensão de entrada da fonte externa AC: 27 VDC;
- Limite de corrente do adaptador: Variação entre 4, 5 e 6 A;
- Tensão de carregamento das baterias: 25,2 VDC (6 células);
- Corrente carregamento rápido das baterias: Variação entre 1, 2 e 3 A;
- Corrente pre-carregamento e término: 0,3 A;
- Tempo de segurança de parada do carregamento: 5 horas.

Em que, a tensão de entrada da fonte externa é gerada com o uso de uma fonte chaveada para aplicações médicas (GSM160B15-R7B, MeanWell, EUA), no valor de +15 VDC, conectado a um conversor CC/CC step-up para tensão final de 27 VDC. O conversor CC/CC sugerido é um módulo comercial com potência de saída até 150 W e ajustável para

saída de tensão entre 17 VDC á 35 VDC para entrada de 15 VDC (eficiência aproximada de 94 %). Como a fonte chaveada escolhida fornece uma corrente máxima de 9,6 A (potência de 144 W), a corrente de carregamento máximo foi definida em 3 A (12,6 W), o circuito regulador de tensão deve consumir no máximo 57,43 W, e o módulo conversor *step-up* suporta saída para até 6 A, foi definido que o limite máximo de corrente consumida de entrada de 5 A (adaptador AC).

Com base nos parâmetros de design definidos, foram calculados os requisitos de escolha de cada componente necessário conforme descrito pelo fabricante em (TEXAS INSTRUMENTS INC., 2015a). A escolha dos componentes, visualizadas no esquemático da Figura B.2, foi baseada nos requisitos calculados e disponibilidade no mercado brasileiro até a data 17 de outubro de 2021.

Na versão final do circuito de carregamento e distribuição de energia, visualizada na Figura B.2, foi adicionado uma chave DIP de 4 canais para possibilitar escolha entre diferentes valores de corrente máxima do adaptador AC e corrente de carregamento rápido das baterias.

Para proteção das baterias contra aquecimento excessivo durante o carregamento, foi adicionado um termistor tipo NTC de resistência 10 k $\Omega$ . A conexão desse sensor no circuito é pela porta H2. Os resistores  $R_{17}$  e  $R_{18}$  foram determinados para que o controlador só realize o carregamento rápido caso a temperatura esteja entre 0 a 45°C.

Por fim, foi determinado o uso um módulo de proteção BMS comercial na saída que conecta o circuito de carregamento as baterias (porta PACK+ e PACK-). A função de um circuito BMS é balancear o carregamento e descarregamento de um conjunto de células de bateria conectadas em série, prologando a vida-útil durante vários ciclos de carregamento. O módulo escolhido (HX-6S-12A) suporta a configuração de baterias utilizadas (6 em série).

### • Observação final:

É de se destacar que o circuito de alimentação proposto foi desenvolvido apenas com cálculos teóricos e especificações fornecidas pelos fabricantes. Sendo assim necessário revisão, simulação e implementação para verificar se está de acordo com as especificações necessárias.



Figura 64 – Diagrama esquemático do circuito regulador de tensão e conversor CC/CC.



Figura 65 – Diagrama esquemático do circuito carregamento e distribuição de energia.

# APÊNDICE C – Placas de Circuito Impresso

Neste apêndice pode ser visualizado o design e as placas físicas fabricadas das PCIs do sistema implementado. Na Seção C.1 podem ser visualizados o design final gerado em software e na Seção C.2 as placas físicas fabricadas. Todas as PCIs desenvolvidas e fabricadas seguiram o plano de montagens descritos na Seção 4.4.

# C.1 Placas desenvolvidas em software



Figura 66 –  $\operatorname{PCI}$ do circuito de entrada do sistema proposto.



(a) Trilhas da PCI
(b) Vista 3D superior da PCI
(c) Vista 3D inferior da PCI
Figura 67 - PCI do circuito gerador de sinal do sistema proposto.


(a) Trilhas da PCI
(b) Vista 3D superior da PCI
(c) Vista 3D inferior da PCI
Figura 68 - PCI do circuito de saída de potência do sistema proposto.

## C.2 Placas implementadas em fenolite



Figura 69 – PCI fabricada do circuito de entrada.



Figura 70 – PCI fabricada do circuito gerador de sinal.



Figura 71 – PCI fabricada do circuito de saída de potência do canal 1.



Figura 72 – PCI fabricada do circuito de saída de potência do canal 2.